

TI kursus

SVAGSTRØMSTEKNIK, TRIN 7. (ME).

40/50

15137.09
1978/79

Fejlfinding på digitale systemer.

(1. Forsøgskursus).

6. - 17. november 1978.

Mandag den 06.11.:

Kl. 8.00 - 11.50

Indledning.

UJ/MNT

Fejlfinding i digitale systemer.

UJ

- 12.30 - 16.20

Diagramanalyse.

UJ

Tirsdag den 07.11.:

Kl. 8.00 - 11.50

Diagramanalyse.

UJ

- 12.30 - 16.20

Diagramanalyse.

UJ

Onsdag den 08.11.:

Kl. 8.00 - 11.50

Hjælpemidler ved fejlsøgning.

UJ

- 12.30 - 16.20

Praktisk fejlfinding

UJ

Torsdag den 09.11.:

Kl. 8.00 - 11.50

Praktisk fejlfinding.

UJ

- 12.30 - 16.20

Praktisk fejlfinding.

UJ

Fredag den 10.11.:

Kl. 8.00 - 11.50

Datatransmission-seriel.

JD

- 12.30 - 16.20

Praktisk fejlfinding.

UJ

Mandag den 13.11.:

Kl. 8.00 - 11.50

Systemanalyse.

JD

- 12.30 - 16.20

Praktisk fejlfinding.

UJ

Tirsdag den 14.11.:

Kl. 8.00 - 11.50

Systemanalyse.

JD/MNT

- 12.30 - 13.15

Datatransmission-parallel.

MNT

- 13.20 - 16.20

Datatransmission-parallel.

MNT

Praktisk fejlfinding.

UJ/MNT

Onsdag den 15.11.:

Kl. 8.00 - 10.55

Orientering om andre hjælpemidler.

LB

- 11.00 - 11.50

Datatransmission-parallel.

MNT

- 12.30 - 16.20

Datatransmission-parallel.

MNT

Systemanalyse.

MNT

TI kursus

SVAGTRØMSTEKNIK, TRIN 7. (ME).

40/50 15137.09
1978/79

Fejlfinding på digitale systemer.

(1. Forsøgskursus).

side 2.

6. - 17. november 1978.

Torsdag den 16.11.:

Kl. 8.00 - 11.50

Systemanalyse.

MNT

- 12.30 - 16.20

Praktisk fejlfinding på systemer. UJ/MNT

Praktisk fejlfinding på systemer. UJ/MNT

Fredag den 17.11.:

Kl. 8.00 - 9.45

Elektroniske systemers pålidelighed. JD

- 9.45 - 11.50

Praktisk fejlfinding på systemer. UJ/MNT

- 12.30 - 15.00

Praktisk fejlfinding på systemer. UJ/MNT

- 15.00 - 16.20

Afslutning.

VARIGHED:

80 timer.

UNDERVISNINGSTED:

Teknologisk Institut
Gregersensvej, indg. 8
2630 Tåstrup.

LOKALE:

84.

LÆRERE:

Uwe Jørgensen
Mogens Nimand Thomsen
Jesper Duus
Leif Bjerregård

UJ
MNT
JD
LB

1. Elektroniske systemers pålidelighed:

En meget vigtig funktionel egenskab ved elektroniske systemer er deres pålidelighed. Efterhånden som systemernes kompleksitet øges, og disse eksempelvis indgår som integrerede delsystemer i større systemer, hvor kravene til driftssikkerhed er meget store, er det nødvendigt at lade denne parameter indgå som en størrelse i lighed med andre parametre, der kan specificeres.

Pålideligheden er normalt ikke en særlig afgørende faktor, når det drejer sig om eksperimentelle opstillinger, men for systemer, der skal indgå operationelt, indgår pålideligheden næsten altid som en meget afgørende faktor.

Pålideligheden er også et økonomisk spørgsmål. Det er ofte muligt ved forskellige metoder at forbedre pålideligheden meget kraftigt, hvis omkostningerne ellers kan accepteres.

1.1 Pålidelighedsbegreber:

Pålidelighed defineres som sandsynligheden for, at et system eller komponent overholder sine specifikationer (fungerer korrekt) i en given tid og under givne miljøbetingelser.

Fejl defineres som et systems eller en komponents manglende evne til at opfylde specifikationerne.

Der skelnes mellem 2 typer fejl:

- Bratfejl karakteriseres ved at være både fuldstændige og pludselige. Fuldstændige på den måde, at ændringen i systemets udgangsparameter eller udgangsparametre er så voldsom, at systemfunktionen ophører totalt. Pludselige på den måde, at fejlen ikke kunne forudses. Af sidstnævnte årsag kaldes fejlene undertiden også for tilfældige fejl.
- Gradfejl er fejl, som i givet fald ville kunne forudses, og som i øvrigt nok bringer systemet uden for dets specifikationer, men ikke på en sådan måde, at systemet helt holder op med at fungere.

Begreberne pålidelighed og fejl gælder lige godt for systemer som for komponenter. Kortslutning eller afbrydelse af en komponent vil være de typiske komponentbratfejl, og vil næsten altid medføre bratfejl i systemet (undtaget er redundante systemer). Komponentgradfejl forekommer for sådanne komponentværdier, der medfører gradfejl i systemet. Det er således systemet og dets specifikationsgrænser, der afgør, hvornår komponenter fejler ved gradfejl og ikke f.eks. komponentens oprindelige toleranceværdi.

Ikke alle fejl har lige store konsekvenser. Eksempelvis kan fejl opdeles i 3 niveauer:

A) 1'ste ordens fejl:

Fejl der sætter 1 eller flere af processens målepunkter eller handleorganer ud af drift, men ikke har væsentlig indflydelse på processen, d.v.s. ingen nævneværdig konsekvens.

B) 2,den ordens fejl:

Som A), men har væsentlig indflydelse på processen, d.v.s. fejlen får væsentlige konsekvenser.

C) 3,de ordens fejl:

Fejl, der lægger processen "død", hvilket medfører en katastrofal konsekvens.

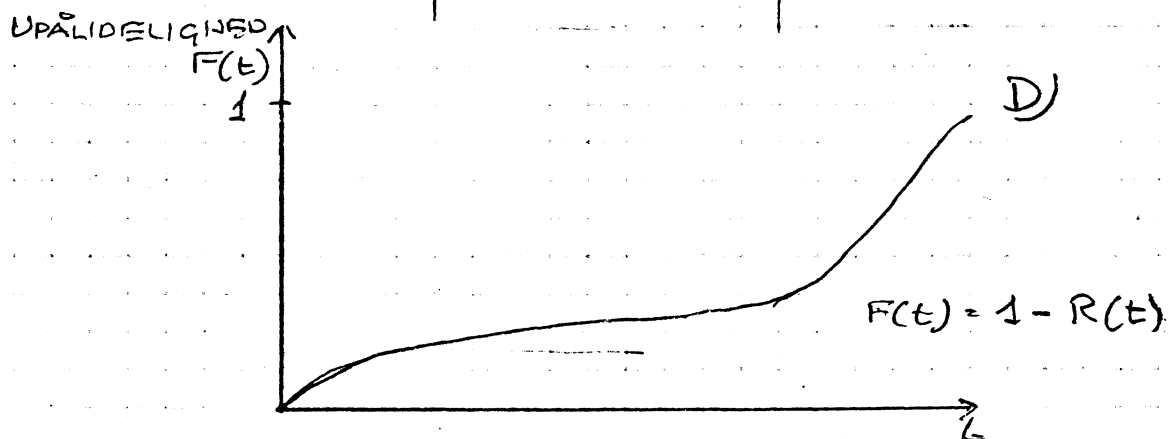
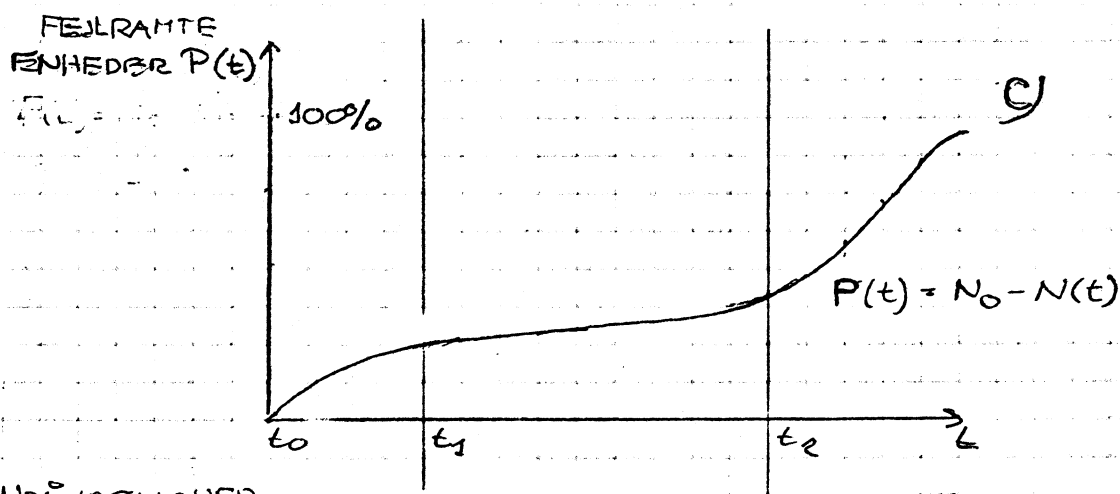
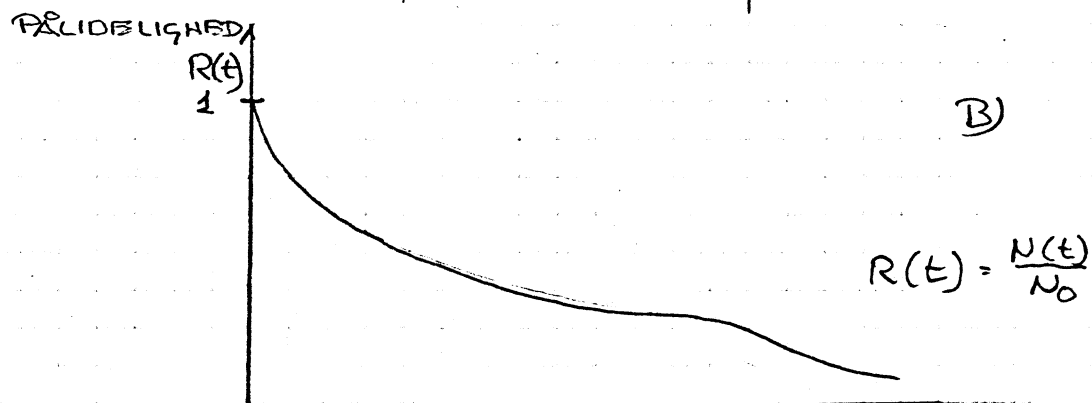
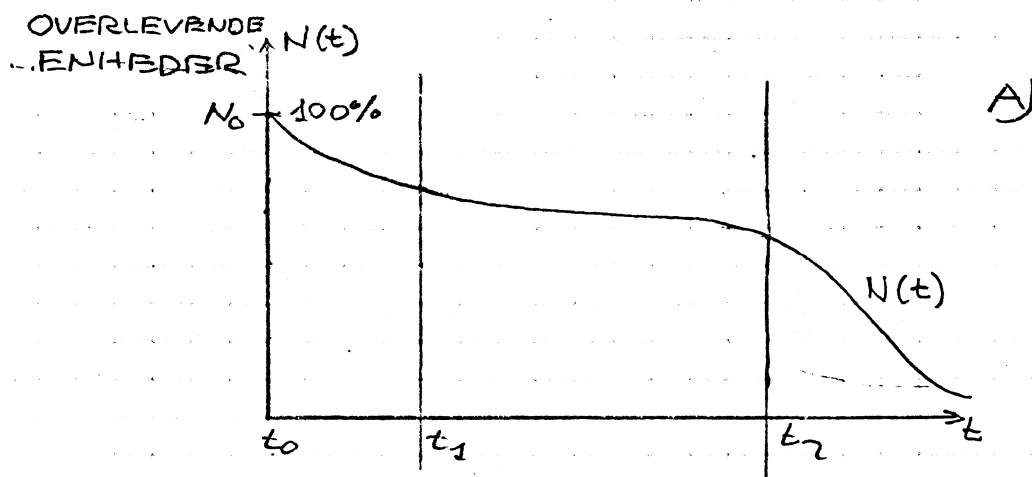
Jo større konsekvensen af fejlen er, desto større driftstab medfører fejlen.

Denne opdeling af fejl og deres konsekvenser er selvfølgelig ret grov; men den illustrerer, at fejl ikke blot er et teknisk problem, men også et økonomisk problem. Vi vil derfor i det følgende se lidt nærmere på de grundlæggende pålidelighedsbegreber og hvordan de kan bidrage til at holde fejlfrekvensen nede på et acceptabelt niveau.

1.2 Fejlhyppighed, pålidelighed:

Lad os f.eks. betragte et forsøg, hvor et antal (N_0) komponenter eller systemer sættes på en levetidsprøve til tiden t_0 . Vi registrerer tidspunkterne til hvilke enhederne fejler, og får herved en levetidskurve som vist i fig. 1A. Kurven angiver det procentvise antal overlevende komponenter N til tiden t . Normeres denne kurve med N_0 fås en kurve, der udtrykker sandsynligheden for at en enkelt komponent overlever til tiden t . Kurven er således et mål for pålideligheden $R(t)$ og er vist på fig. 1B.

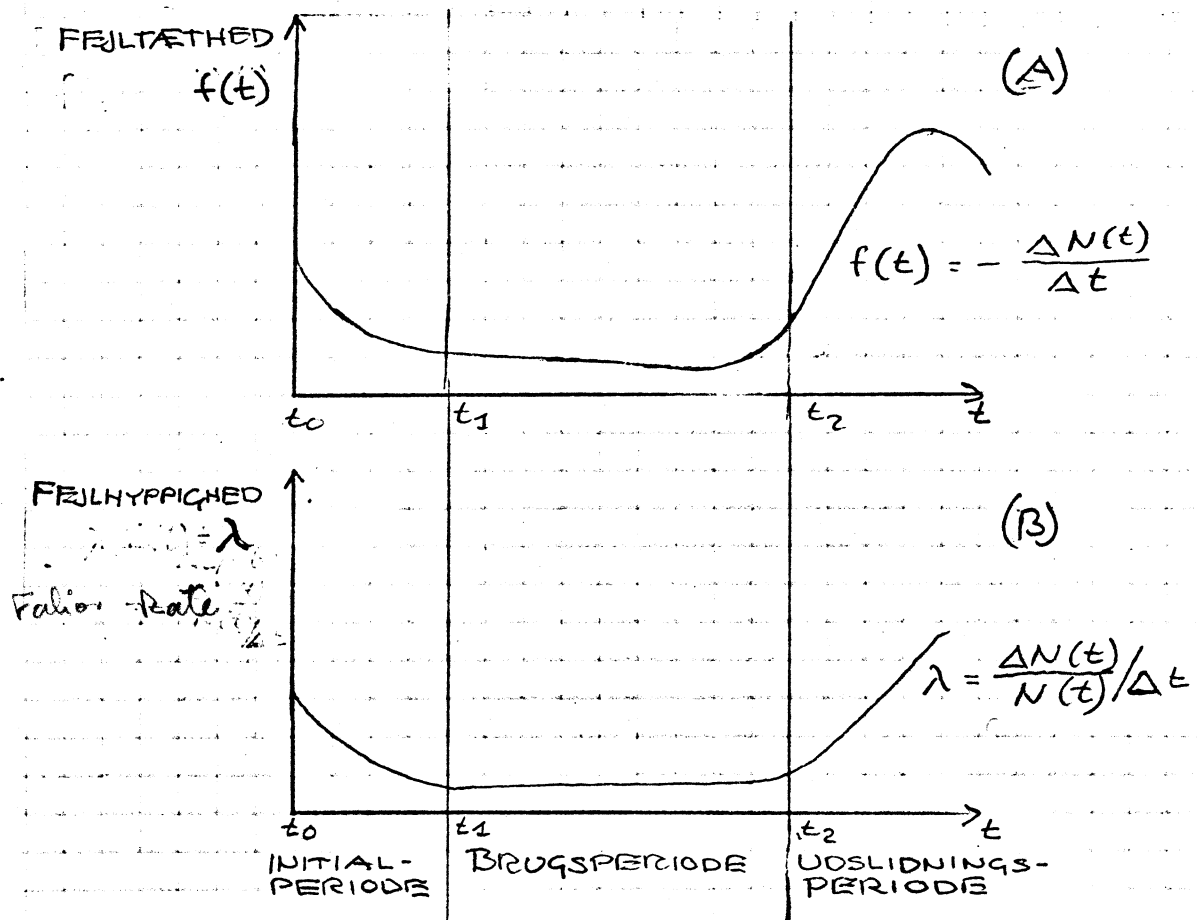
Kurven i fig. 1C angiver det procentvise antal fejlramte komponenter P til tiden t . Da overlevet (ikke fejlet) og fejlet er komplementære hændelser, fås kurven i fig. 1C ved at trække levetidskurven i fig. 1A fra 100. Normeres kurven i fig. 1C med N_0 fås en kurve, der udtrykker sandsynligheden for at en komponent er fejlet til tiden t . Man kan sige at denne kurve (fig. 1D) er et mål for "upålideligheden" $F(t)$.



TYPISKE PÅLIDELIGHEDSKURVER
FIG 1

På fig. 2A ses fejltæthedskurven $f(t)$, der angiver antal fejl pr. tidsenhed eller sandsynligheden for at komponenten fejler i det betragtede tidsrum.

Ofte anvendes fejlintensiteten eller fejlhyppigheden (λ) som et mål for pålideligheden.



TYPISKE PÅLIDELIGHEDSKURVER.

FIG 2.

Fejlhyppighedskurven ("badekarskurven") er vist på fig. 2B og angiver det relative antal fejl pr. tidsenhed og kan udtrykkes som:

$$\lambda = - \frac{\Delta N}{N} / \Delta t \quad (1.1)$$

hvor λ = fejlintensiteten pr. tidsenhed

N = antal overlevende komponenter i tidsrummet Δt .

$-\Delta N$ = antal fejllramte komponenter pr. tidsenhed

Δt = tidsenheden der måles over.

Bemærk (-)tegnet der fremkommer ved $-\Delta N$ er antal fejllramte komponenter, og ikke antal overlevende komponenter.

Fejlhyppigheden angiver endvidere sandsynligheden for at en komponent, der endnu "er i live", fejler i det næstfølgende tidsrum.

Som det ses af kurverne i fig. 1 kan levetidsforløbet opdeles i 3 perioder:

- initialperioden ($t_1 - t_0$) med stor fejlhyppighed (overvejende bratfejl) i forbindelse med afprøvning og idriftsættelse,
- brugsperioden ($t_2 - t_1$) med konstant fejlhyppighed (bratfejl og gradfejl),
- udslidningsperioden (efter t_2) hvor fejlhyppigheden stiger og gradfejlene er i overtal. I denne periode vil omkostningerne i forbindelse med fejlretning være så store, at komponenten eller systemet må betragtes som udslidt og må udskiftes.

Af fig. 1D ses, at fejlhyppigheden i brugsperioden ($t_2 - t_1$) kan regnes konstant. Denne størrelse angives ofte af leverandørerne og angives som fejlhyppighed i % pr. 1000 timer. (Failure rate/1000 h).

Ligeså ofte angives, som mål for driftssikkerheden m den reciproke værdi af fejlhyppigheden. Denne benævnes MTBF (Mean Time Between Failure) eller middeltid mellem fejl. Angives fejlhyppigheden i %/1000 tim. fås følgende relation mellem driftssikkerhed og fejlhyppighed:

$$m = MTBF = \frac{10^5}{\lambda} \text{ (timer)}$$

Normalt anvender man fejlhyppigheden λ når det drejer sig om komponenter og MTBF når det drejer sig om systemer. I praksis måles MTBF ved at holde et antal systemer i drift under observation og notere sig antallet af fejl i et givet tidsrum.

Har vi eksempelvis 100 systemer i drift, og det gennemsnitlige fejlsantal pr. måned er 25, og er drifttiden 500 timer pr. måned fås:

$$MTBF = \frac{1}{\lambda} = \frac{N \cdot \Delta t}{-\Delta N}$$

$$MTBF = \frac{100 \cdot 500}{25} = 2000 \text{ timer}$$

Er tidsrummet, hvori vi ønsker at måle pålideligheden, indenfor brugsperioden, kan R udtrykkes ved hjælp af lign. (1.1) som:

$$R(t) = \frac{N(t)}{N_0} = e^{\lambda - t} \quad (1.2)$$

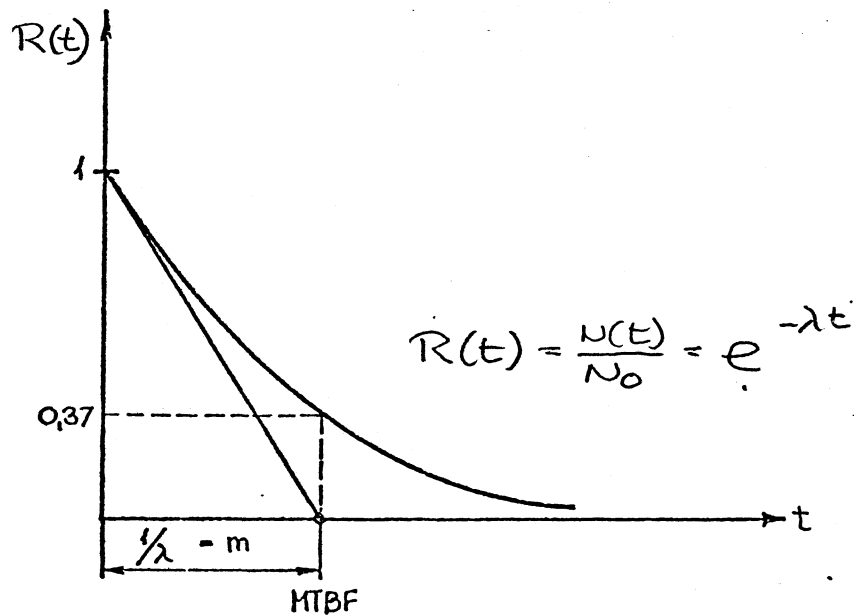


Fig. 1.3.

som vist på fig. 1.3, og benævnes den eksponentielle fordelingslov. Indsættes i lign. (1.2)

$$t = \frac{1}{\lambda} = m \text{ fås:}$$

$$R(t) = \frac{1}{e} = 0,37$$

Herved forstås at sandsynligheden for at systemet kan overleve m driftstimer er 37 %.

1.3 Vedligeholdelse:

I større komplekse systemer er den tid, der går med at udbedre en fejl, lige så vigtig som den tid, der går mellem fejlene (MTBF).

Hvor hurtigt en fejl kan udbedres afhænger af hvor servicevenligt systemet er. Servicevenligheden kan defineres som sandsynligheden for, at en fejl under specifikke forhold kan udbedres inden for et givent tidsrum, hvor det givne tidsrum benævnes MTRF (Me-
dium Time to Repair a Fault) eller middeltiden for at udbedre en fejl.

Udvider vi driftssikkerheden til både at være afhængig af MTBF og MTRF kan driftssikkerheden M udtrykkes som:

$$M = \frac{MTBF}{MTBF+MTRF} \quad (1.3)$$

Driftssikkerheden er en sandsynlighedsfaktor, der indgår som en parameter, når man skal planlægge systemets effektive driftstid.

Eksempelvis:

$$\text{Eff. driftstid} = M \times \text{planlagt driftstid.}$$

Af udtrykket (1.3) ses, at en halvering af MTRF har samme virkning som en fordobling af MTBF, hvilket yderligere understreger vedligeholdelsen af systemer som en meget væsentlig faktor i forbindelse med driftsomkostningerne.

For at nedsætte MTRF må systemet være forsynet med nødvendige vedligeholdelsesfaciliteter som:

- nødvendigt testudstyr til opstilling af fejl-diagnoser,
- hensigtsmæssig opbygning og placering af kredsløbskort, der i videst muligt omfang harmonerer

- med strukturen i systemet,
- evt. visuel indikation af procesforløbet,
- hensigtsmæssigt udføring af testpunkter,
- entydig dokumentation for forskellige niveauer af vedligeholdelse,
- entydig dokumentation for "geografisk" placering af alle dele af systemet (printkortkassetter, printstik, printkort, kabler m.m.),
- let adgang til reservedele, evt. opdelt i anbefalede reservedele placeret hos brugeren af systemet (recomended sparepart) og reservedele hos leverandøren (back-up sparepart).

1.4 Seriesystemer og parallelsystemer:

Vi har i det foregående defineret en række pålidelighedsbegreber og skal nu nærme os spørgsmålet om, hvorledes disse begreber kan anvendes i praksis.

De enheder eller systemer, vi har omtalt, er sammensat af underenheder eller komponenter, og den almindeligste situation i elektronikudstyr er den, at alle enheder eller komponenter bidrager til udstyrets funktion. Fejl i blot een af komponenterne vil medføre fejl af hele udstyret. Et sådant system kan rent pålidelighedsmæssigt symboliseres ved en serieforbindelse af enheder som vist på fig. 1.4. Blot een af kasserne i fig. 1.4 fejler, fejler hele systemet. Kasserne symboliserer underenheder eller komponenter. Hvis komponenterne fejler uafhængigt af hinanden, er sandsynligheden for, at systemet overlever tiden t :

$$R(t)_{\text{system}} = R_1(t) \cdot R_2(t) \cdot R_3(t) \cdot R_4(t) \quad (1.4)$$

Ligning (1.5) kan også skrives som (jvf. lign. (1.2))

$$e^{-\lambda_{\text{system}} t} = e^{-\lambda_1 t} \cdot e^{-\lambda_2 t} \cdot e^{-\lambda_3 t} \cdot e^{-\lambda_4 t}$$

Heraf kan den totale fejlintensitet findes:

$$\lambda_{\text{system}} = \lambda_1 + \lambda_2 + \lambda_3 + \lambda_4 \quad (1.5)$$

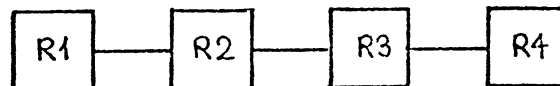


FIG 1.4.

Dette vigtige resultat gør beregning af systempå-
lidelighed på grundlag af komponenternes fejlhyp-
pigheder særdeles ukompliceret. Det springende
punkt, som vi vender tilbage til i afsnit 1.6 er
fremskaffelsen af relevant komponentdata.

Komponenter og systemer kan også kobles i parallel.
I fig. 1.4 er enhed R2 og R3 fra fig. 1.4 parallel-
koblet..

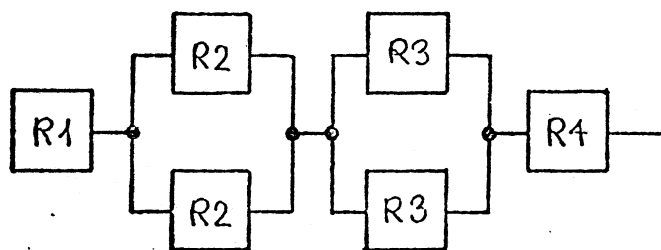


Fig. 1.5

Parallelsystemer har den egenskab, at det kun fej-
ler når alle de parallelkoblede systemer fejler..
Vi må derfor udtrykke pålideligheden ved hjælp af
sandsynligheden for fejl ("upålideligheden") $F(t)$.

Ved parallelsystemer er den totale "upålidelighed"
produktet af de parallelkoblede systemers "upåli-
delighed". Eksempelvis som vist på fig. 1.5 fås:

$$F(t)_{R2(tot)} = F(t)_{R2} \cdot F(t)_{R2} = F(t)_{R2}^2$$

og

$$F(t)_{R3(tot)} = F(t)_{R3} \cdot F(t)_{R3} = F(t)_{R3}^2$$

Da pålidelighed $R(t)$ og upålidelighed $F(t)$ er komplementære begreber fås:

$$F(t) = 1 - R(t)$$

Herefter kan den totale pålidelighed af fig. 1.5 bestemmes:

$$R(t)_{\text{system}} = R_1(t) \cdot R_2(t) \cdot R_3(t) \cdot R_4(t)$$

hvor

$$R_{2_{\text{tot}}}(t) = 2 \cdot R_2(t) - R_2(t)^2$$

og

$$R_{3_{\text{tot}}}(t) = 2 \cdot R_3(t) - R_3(t)^2$$

1.5 Redundans:

En anden metode til at forbedre pålideligheden af elektroniske systemer er indførelsen af redundans (overbestemthed). Dette kan f.eks. være tilfældet hvis et system specificeres til at skulle have et MTBF, der er højere end det enkelte system kan yde. Ved f.eks. at dublere det enkelte system, vil det totale system få en større pålidelighed.

Redundans kan eksempelvis opdeles i:

1. Systemredundans.
2. Komponentredundans.
3. Informationsredundans.

Systemredundans:

Parallelsystemet vil således være et redundant system, hvori en eller flere enheder kan fejle uden at systemfunktionen fejler.

På fig. 1.6 ses hvilke pålidelighedsforbedringer

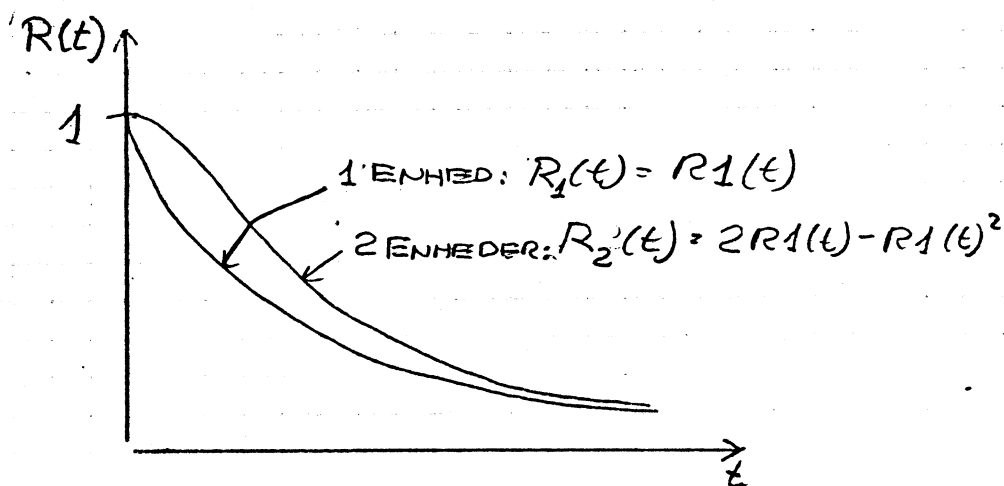


Fig 1.6

der kan opnås ved at koble 2 enheder parallelt.
(Det forudsættes, at de 2 enheder har samme fejlfrekvens).

Det ses, at pålidelighedsforbedringen er relativ stor i starten af levetiden medens forbedringen senere er mere beskeden.

Komponentredundans:

Principielt kan komponentredundans opfattes som systemredundans.

Derimod må man tage visse hensyn ved kredsløbsdimensioneringen. Her skal angives 2 eksempler vist i fig. 1.7 og 1.8.

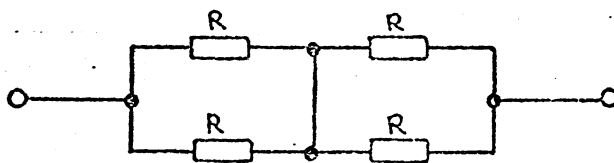


FIG. 1.7

I fig. 1.7 vil det totale netværk udgøre en modstand på værdien R. Kortsletter en af modstandene vil netværket udgøre en modstand på $\frac{R}{2}$. Hvis en af modstandene afbrydes udgør netværket en modstand på $\frac{3}{2} R$. Det variationsområde $\frac{R}{2} R_{\text{tot}} \frac{3}{2} R$ som netværket har, må man tage hensyn til ved kredsløbsdesign.

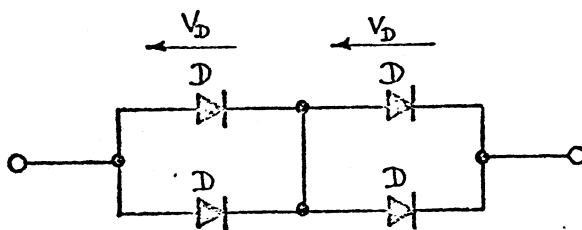


Fig. 1.8

Diodenetværket i fig. 1.8 vil, når en af dioderne fejler, stadigvæk bevare sin diodevirkning. Afhængig af om den fejlramte diode er kortsluttet eller afbrudt vil diodespændingsfaldet være h.h.v. V_D og $2 V_D$, hvilket der må tages hensyn til ved kredsløbsdesign.

Informationsredundans:

Ved informationsredundans forstår man overførsel af mere information end nødvendigt for at modtage informationen syntaktisk korrekt.

Den overflødige information kan anvendes til fejlindikering, fejlkorrigerende og forskellige software check. Vi vil her omtale fejllindikerende koder og fejlkorrigerende koder.

Fejllindikerende koder:

De fejllindikerende koder har til formål at

- informere brugeren af systemet at en fejl er indtruffet.

Det skal være muligt for brugeren at genstarte systemet efter at fejlen er blevet registreret, og hvis muligt, rettet uden at ødelægge procesforløbet.

En af de mest anvendte fejllindikerende koder er paritetscheck.

Paritetscheckkoden fremkommer ved at tilføje en ekstra bit i forbindelse med den egentlige information, således at den decimale sum af 1'terne i den totale redundanteinformation er lige eller ulige. Dette benævnes hav lige eller ulige paritet. Om antallet af 1'tere er lige eller ulige lader sig let detektere ved at udføre en cirkelsum på samtlige bit.

Eksempelvis for en 4-bitkode fås;

$$P = D0 \oplus D1 \oplus D2 \oplus D3$$

Hvis antallet af 1'ere er ulige vil cirkelsummen være "1", og tilsvarende "0" for lige antal.

Fejlkorrigerende koder:

I modsætning til den fejllindikerende kode retter den fejlkorrigerende kode selv fejlen. Den fejlkorrigerende kode (også kaldet Hamming's kode) er en enkeltfejlskode, som er forsynet med et antal checkcifre i forbindelse med den egentlige information.

Checkcifrene har 2 formål:

- a) At detektere en fejl i den totale kode.
- b) At bestemme hvor i koden fejlen er placeret.

Som eksempel vælger vi en 7-bit-information, se fig. 1.9.

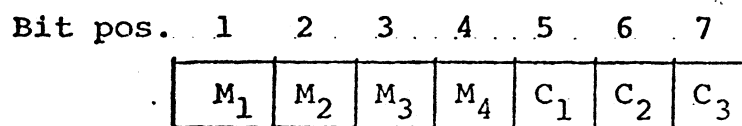


FIG 1.9.

At vi har valgt netop 4 informationsbit og 3 kontrolbit fremgår af flg.:

- fejl i informationsdelen M: 4 muligheder
 - fejl i kontroldelen C: 3 muligheder
 - ingen fejl: 1 mulighed
- Ialt: 8 muligheder

d.v.s. at antallet af checkcifre C bestemmes af uligheden:

$$2^C \geq M + C + 1$$

1.6 Pålidelighedsdata for komponenter:

Vi vil i dette afsnit 1.6 udelukkende behandle seriesystemer, og endvidere antage, at systemets komponenter befinder sig i brugsperioden, hvor fejlfhyppigheden kan regnes konstant. Ved forudsigelse (prediktering) af et systems pålidelighed skal vi derfor blot addere fejlfhyppigheden for samtlige indgående komponenter (afsnit 1.4 ligning (1.5)).

Pålidelighedsdata for komponenter angives som nævnt i afsnit 1.2 i form af fejlfhyppigheder, hvor man som enhed anvender $\%/1000$ timer (fejl pr. 10^5 timer), fejl pr. 10^6 timer eller for højpålidelige komponenter til f.eks. brug i satelitter, fejl pr. 10^9 timer. I den europæiske litteratur om komponentpålidelighed er $\%/1000$ timer endnu den hyppigst anvendte enhed.

Det må på forhånd være klart, at pålidelighedsforudsigelser baseret på sådanne gennemsnitstal kan afvige flere størrelsesordener fra den faktiske pålidelighed. Bl.a. vil komponentfejlfhyppigheden afhænge af fabrikatet, konstruktionsprincippet, produktionsteknikken og kvalitetskontrollen og endelig af driftsmiljøet. Den eneste af disse faktorer, som brugeren har kontrol over, er miljøet. Hermed tænkes både på den elektriske, den termiske og den mekaniske belastning, som komponenten udsættes for. Man vil i en del af litteraturen kunne finde kurver for fejlfhyppighedens afhængighed af f.eks. temperatur, effekt og spænding for en række elektronikkomponenter.

I fig. 1.10 er angivet en tabel over vægtfaktorer, der tager højde for miljø, belastning og temperatur.

Typical weighting factors used in reliability predictions

<i>Environment</i>	<i>Multiply by WF</i>	<i>Rating</i>	<i>Multiply by WF</i>	<i>Temperature °C</i>	<i>Multiply by WF</i>
Laboratory or office (air conditioned)	0.5	Resistors $\frac{1}{10}$ max. watts	1.0	0-10	1.5
Laboratory or office (normal)	1.0	Resistors $\frac{1}{2}$ max. watts	1.5	10-20	1.0
Portable field equipment	1.5	Resistors max. watts	2.0	20-70	1.5
Mobile (vehicle mounted)	2.0	Capacitors $\frac{1}{10}$ max. volts	1.0	70-100	2.0
Airborne (civil airlines)	1.5	Capacitors $\frac{1}{2}$ max. volts	3.0		
Airborne (military)	4.0	Capacitors max. volts	6.0		
Seaborne (small craft)	2.0	Transistor/diodes $\frac{1}{10}$ max. rated power	1.0		
Seaborne (large craft)	1.5	Transistor/diodes $\frac{1}{2}$ max. rated power	1.5		
Missile (not included - special case)	—	Transistor/diodes max. rated power	2.0		

Fig. 1.10.

Eksempel på pålidelighedsprediktering:

Et styresystem indeholdende:

data for 1970

1: 2000 IC'er	$\lambda = 0,01\%/1000 \text{ h}$
2: 5000 WW-forbindelser	$\lambda = 0,0001 \%/1000 \text{ h}$
3: 200 Modstande	$\lambda = 0,005 \%/1000 \text{ h}$
4: 100 Kondensatorer	$\lambda = 0,01 \%/1000 \text{ h}$

Alle printkort er maskinloddet.

Vægtfaktorer:

Typical weighting factors used in reliability predictions

Environment	Multiply by WF	Rating	Multiply by WF	Temperature °C	Multiply by WF
Laboratory or office (air conditioned)	0.5	Resistors $\frac{1}{10}$ max. watts	1.0	0-10	1.5
Laboratory or office (normal)	1.0	Resistors $\frac{1}{2}$ max. watts	1.5	10-20	1.0
Portable field equipment	1.5	Resistors max. watts	2.0	20-70	1.5
Mobile (vehicle mounted)	2.0	Capacitors $\frac{1}{10}$ max. volts	1.0	70-100	2.0
Airborne (civil airlines)	1.5	Capacitors $\frac{1}{2}$ max. volts	3.0		
Airborne (military)	4.0	Capacitors max. volts	6.0		
Seaborne (small craft)	2.0	Transistor/diodes $\frac{1}{10}$ max. rated power	1.0		
Seaborne (large craft)	1.5	Transistor/diodes $\frac{1}{2}$ max. rated power	1.5		
Missile (not included - special case)	—	Transistor/diodes max. rated power	2.0		

Miljø: Norm. Lab.

Temp.: 10-20°C

Rating: IC: $\frac{1}{2}$ max. belastn.

WW: 1,0

R: $\frac{1}{2}$ max. effekt

C: $\frac{1}{2}$ max. spænding

	λ	$\times K_{HILU}$	$\times K_{TEMP}$	$\times K_{RATING}$	ANTAL	$\Sigma \lambda$
λ_{IC}	0,01	1,0	1,0	1,5	2000	30
λ_{WW}	0,0001	1,0	1,0	1,0	5000	0,5
λ_R	0,005	1,0	1,0	1,5	200	1,5
λ_C	0,001	1,0	1,0	3,0	100	3,0

Fejlhyppigheden:

$$\lambda_{\text{system}} = 30 + 0,5 + 1,5 + 3,0 = \underline{35\%/1000 \text{ h}}$$

Driftsikkerhed:

$$MTBF_{\text{syst}} = \frac{10^5}{\lambda_{\text{syst}}} = \frac{10^5}{35} = \underline{2857 \text{ h}}$$

Pålideligheden i en 100 tim. Periode:

$$R_{100} = e^{-100/2857} = e^{-0,035} = \underline{0,965}$$

d.v.s. sandsynligheden for at systemet overlevet 100 timer er 0,965, eller 96,5%.

linier pålidelig testes på 2 temperaturer
Halvleder second break down temperaturer og styrt som hovedsagelig fejl på negative temperaturer

2. Fejlfinding i digitale systemer.

2.1 Generelt om fejl:

Indledning:

For at fejlfinding i et digitalt anlæg kan udføres rationelt, må et grundigt kendskab til anlæggets funktion samt den anvendte teknologi forudsættes.

Funktionskendskab erhverves lettets ved dels at hente informationer i brugermanualen om betjening og anvendelse og dels at analysere anlæggets signalform i grove græk ved hjælp af blokdiagrammer. Med denne viden, suppleret med oplysninger om fejlens påvirkning af anlæggets funktion, vil man i de fleste situationer hurtigere være i stand til at udpege den defekte delfunktion (printkort). Ud fra diagrammer over denne analyseres da kredsløbsopbygningen ved opsplitning i kendte mindre funktionsblokke såsom tællere, skiftergistre, dekodere m.m., og først derefter udføres målinger for endelig lokalisering af den defekte komponent.

Digitale fejl kan populært deles op i en dynamisk og en statisk kategori.

Ved "dynamiske fejl" forstås fejl, som skyldes uønskede kortvarige niveauskift på signallinier - de såkaldte støj- og hasardimpulser, mens statiske fejl er karakteriseret ved uønskede faste niveauer på signallinier, f.eks. afbrudte eller kortsluttede signallinier, defekte kredse m.m. Sidstnævnte fejltipe er i reglen let at lokalisere, mens en dynamisk fejl i mange situationer vil være vanskelig målbar, idet denne ofte optræder periodisk og på grund af støj- og hasardimpulsernes korte varighed.

Uanset fejltipe må der ved fejlfinding på komponentniveau kræves kendskab til den anvendte digitale families data.

I det følgende gennemgås derfor TTL, CMOS, HNIL og NMOS's principielle opbygning samt data, som er relevante i en fejlfindingssituation. Gennemgang af en familie afsluttes med eksempler på statiske fejlsituationer i og omkring en IC, idet de mål-
bare symptomer vil være forskellige fra familie til familie.

2.2 TTL-Logik:

2.2.1 Ind- og udgangsparametre for TTL Logik:

TTL opbygning og virkemåde:

Basismodellen i TTL logik er en NAND-gate som vist på fig. 1. Indgangen er opbygget som multiemitter-indgang og udgangen er af "Totem-pole" typen ("Active pull-up").

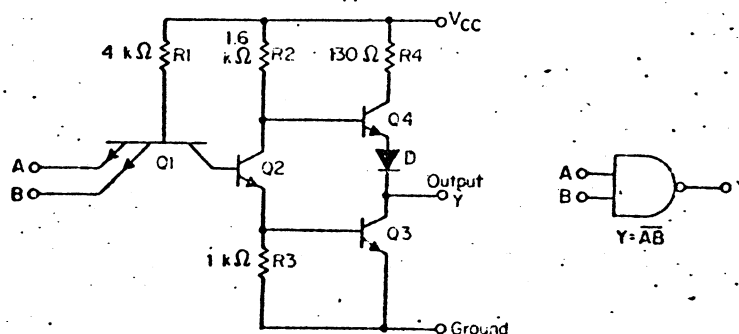


Fig. 1

For at forstå virkemåden af kredsløbet vil vi sammenholde fig. 1 med overføringskarakteristikken på fig. 2.

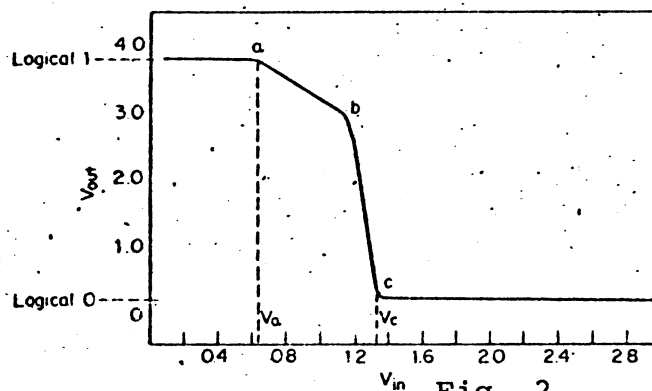


Fig. 2

Hvis indgangsspændingen V_I på en eller flere af indgangene er mindre end V_a , vil Q_2 og Q_3 være blokerede. Dette medfører, at Q_4 vil være ledende og resulterer i et logisk "1" (V_{OH}), som med tilnærmelse bestemmes af:

$$V_{OH} = V_{CC} - V_{BE}(Q_4) - V_D$$

Hvis indgangsspændingen V_I på en eller flere af indgangene er mindre end V_a , vil Q_2 og Q_3 være blokerede. Dette medfører, at Q_4 vil være ledende og resulterer i et logisk "1" (V_{OH}), som med tilnærmelse bestemmes af:

$$V_{OH} = V_{CC} - V_{BE}(Q_4) - V_D$$

hvor V_D er spændingsfaldet over dioden D. For indgangsspændinger mindre end V_a løber en strøm I_{IL} ud af emitterne bestemt af:

$$I_{IL} = \frac{V_{CC} - V_{BE}(Q_1) - V_{IL}}{R_1}$$

Q_4 virker som emitterfølger, hvilket giver en lav udgangsimpedans i logisk "1" tilstand. Da udgangsimpedansen bl.a. er bestemt af R_2 og R_4 benævnes denne tilstand ofte "sourcemode" tilstand.

Hvis V_I på alle indgange bliver større end V_c , vil Q_2 og Q_3 lede, Q_4 vil blokeres og udgangen går på logisk "0" (V_{OL}), der bestemmes af $V_{CE}(Q_4)_{SAT}$. Udgangsimpedansen er lavere end ved logisk "1" og er udelukkende bestemt af Q_3 . Denne tilstand benævnes "sink-mode" tilstand. Dioden D sørger for at Q_4 blokeres, når Q_3 leder.

Hidtil har vi kun set på de statiske tilstande, d.v.s. hvad der skete når vi befandt os i enten logisk "1" tilstand eller logisk "0" tilstand. I det følgende vil vi se, hvad der sker, når vi går fra logisk "0" til logisk "1" på indgangssiden ("switching mode" tilstand). Det svarer til, at vi bevæger os fra V_a til V_c på overføringskarakteristikken på fig. 2.

Antag at begge indgange A og B er forbundet sammen. Indgangsspændingen V_I stiger fra 0V. Ved $V_I \cong 0,7V$ vil Q_2 begynde at lede. Q_2 er nu i sit aktive om-

råde og forstærkningen vil blive bestemt af forholdet R_2/R_3 . Da Q_4 forbliver ledende vil udgangsspændingen falde med forholdet:

$$\frac{R_2}{R_3} = \frac{1,6}{1} = 1,6$$

i forhold til indgangen. (Pkt. a til pkt. b i fig. 2). Ved pkt. b vil indgangsspændingen være høj nok til at Q_3 vil lede. Denne tilstand reducerer Q_2 's samlede emittermodstand, hvorved Q_2 's forstærkning stiger kraftigt. Dette medfører, at udgangsspændingen falder kraftigt (pkt. b til pkt. c på fig. 2). Ved pkt. c blokeres Q_4 , og udgangen er logisk "0". Vi så her, at under skifteperioden var Q_2 , Q_3 og Q_4 på et tidspunkt ledende på een gang. Dette resulterer i kraftige strømimpulser på strømforsyningstilledningerne, som kan give anledning til støjproblemer i digitale kredsløb.

Kredsløbsparametre:

Ind- og udgangsspændinger:

Ind- og udgangsniveauerne for standard TTL logik defineres som følger.

$V_{IL}(V_{IN}(0))$ er den maksimale spænding for et logisk "0" på indgangen.

$V_{IH}(V_{IN}(1))$ er den minimale spænding for et logisk "1" på indgangen.

$V_{OL}(V_{OUT}(0))$ er den maksimale udgangsspænding ved logisk "0" på udgangen.

$V_{OH}(V_{OUT}(1))$ er den minimale udgangsspænding ved logisk "1" på udgangen.

$V_T(V_{THRESHOLD})$ er tærskelspændingen, hvor ind- og udgangsspænding er lige store.

Typiske værdier ved $V_{CC} = 5V$, $T_A = 25^{\circ}C$ og Fan out $N = 10$.

$$V_{OH} = 3,25 V$$

$$V_{OL} = 0,3 V$$

$$V_T = 1,3 V.$$

Fabrikanterne opgiver garanterede værdier for SN 74xx-serien:

V_{IL} : Garanteret max. 0,8 V

$I_{IL} = -1,6mA_{max.}$

V_{IH} : Garanteret min. 2V

$I_{IH} = 40 uA_{max.}$

V_{OL} : Garanteret max. 0,4 V

$I_{OL} = 16 mA_{min.}$

V_{OH} : Garanteret min. 2,4 V

$I_{OH} = -400 uA_{min.}$

På fig. 3 er disse værdier indtegnet på overføringskarakteristikken.

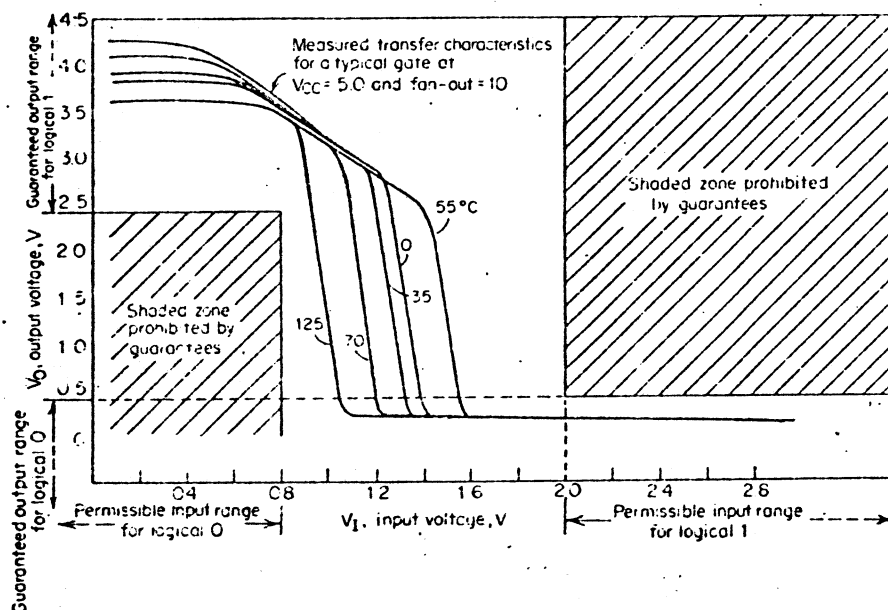


Fig. 3

Indgangskararakteristik:

Fig. 4 viser karakteristikken af en TTL indgang.

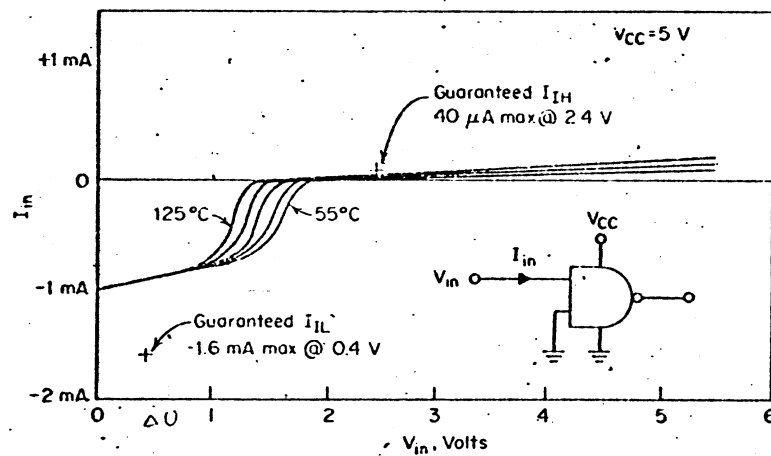


Fig. 4

Af fig. 4 ses, at fabrikanten angiver nogle garanterede indgangsstrømme I_{IL} og I_{IH} på h.h.v. -1,6 mA og 40 μA . Fig. 5 illustrerer disse strømme.

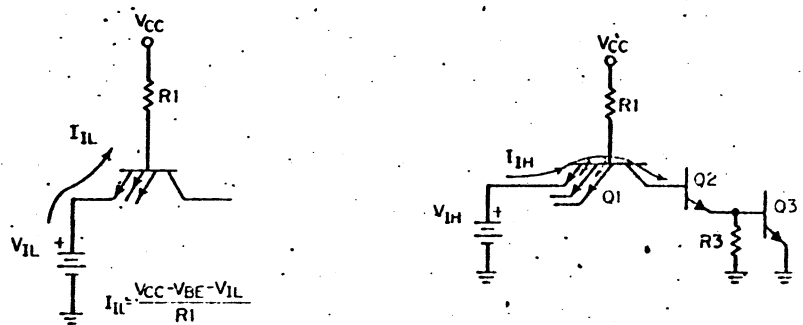


Fig. 5

Impedansforholdene ved h.h.v. logisk "0" og "1" på indgangen vil være af størrelsesordenen:

$$Z_{IN(0)} = 4 \text{ K}\Omega$$

$$Z_{IN(1)} = 100 \text{ K}\Omega$$

Udgangskarakteristik:

Fig. 6 og 7 viser udgangskarakteristikken af en TTL "Totem pole" udgang ved h.h.v. logisk "0" og logisk "1" på udgangen.

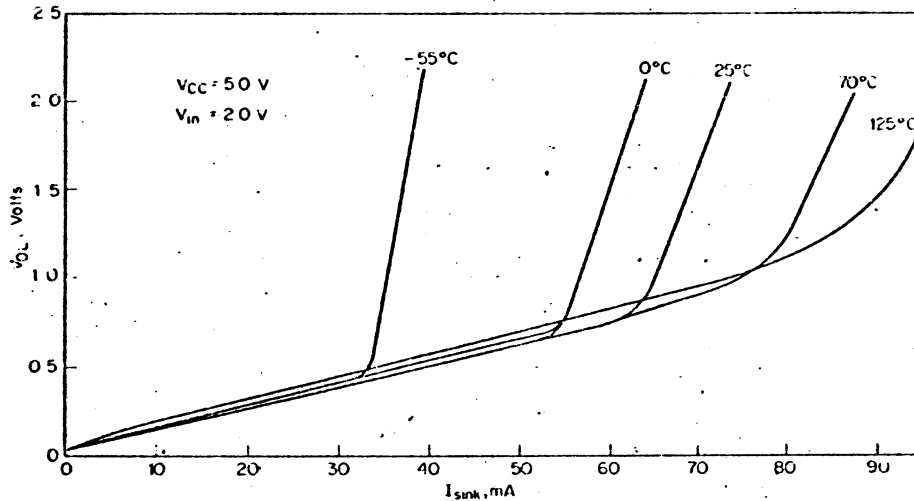


Fig. 6

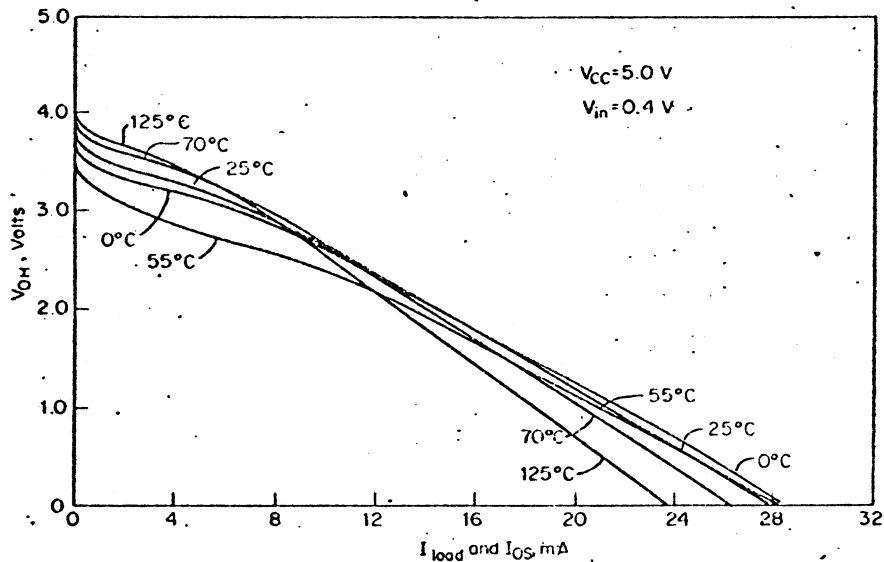


Fig. 7

Udgangstrinet er konstrueret så det kan drive 10 gate (fan out = 10). D.v.s.

$$I_{OL} = I_{SINK} \quad -10 \cdot I_{IL} = -10 \cdot (-1,6) = 16\text{ mA}$$

(v. $V_{OL} = 0,4\text{ V}$) og

$$I_{OH} = I_{SOURCE} \quad -10 \cdot I_{IH} = -10 \cdot 40 = -400\text{ }\mu\text{A}$$

(v. $V_{OH} = 2,4\text{ V}$).

Fig. 8 illustrerer disse strømme.

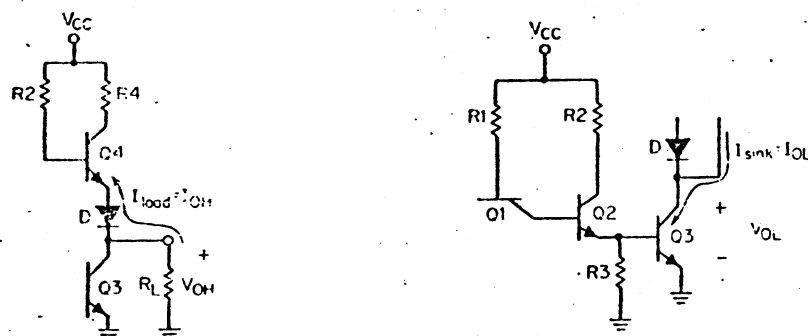


Fig. 8

Impedansforholdene ved h.h.v. logisk "0" og "1" på udgangen vil være af størrelsesordenen:

$$Z_{OUT}(1) \approx 70 - 120\Omega$$

$$Z_{OUT}(0) \approx 10 - 12\Omega$$

Udgangsimpedanserne kan aflæses af fig. 6 og 7.

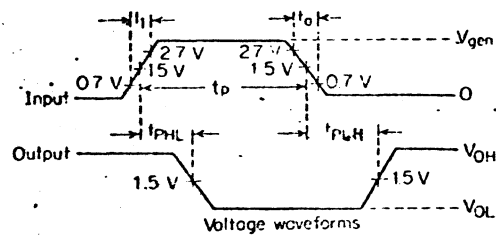
Hastighed:

Hastigheden er et udtryk for, hvor hurtigt et skift på indgangen fra h.h.v. "0" → "1" og "1" → "0" "forplanter" sig gennem kredsløbet, se fig. 9. Denne tid benævnes propagation time delay og defineres som:

$$t_{pd} = \frac{t_{PHL} + t_{PLH}}{2}$$

hvor t_{PHL} angiver tidsforsinkelsen for et skift på udgangen fra "1" til "0" og

t_{PLH} angiver tidsforsinkelsen for et skift på udgangen fra "0" til "1".



1. The generator has the following characteristic:
 $V_{gen} = 3.5 \text{ V}$, $t_0 = 5 \text{ ns}$, $t_1 = 10 \text{ ns}$, $t_p = 0.5 \mu\text{s}$, $\text{PRR} = 1 \text{ MHz}$, $Z_{out} \approx 50 \Omega$
2. All diodes are 1N3064
3. $t_{pd} = \frac{t_{PHL} + t_{PLH}}{2}$
4. C_L includes probe and jig
5. When testing the SN5400/SN7400, connect all unused inputs to 2.4 V
6. For $N=10$, $C_L = 15 \text{ pF}$ and $R_L = 400 \Omega$
7. $V_{CC} = 5 \text{ V}$

Fig. 9

t_{pd} ligger typisk omkring 10 ns ved fan out = 10, $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$ og en kapacitiv belastning $C_L = 15 \text{ pf}$.

Støjmargin:

Støjmargin (DC-støjmargin) er defineret som differensen mellem den garanterede spændingsgrænse for en logisk tilstand på udgangen af den drivende gate og den nødvendige spænding på indgangen af den gate, der bliver drevet. Denne støjmargin garanteres af fabrikanterne til min. 0,4 V.
 Se illustrationen på fig. 10.

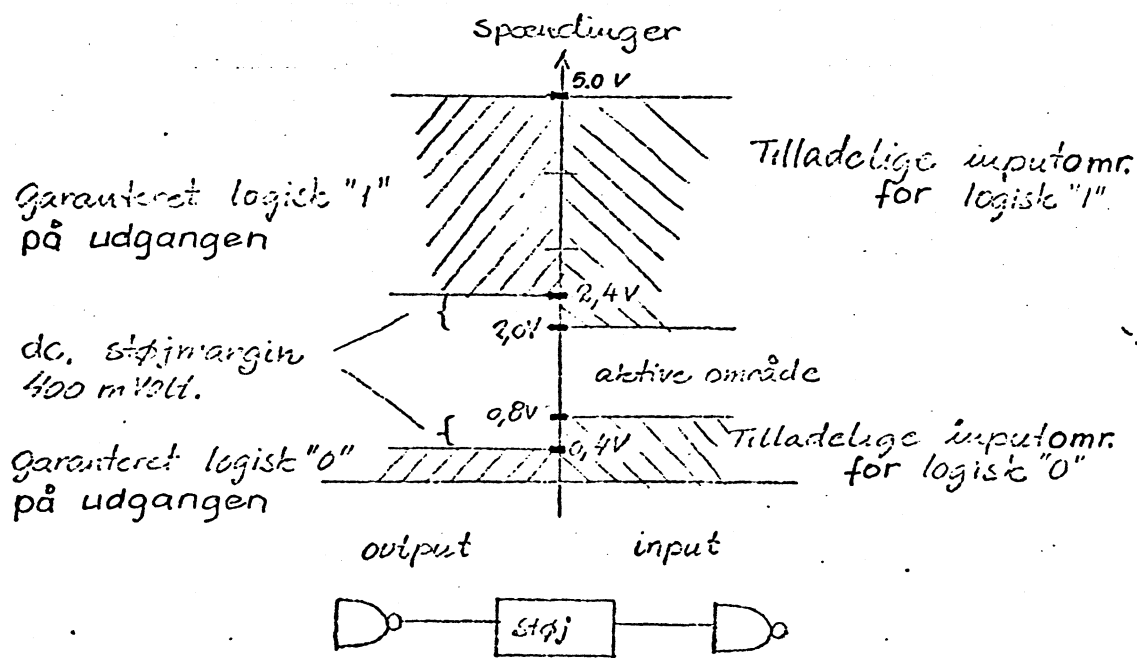


Fig. 10

Fan out:

Begrebet fan out er nævnt tidligere. Her skal begrebet defineres som maximale antal indgange, der kan forbindes til een udgang. Fan out for standard TTL er 10 og udtrykkes $N = 10$.

Ændringer i forsyningsspænding og omgivelsestemperatur.

Alle de kredsløbsparametre vi har omtalt vil ændre sig med forsyningsspændingen V_{CC} og omgivelsestemperaturen T_A . Er intet andet bemærket vil data være opgivet ved:

$$V_{CC} = 5 \text{ V}$$

$$T_A = 25^{\circ}\text{C}$$

Standard TTL er inddelt i to grupper, bl.a. karakteriseret ved variationsområdet af V_{CC} og T_A . Disse grupper benævnes (idet vi anvender de af Texas Instrument benyttede betegnelser):

Serie 54:

- spændingsforsyning: $4,5\text{ V} \approx V_{CC} \approx 5,5\text{ V}$ forbrug
- omg. temperatur: $-55^{\circ}\text{C} \approx T_A \approx 125^{\circ}\text{C}$

Serie 74:

- spændingsforsyning: $4,75\text{ V} \approx V_{CC} \approx 5,25\text{ V}$
- omg. temperatur: $0^{\circ}\text{C} \approx T_A \approx 70^{\circ}\text{C}$

I de senere år er der dukket en 64 serie og en 84 serie op, der er specielt udsøgte fra 74 serien med udvidet temperaturområde til h.h.v. -20°C og -10°C .

Hvis ikke andet er bemærket vil de karakteristika, som er nævnt i dette afsnit, være gældende for samtlige TTL kredse.

2.2.2 Fejlsøgning i TTL kredsløb:

Figur 11 viser et typisk TTL signal, som det kan ses på et oscilloscop. Signalet består af tre niveauer: Logisk 1, logisk 0 og et udefineret område midt imellem. Bruges oscilloskopet til at kontrollere signalerne med, må man lægge mærke til, om grænsebetingelserne (2,4 V og 0,4 V) er opfyldt.

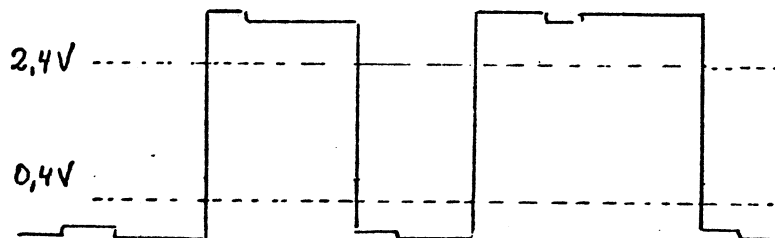


Fig. 11

Med hensyn til stige- og faldtiden er det meget sjældent, at TTL-kredsene overskrider de tolerancer, der er angivet af fabrikanten, derfor er det i reglen tilstrækkeligt at kontrollere niveauet, når en kreds skal undersøges.

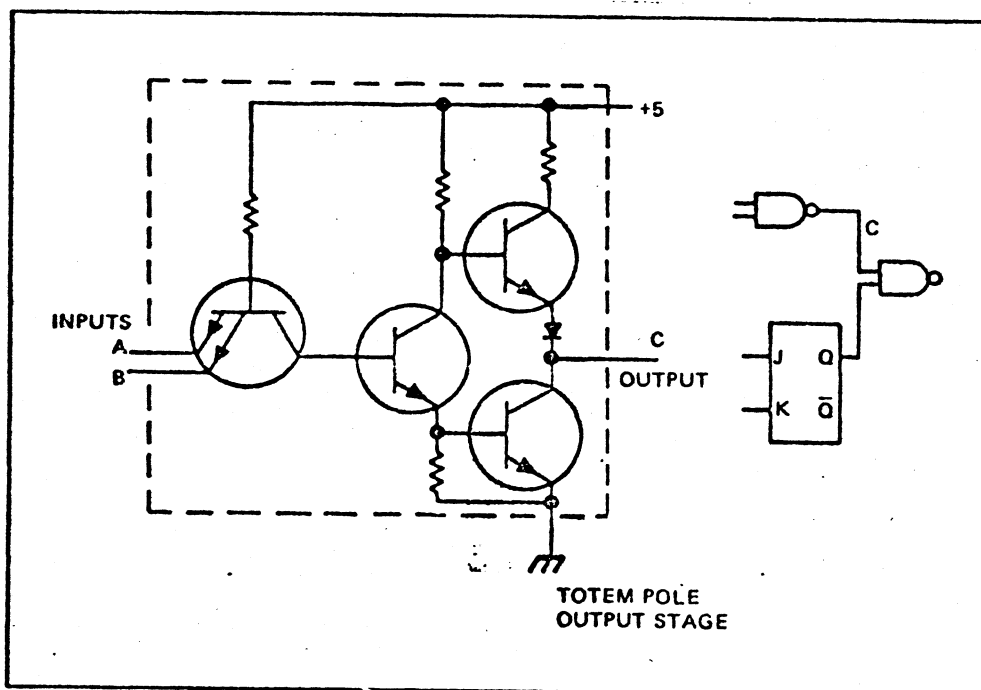


Fig. 12

Udgangstrinet af en TTL-kreds består af en totem-pæl med en impedans på omkring 5-10 ohm til jord. Dette medfører, at en signalgenerator tilkoblet forbindelsen mellem udgangen på et trin og indgangen på den efterfølgende kreds må have en lavere impedans for at kunne give et sikkert signal.

2.2.3 ----- Statistiske fejltyper i og omkring en TTL IC:

Der er fem typer fejl, der kan optræde i og omkring en IC kreds:

- 1) Afbrudt signalleder.
- 2) Kortslutning af en signalleder til Vcc eller 0.
- 3) Kortslutning mellem to signalledere.
- 4) En fejlfunktion i IC-kredsens styrefunktion.
- 5) Fejl i en analog komponent.

I det tilfælde en signalleder er afbrudt, fig. 13 vil B-enden svæve, og for TTL vil dette blive opfattet som logisk "1". Signalet fra gate 1 vil således passere uhindret igennem gate 3. Lokalisering af denne fejl sker lettest v.h.a. oscilloscope eller logik probe, idet spændingen på en svævende TTL indgang typisk vil være ca. 1,4 V.

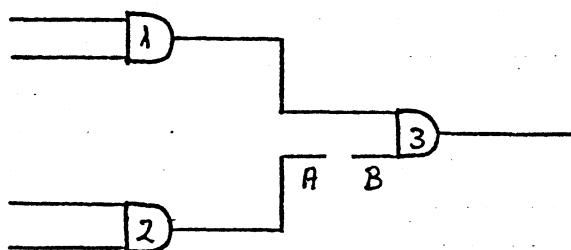


Fig. 13

En kortslutning af en signalleder til enten Vcc eller 0 bevirker, at denne fører fast logisk "1" eller logisk "0". En kortslutning til Vcc i fig. 14 vil kunne medføre, at gate 2 ved logisk "0" bliver varm og ødelægges.

Sådanne fejl afsløres lettest v.h.a. oscilloscope, idet man her afhængig af kortslutningstypen enten vil måle 0V eller +Vcc på signalledningen. Sådanne "ideelle" logiske niveauer findes ikke i rene TTL kredsløb og bør derfor omgående give anledning til mistanke. Efter bestemmelse af fejltypen, må en nærmere lokalisering af fejlen ske v.h.a. OHM-meter eller "Current Tracer".

En kortslutning mellem to signalledere i fig. 15 er ikke så let at afsløre som en kortslutning til Vcc eller 0. Fører udgangene samme niveau, vil der ikke konstateres nogen fejlfunktion. Fører derimod udgangene forskellige niveauer, vil f.eks. den øverste transistor i IC1 og den nederste i IC2 lede. Herved opstår en fejlfunktion, som er vanskelig målbar, idet de logiske niveauer på de to signalledere stadig overholdes. Dette skyldes, at transistoren, som sørger for logisk 0, kan synke mere strøm end transistoren for logisk "1" niveau er i stand til at levere. Af denne grund vil en sådan fejl ofte være vanskelig at bestemme, men det faktum at begge signalledere fører samme signal, vil være uhyre sjælden og bør derfor give anledning til mistanke.

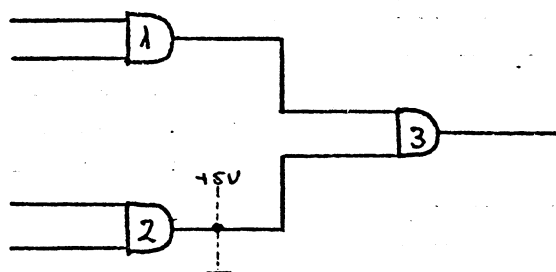


Fig. 14

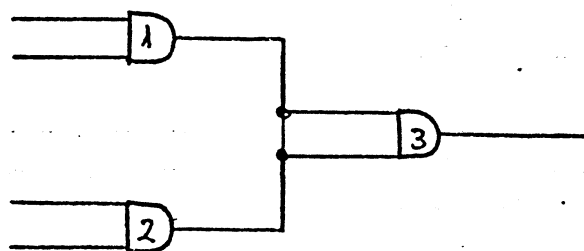


Fig. 15

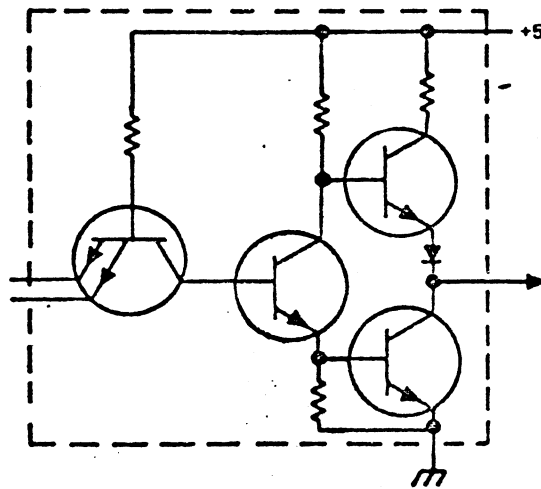


Fig. 16

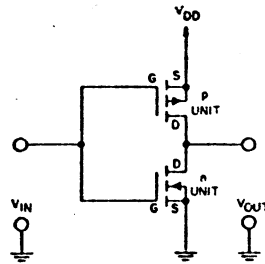
Den fjerde fejl inde i en IC-kreds kan ligge i styrekredsløbet. En fejl heri kan bevirke, at enten den øverste eller den nederste transistor i totempælen styres on og derved forstyrrer den tiltænkte funktion.

Fejl i eksterne analoge komponenter medfører ofte, at de logiske niveauer ikke kan overholdes. Denne situation kan betyde, at anlægget er støjfølsomt, hvilket viser sig ved periodiske fejlfunktioner.

2.3 CMOS logik:

2.3.1 Ind- og udgangsparametre for CMOS logik:

CMOS opbygning og virkemåde:



Basic COS/MOS inverter (schematic).

Fig. 17

De to field effect-transistorer på tegningen er af forskellig type; P- og N-kanal. Deres gates er lagt sammen og udgør indgangsterminalen, og deres drains er lagt sammen og udgør udgangsterminalen. Ved påtrykning af et logisk "1" = V_{DD} på indgangen, vil N-kanaltransistoren gå ON, lede, og P-kanaltransistoren gå OFF, spærre. Udgangen vil derfor være logisk "0", 0 volt. Og omvendt vil man, ved at lægge indgangen på "0", få N-kanal-transistoren til at gå OFF, og P-kanal-transistoren til at gå ON, og herved på udgangen få logisk "1". Denne INVERTER er grundlaget for hele CMOS-logikfamilien: Gates, flip-flop's, skifteregistre etc.

Eksempel:

En 3x3 input NAND-gate er opbygget som vist i fig. 18.

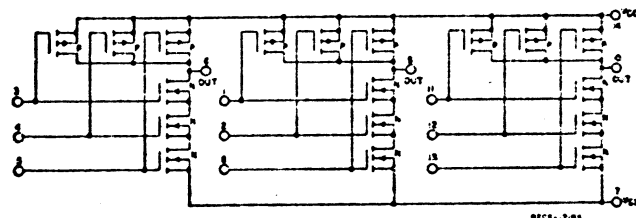


Fig. 18

Kredsløbsparametre:

Ind- og udgangsspændinger:

Ind- og udgangsniveauerne for CMOS logik defineres som følger:

- V_{IL} er den maksimale spænding for logisk 0 på indgangen.
- V_{IH} er den minimale spænding for logisk 1 på indgangen.
- V_{OL} er den maksimale spænding for logisk 0 på udgangen.
- V_{OH} er den minimale spænding for logisk 1 på udgangen.

Fabrikanterne opgiver flg. garanterede værdier:

- V_{IL} garanteret max. $0,3 \times V_{DD}$
- V_{IH} garanteret min. $0,7 \times V_{DD}$
- V_{OL} garanteret max. $V_{SS} + 0,01 \text{ V}$ ved $(I_O) < 1\mu\text{A}$
- V_{OH} garanteret min. $V_{DD} - 0,01 \text{ V}$ ved $(I_O) < 1\mu\text{A}$

Af oversigten fremgår, at de logiske niveauer er afhængige af forsyningsspændingen V_{DD} , som for CMOS kan varieres i området 3-18 V.

I fig. 19 er de logiske grænseværdier indlagt på overføringskarakteristikken.

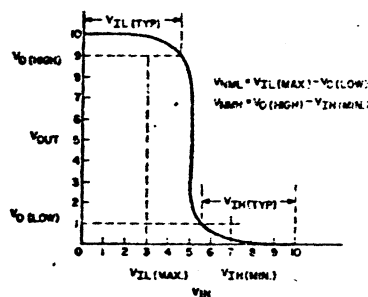


Fig. 19

Udgangsimpedans:

I fig. 21 ses karakteristikkene af udgangsimpedanser for h.h.v. Nand og Nor konfigurationerne. Udgangsimpedansens størrelse afhænger af kredsløbskonfigurationerne (Nand, NOR), forsyningsspændingen, antallet af indgange og den logiske tilstand på udgangen.

Til praktisk brug er typiske impedanser for forskellige gates vist i fig.20 ved $V_{DD} = 15\text{ V}$.

Output logic state	NOR		NAND		BUFFER	
	2 inputs*	4 inputs*	2 inputs*	4 inputs*	one input inverting	one input non-inverting
	MC 14001	MC 14002	MC 14011	MC 14012	MC 14009	MC 14010
High	380 Ω	400 Ω	550 Ω	85 Ω	330 Ω	250 Ω
Low	220 Ω	60 Ω	300 Ω	200 Ω	40 Ω	30 Ω

*All inputs are connected in parallel.

$V_{DD}=15\text{V}$ – Saturation voltage of n- and p-channels = 1V.

Fig. 20 COMPARATIVE TABLE OF TYPICAL OUTPUT IMPEDANCES FOR DIFFERENT GATE CONFIGURATIONS

Fig. 20

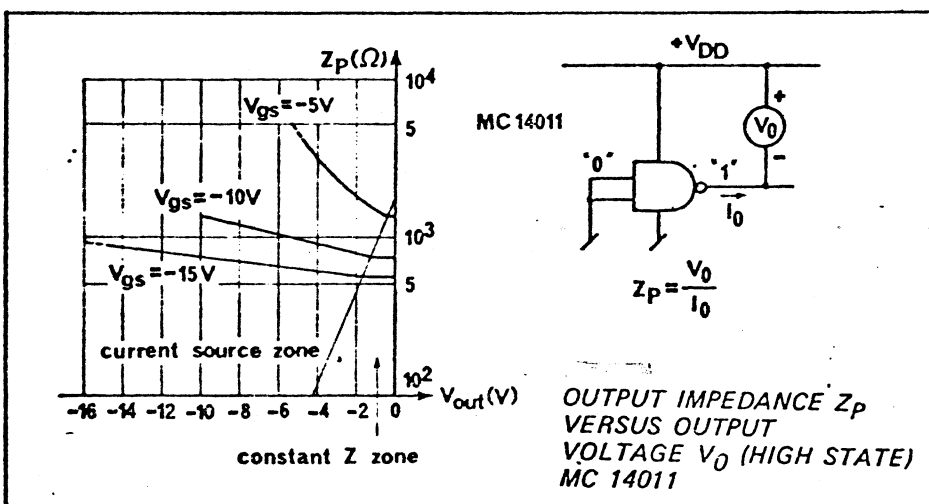
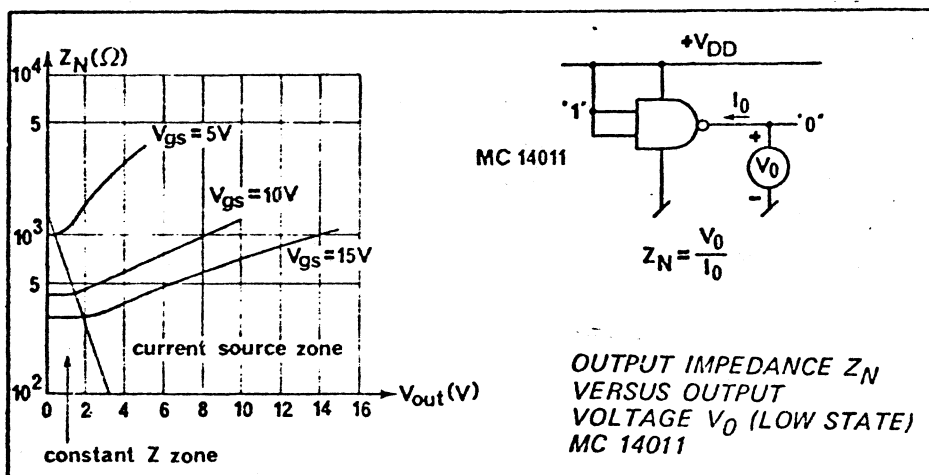
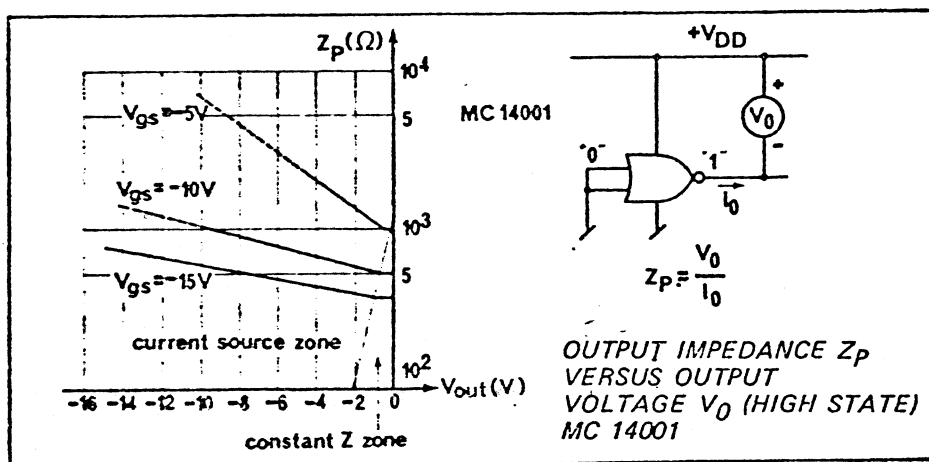
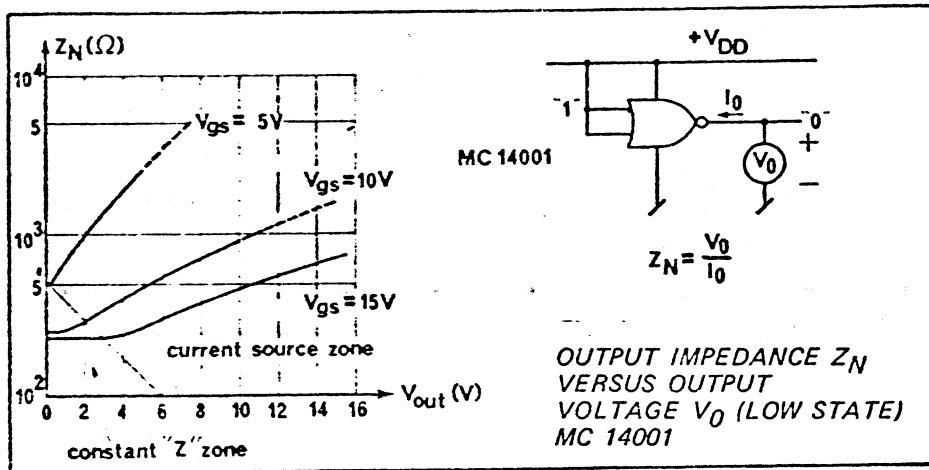


Fig. 21

Hastighed:

CMOS's arbejdsområde er nominelt fra DC til 10 MHz for gates og flip-flop's og DC til 5 MHz for tællere og registre.

Den maximale arbejdsfrekvens er afhængig af flere faktorer, først og fremmest af V_{DD} , fordi ON-modstanden for den ledende field-effect-transistor aftager med stigende V_{DD} - dette resulterer i lavere tidskonstant: $R_{ON} \cdot (C_L + C_{snylt})$ og dermed i højere arbejdsfrekvens.

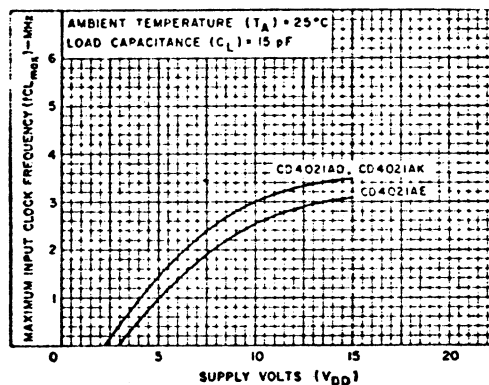


Fig. 22

Sammenhæng mellem garanteret arbejdsfrekvens og forsyningsspænding (8-trins skifteregister)

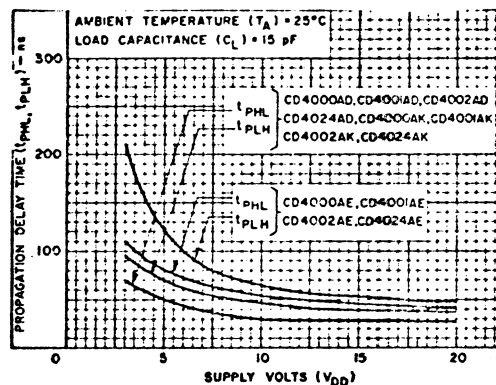


Fig. 23

Sammenhæng mellem propagation delay og forsyningsspænding (gates).

Propagation delay er desuden afhængig af den capacitive belastning C_L :

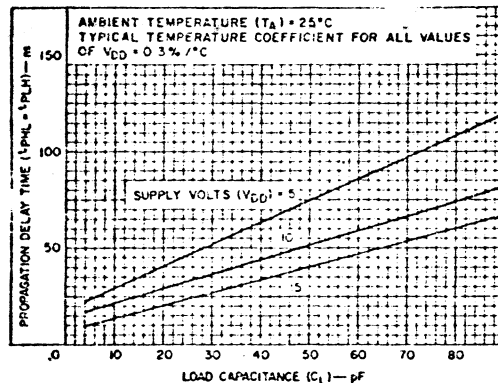


Fig. 24

Forsyningsspænding og belastning bør altså tages "under luppen" i hver enkelt opstilling, når der arbejdes med frekvenser over ca. 2 MHz.

Støjmargin:

Ved DC støjmarginen forstås generelt differencen mellem den garanterede spændingsgrænse for et logisk niveau på udgangen af en drivende gate og den nødvendige spænding på indgangen af den gate som drives. Denne støjmargin defineres for begge logiske niveauer, nemlig:

V_{NIL} Lav-niveau dc støjimmunitet. Differencen mellem udgangsspændingen på den drivende kreds i lav-niveau (V_{OL}) og maximum indgangsspænding (V_{ILmax}) ved lav niveau

$$|V_{NIL}| = V_{OL} - V_{ILmax}$$

$$|V_{NIL}| = 0 - 0,3 \times V_{DD} \approx 0,3 \times V_{DD}$$

V_{NIH} Høj-niveau dc støjimmunitet. Differencen mellem udgangsspændingen på den drivende kreds i høj-niveau (V_{OH}) og minimum indgangsspænding (V_{IHmin}) ved høj-niveau

$$|V_{NIH}| = V_{OH} - V_{IHmin}$$

$$|V_{NIH}| = V_{DD} - 0,7 \times V_{DD} \approx 0,3 \times V_{DD}$$

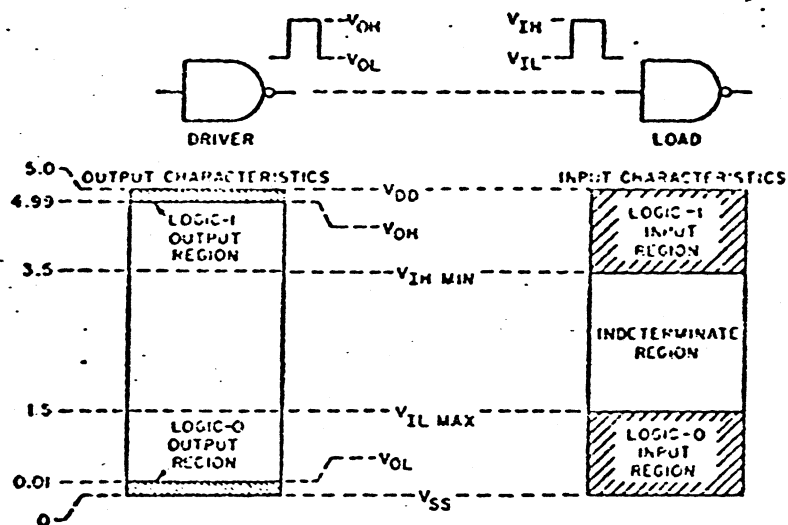


Fig. 25

Den garanterede DC støjmargin er således 30% af forsyningsspændingen, mens den typiske værdi er omkring 45% af VDD.

Fan out:

Fan out defineres som det antal indgange af samme familie, en udgang er i stand til at drive.

Begrænsningen af Fan out for en CMOS skyldes ikke en DC-mæssig belastning, men en kapacitiv belastning (ca. 5pF) som en indgang udøver på en udgang. En stigende kapacitiv belastning giver en øget skiftetid og dermed en reduceret arbejdhastighed. (fig.26). Krav til arbejdhastighed og forsyningsspænding begrænser således Fan out for CMOS.

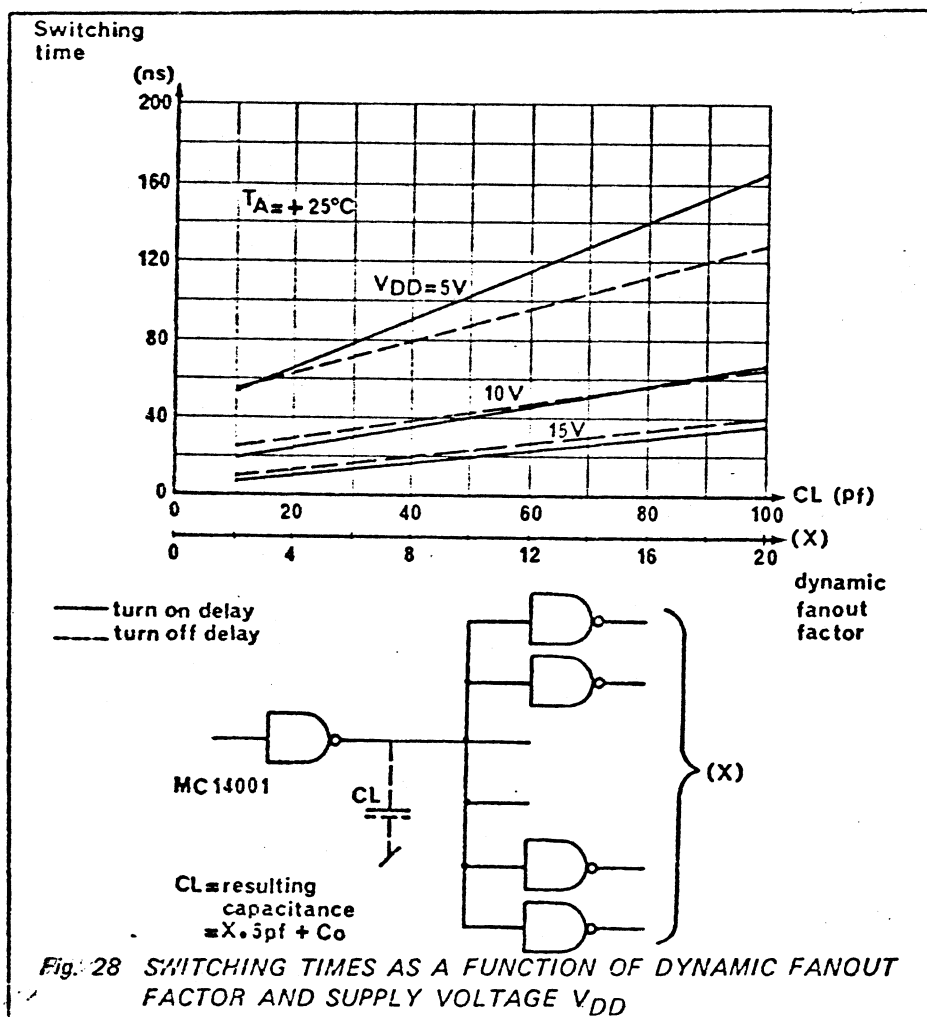
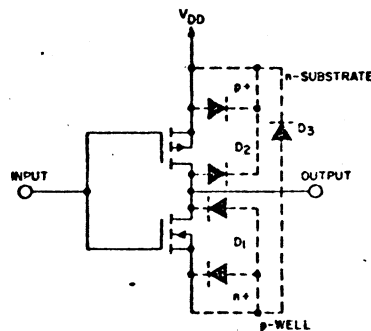


Fig. 26

Spændingsforsyning og effektforbrug:

CMOS's forsyningsspænding kan ligge fra 3 til 15 Volt for A-serien og fra 3 til 18 V for B-serien. (RCA).

Grundet den symmetriske opbygning, hvor kun een transistor er ON ad gangen, vil strømforbruget i hviletilstand være meget lavt - det udgøres af de spærrestrømme, der løber i de parasitdioder som dannes under fremstillingsprocessen. De er, som illustrationen viser, forspændt i spærreretningen.



Basic inverter showing parasitic diodes.

Fig. 27

Dynamisk effektforbrug:

Under et skift mellem de to tilstande vil der gå en kortvarig drain-strøm i det øjeblik V_{in} passerer overføringsområdet:

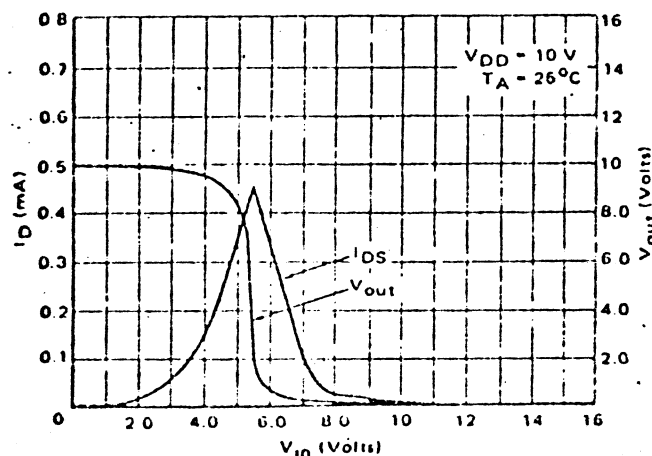


Fig. 28

Denne strøms størrelse og varighed afhænger af den enkelte inverters karakteristisk, spændingsforsyningens størrelse og stige- og faldtider for det kredsløb, der driver den. Desuden forbruges der strøm til op- og afladning af de indvendige snyltekapaciteter og til at drive belastningskapaciteten på udgangen.

Da CMOS-kredsene er meget forskellige i kompleksitet, - nogle indeholder kun få gates, medens f.eks. en binær tæller med mange trin kan indeholde flere hundrede, findes der i databladene for hver kreds et kurvesæt, som viser effektforbruget som en funktion af frekvens, forsyningsspænding og kapacitiv belastning. Herunder ses:

1. Forbruget for en kreds med fire gates (SSI).
2. Forbruget for en MSI-kreds (f.eks. en OP-NED-tæller med PRESET).

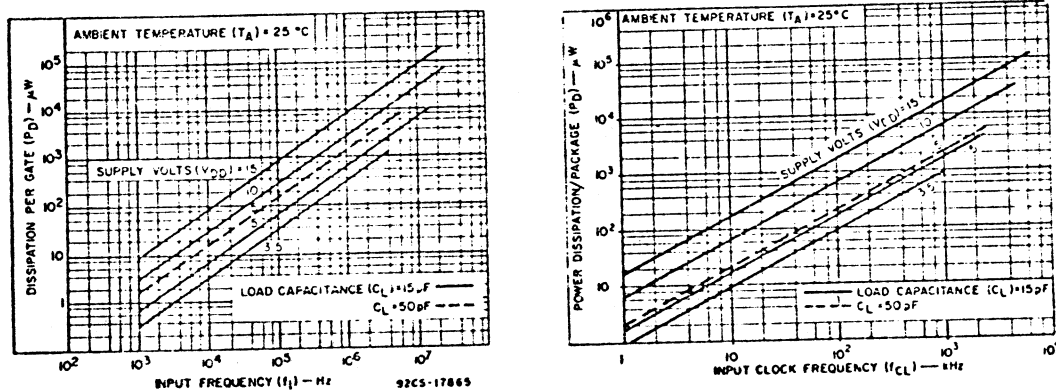


Fig. 29

Krav til spændingsforsyningen:

- er ikke store; en ureguleret forsyning kan bruges såfremt:

- 1) Man ikke overskrider $V_{DD\max}$.
- 2) Frekvensen i systemet ikke er højere end den frekvens, der med sikkerhed kan behandles ved den laveste spænding, man må forvente fra forsyningen.

Som eksempel ses her sammenhængen mellem max. frekvens og forsyningsspænding for en 7-trins binær tæller fra RCA, CD4004:

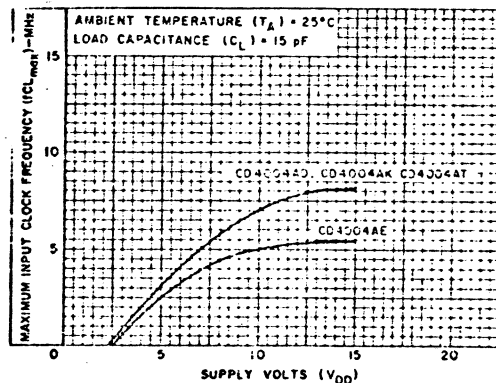


Fig. 30

Filtrering:

Kravet til filtrering er ligeledes ringe. Det skyldes dels det lave strømforbrug i hvile, dels det store forsyningsspændingsområde. Da en given opstilling har en $V_{DD\min}$ som sikrer korrekt funktion ved arbejdsfrekvensen, kan man, ved at forsyne kredsløbet fra en højere spænding end denne, tillade ganske høje rippleværdier på forsyningen:

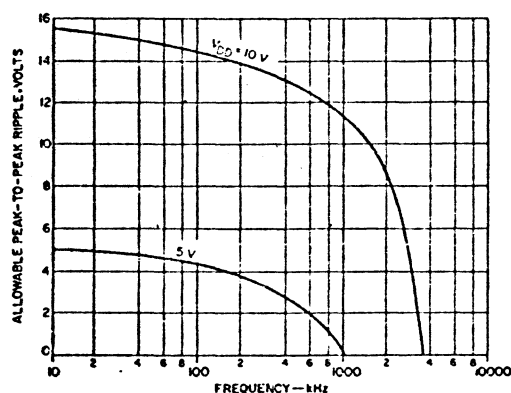


Fig. 31

Batteri "stand-by":

CMOS's lave effektforbrug gør batteri stand-by til en nem sag:

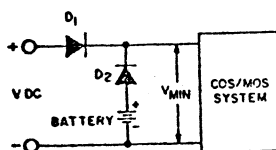


Fig. 32

Batterispændingen er:

$$V_{\min} + 0,7 \text{ V (0,7} \approx \text{eet diodespændingsfald),}$$

og desuden skal:

$$V_{\max} > V_{\text{DC}} > V_{\min} + 1,4 \text{ V}$$

Hvis forsyningen (V_{DC}) falder til under V_{\min} . vil D_2 lede, og CMOS-logikken vil fortsætte sin funktion, drevet af batteriet.

Temperatur:

CMOS kredsens temperaturområde afhænger af pakketypen. Fra RCA opgives flg. for CD4000 serien:

Dual-in-line Plastic pakke: -40°C til $+85^{\circ}\text{C}$

Dual-in-line keramisk pakke: -55°C til $+125^{\circ}\text{C}$

Opgivne data gælder normalt ved 25°C .

2.3.2 Fejlsøgning i CMOS kredsløb:

Fig. 33 viser et typisk CMOS signal, som det vil ses på et oscilloskop.

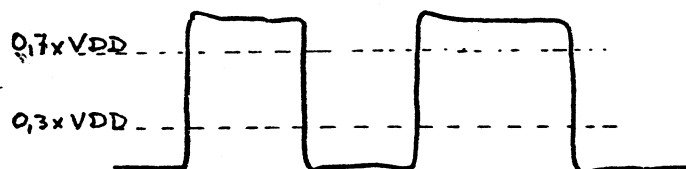


Fig. 33

Signalet kan inddeles i 3 niveauer: Logisk 0 i området $0V - 0,3 \times V_{DD}$, logisk 1 i området $0,7 \times V_{DD} - V_{DD}$ og et udefineret område midt imellem. Bruges et oscilloskop til måling af signalerne, må man lægge mærke til, om spændingsbetingelserne $0,3 \times V_{DD}$ og $0,7 \times V_{DD}$ er opfyldt. Er dette ikke tilfældet vil en gate som forsynes med et sådant signal opholde sig i det aktive område og være særdeles støjfølsom. Denne situation kan medføre, at det digitale system udviser periodiske fejlfunktioner. Stige- og faldtider for en CMOS udgang volder derimod sjældent vanskeligheder, og normalt vil derfor en kontrol af de logiske niveauer være tilstrækkelig.

Statiske fejltyper i og omkring en CMOS IC:

Flg. fejltyper kan som bekendt optræde i og omkring en IC:

- 1) Afbrudt signalleder.
- 2) Kortslutning af en signalleder til V_{DD} eller 0.
- 3) Kortslutning mellem to signaler.

Udover nævnte fejl kan selve styrefunktionen i IC-kredsen svigte eller der kan opstå fejl i eksterne analoge komponenter.

I fig. 34 er vist en situation, hvor en signalleder er afbrudt. Dette kan ske i både gate 2 og 3 eller eksternt på printet, men resulterer altid i en "svævende" indgang. Benyttes et oscilloskop til måling, vil en svævende indgang ofte vise sig som logisk 0, idet probens modstand "tøjrer" indgangen til 0V.

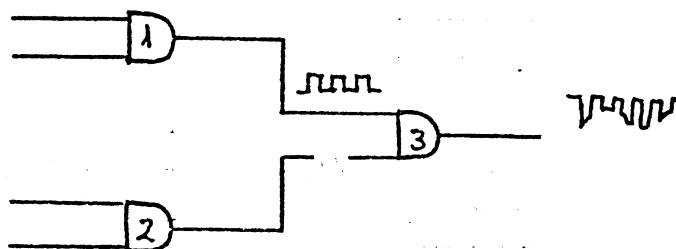


Fig. 34

Af denne grund kan det i mange situationer være vanskeligt ved måling på indgangssiden af kredsen at lokalisere fejlen. Ved derimod at måle på udgangen af gate 3 vil man ofte kunne iagttage et signal med overlejret 50 Hz svingninger. For at afgøre om dette skyldes en afbrudt signalledning som vist i fig. 34, eller en defekt kreds, kan det bestemmes ved successivt at "tøjre" indgangene på den pågældende kreds til stel med en passende modstand f.eks. 100 K Ω . 50Hz signalet vil da forsvinde, når den svævende indgang "tøjres" til 0.

En kortslutning af en signalleder til V_{DD} eller 0 bevirker, at alle signallinier i fig. 35 er forbundet enten til "1" eller "0".

Måles med oscilloskop vil et niveau omkring 0V eller V_{DD} ikke give en indikation af fejlen, da CMOS udgangene under normale forhold sjældent belastes kraftigt, og derfor vil levere et spændingssving fra ca. 0V til ca. $+V_{DD}$. I en sådan situation vil det være mere hensigtsmæssigt at enten benytte sig af ohmmetermåling (UNIVERSALINSTRUMENT) eller strøm-

måling (CURRENT TRACERE) for nærmere lokalisering af fejlen.

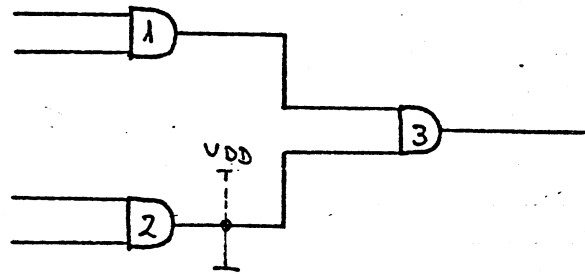


Fig. 35

En kortslutning mellem to signalledninger (fig.36) medfører, at to udgange forbindes sammen. Fører udgangeresamme niveau vil fejlen ikke kunne afsløres, men forsøger derimod de to udgange at føre hver sit signal, resulterer dette i en spænding på de kortsluttede signallinier, som ligger udenfor de opgivne tilladte grænseværdier for en udgang. Spændingsstørrelser i dette tilfælde afhænger af den anvendte gatetype, og i praksis varierer denne mellem $0,4 \times V_{DD}$ og $0,6 \times V_{DD}$.

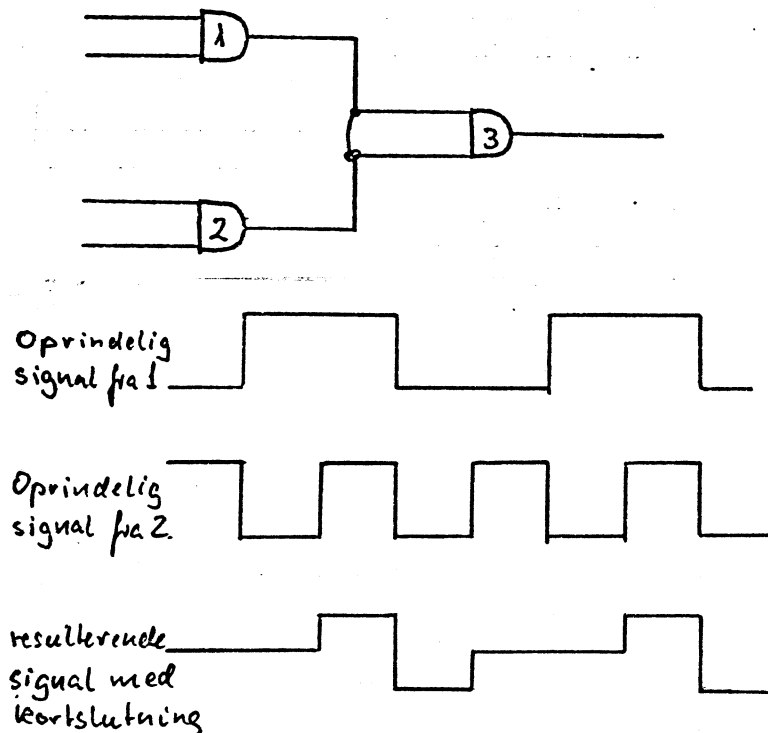


Fig. 36

For at en nærmere bestemmelse af fejlen kan ske, må der nødvendigvis udføres flere målinger, men det faktum, at signalernes udseende på begge indgange af gate 3 er ens, må nødvendigvis give anledning til mistanke, og pege i retning af en kortslutning.

Efter bestemmelsen af fejltypen kan en nærmere lokalisering lettest ske v.h.a. ohmmåling eller strømmåling (current tracer).

Fejl i selve kredsen vil ytre sig ved, at udgangen fører konstant logisk 0 eller logisk 1.

Fejl i eksterne analoge komponenter medfører ofte en overskridelse af de logiske niveauer, hvilket kan resultere i et støjfølsomt digitalt udstyr.

2.4 NMOS logik:

2.4.1 Ind- og udgangsparmetre for NMOS logik:

NMOS's opbygning og virkemåde:

NMOS teknologien anvendes ved fremstilling af LSI kredse, såsom u-processorer, RAM m.m. Fordelene ved NMOS teknologien er høj integrationsgrad, relativ høj arbejdshastighed og ikke mindst, at kredsen kan operere med en forsyningsspænding på 5 V.

Det mest simple NMOS grundelement er en inverter, som dannes af to MOS transistorer.

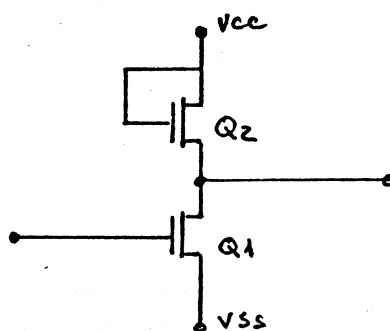


Fig. 37

Q2 fungerer her som arbejdsmodstand for Q1. Tilføres logisk "1" = V_{cc} på gaten af Q1 vil denne lede og slutte udgang N til Vss. Ved tilførelse af logisk 0 = Vss spærrer Q1 og udgangen trækkes via arbejdsmodstanden Q2 til Vcc.

Kredsløbsparametre:

Ind- og udgangsspændinger:

Ind- og udgangsniveauerne for NMOS logik defineres som følger:

V_{IL} er den maksimale spænding for logisk 0 på indgangen.

V_{IH} er den minimale spænding for logisk 1 på indgangen.

V_{OL} er den maksimale spænding for logisk 0 på udgangen.

V_{OH} er den minimale spænding for logisk 1 på udgangen.

Fabrikanterne opgiver flg. garanterede værdier for f.eks. 2101A ved $V_{CC} = 5\text{ V}$:

V_{IL}	garanteret max. 0,8 V
V_{IH}	garanteret min. 2 V
V_{OL}	garanteret max. 0,4 V $I_{OL} = 2,1\text{ mA}$
V_{OH}	garanteret min. 2,4 V $I_{OH} = -200\text{ }\mu\text{A}$

Det ses, at NMOS kredsen er TTL kompatibel, og er således i stand til at drive en standard TTL-indgang.

Udgangskaraktistikker:

I fig. 38 er vist udgangskaraktistikken for h.h.v. logisk 1 og logisk 0 for en NMOS udgang.

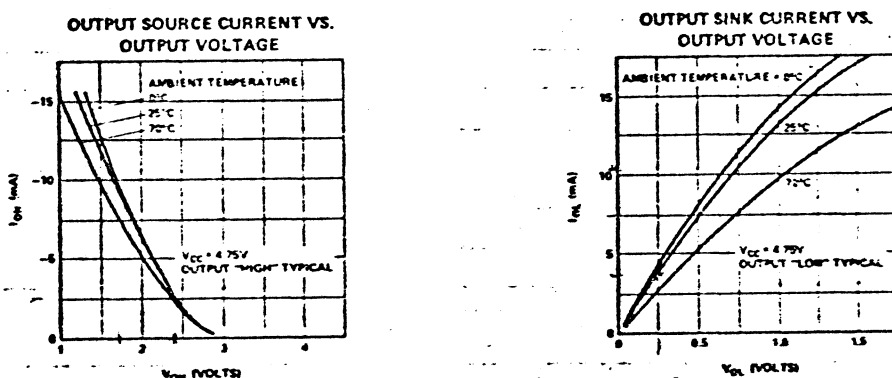


Fig. 38

Hastighed:

Hastigheden er et udtryk for, hvor hurtig en impuls er i stand til at forplante sig igennem en gate. Da NMOS teknologien som nævnt anvendes i LSI kredse, kan der ikke gives konkrete forsinkelsestider, da disse afhænger af kredsens funktioner, kompleksitet m.m. Disse tider må i hvert enkelt tilfælde kontrolleres nærmere ud fra opgivne data.

Støjmargin:

Støjmargin (DC-støjmargin) er defineret som differencen mellem den garanterede spændingsgrænse for en logisk tilstand på udgangen af en gate og den nødvendige spænding på indgangen af modtagergaten. Denne støjmargin er typ. 400 mV, men kan variere, da der forekommer LSI kredse med ændrede logiske grænseværdier.

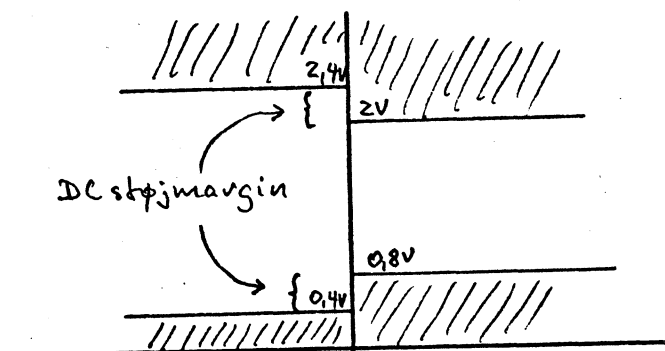


Fig. 39

Fan out:

Fan out for NMOS LSI Kredse er normalt ikke specificeret. Her må man i hvert enkelt tilfælde kontrollere DC karakteristikkene for ind- og udgange og fra disse værdier bestemme Fan out.

En anden faktor, som kan spille en afgørende rolle m.h.t. fan out er den capacitive belastning af udgangen, idet hver NMOS udgang har en indgangskapacitet på ca. 5 pF. En forøgelse af antallet af indgange pr. udgang vil således give en øget

kapacitiv belastning med det resultat, at både de logiske niveauer og arbejds hastigheden reduceres.

Forsyningsspændinger og omgivelsestemperaturer:

Med hensyn til forsyningsspændinger kræver moderne NMOS LSI kredse kun 5 V. Data opgives normalt ved $5\text{ V} \pm 5\%$ og gælder i temperaturområdet $0-70^{\circ}$.

Endvidere findes der serier med udvidet temperatur og spændingsområde i reglen $T_A -55^{\circ}\text{C} - +125^{\circ}\text{C}$ og $5\text{ V} \pm 10\%$ - iflg. de såkaldte militærspecificationer.

For at reducere effektforbruget kan visse kredse operere i en såkaldt "standby Mode", hvor forsyningsspændingen da nedsættes til f.eks. 1,5 V.

2.4.2 Fejlsøgning i NMOS kredsløb:

I praksis vil man nok sjældent komme ud for at skulle fejlsøge i digitale kredsløb kun indeholdende NMOS kredse. Dette skyldes, at LSI kredse almindeligvis kræver perifere hjælpe kredse til udførelse af bestemte funktioner, og hertil anvendes i reglen TTL eller CMOS kredse. TTL kredse kan anvendes direkte, da NMOS stort set opererer med samme logiske niveaue rmens visse forholdsregler ved anvendelse af CMOS kredse må overholdes for sikring af en rimelig støjmargin.

I fig. 40 er vist et oscilloskopbillede af et NMOS signal. Signalet kan igen inddeles i tre niveauer, nemlig: logisk 0, logisk 1 og det udefinerede område.

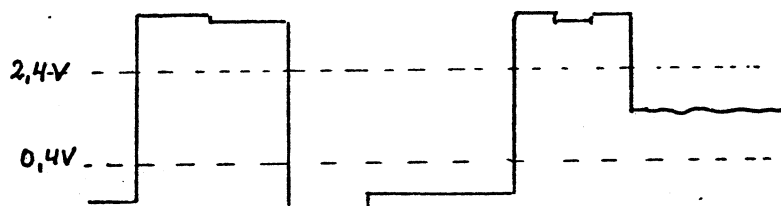


Fig. 40

Ved måling med oscilloskop gælder også her, at det ikke er nok med en kontrol af et signals tilstedeværelse, men også, at de logiske grænseværdier ikke overskrides.

Som det fremgår af fig. 40 kan der i visse situationer måles et logisk niveau, som ikke overholder grænseværdierne. Dette kan skyldes en defekt i kredsen, men vil i langt de fleste tilfælde skyldes, at udgangen er "disabled" (THREE-STATE OUTPUT).

Statiske fejltyper i og omkring en NMOS IC:

Flg. fejltyper kan optræde i og omkring en IC:

- 1) Afbrudt signalleder.
- 2) Kortslutning af signalleder til Vcc eller 0.
- 3) Kortslutning mellem to signalledere.

Nævnte fejltyper kan opstå såvel eksternt på printet som internt i selve IC-kredsen. Udover dette kan fejl også optræde i selve kredsens styrefunktion og i eksterne analoge komponenter.

I fig. 41 er vist en situation, hvor en signalleder mellem to NMOS kredse er afbrudt.

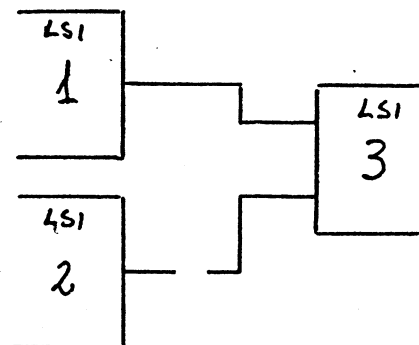


Fig. 41

Denne fejl kan også opstå i såvel kreds 2 som kreds 3, men resulterer i en "svævende" indgang på kreds 2. Hvordan en svævende indgang opfattes er tilfældigt fra kreds til kreds, men fælles er dog en stor støjfølsomhed over for elektrostatiske felter. I denne forbindelse bør bemærkes, at visse kredse er forsynet med intern pull-up eller pull-down modstande. Her vil en svævende indgang da opfattes som enten logisk "1" eller logisk "0".

Måling med oscilloskope afslører sjældent direkte en svævende indgang, idet probens modstand tøjrer indgangen til 0, og en måling vil således her vise et logisk "0" niveau. Hvordan kan en svævende indgang så afsløres? Dette kan ske ved direkte at benytte sig af en logic probe, som på grund af interne modstande er i stand til at afsløre en sådan type fejl. Skal et oscilloskop i mangel af bedre trods alt anvendes, bør man være opmærksom på, om den målte indgang virker følsomt over for støj og her specielt netfrekvensen. Dette kan gøres ved at kontrollere, om det målte niveau overlejres med netfrekvensen, når man nærmer sig den pågældende kreds med en finger. Overlejres det målte logiske niveau således med en vekselspænding, kan dette peges i retning af en "utøjret" indgang.

Kortslutning af en signalleder til enten Vcc eller 0 som vist i fig. 42 bevirker, at det målte niveau enten viser fast logisk 1 eller logisk 0. Ved måling med oscilloskop fås den information, at det målte niveau er enten 0 V eller Vcc, hvilket i reglen ikke eksisterer, og derfor bør give anledning til mistanke. Efter bestemmelse af fejltypen, kan en nærmere lokalisering ske v.h.a. milliohm-meter eller "current tracer".

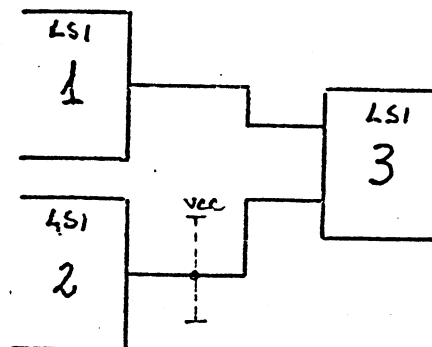


Fig. 42

Kortslutning af to signalledere medfører for NMOS en wired OR situation, hvilket betyder, at de kortsluttede signalledere holdes på logisk "0", når bare en af udgangene fører logisk "0". Målinger med oscilloskop viser for denne familie ingen unormale niveauer, og peger således ikke direkte i retning af en kortslutning. I denne situation er det nødvendigt at analysere funktionerne af kredse 1 og 2 og således opnå viden om, hvilke signaler-ofte i form af et bitmønster -der skal være at måle på de pågældende ledere.

Efter bestemmelse af fejltype kan en nærmere lokalisering ske v.h.a. milliohm-meter eller "current tracer".

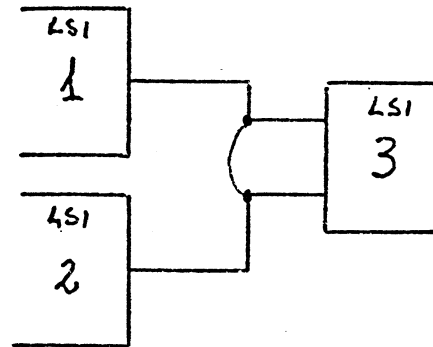


Fig. 43

Fejl i kredsens styrefunktion kan p.g.a. dennes kompleksitet give forskellige symptomer, hvorfor en mere detaljeret viden om den pågældende kreds' indre struktur kan være nødvendigt.

Fejl i eksterne analoge komponenter kan resultere i overskridelse af de logiske niveauer med risiko i en større støjfølsomhed.

2.5 HINIL logik:

2.5.1 Ind- og udgangsparametre for HINIL logik:

HINIL opbygning og virkemåde:

De traditionelle logikfamilier - RTL, DTL, TTL, ECL - er primært beregnet på anvendelse på steder, hvor omgivelserne ikke er alt for uvenlige. En egenskab, som høj arbejdshastighed er prioriteret højere end støjfølsomhed, og brugeren af sådanne familier må derfor tage visse forholdsregler med hensyn til afskærmning, filtrering o.s.v. for at sikre en pålidelig funktion. Sådanne forholdsregler er overkommelige i laboratorier, EDB-maskinstuer og lignende steder, hvor ovennævnte familier hovedsagelig bruges.

I modsætning hertil står anvendelse af logiske kredse i industrielt miljø. Her er der normalt ikke brug for den høje arbejdshastighed, til gengælde vil udstyret ofte være placeret i støjfyldte omgivelser.

Med henblik på sådanne anvendelser har adskillige halvlederfirmaer udviklet og markedsført specielle såkaldte high-level logikfamilier. Det er f.eks.:

Siemens: (Langsame, Störsichere Logikserie, LSL)

Teledyne: (High Noise Immunity Logic, HINIL)

Motorola: (Motorola High Threshold Logic, MHTL)

Texas In-

str.: (High Noise Immunity Logic, HNIL)

SGS: (High Level Logic, HLL)

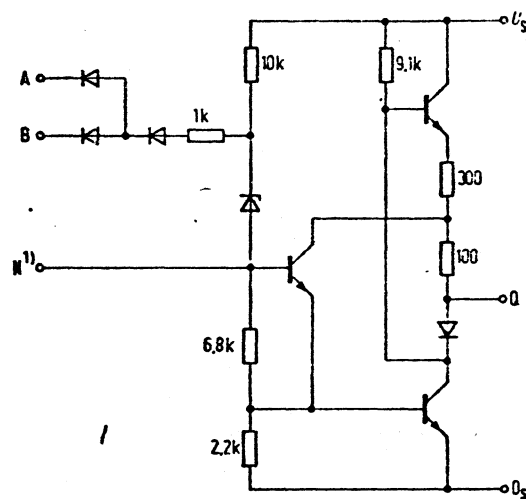


Fig. 44

I fig.44 er vist diagrammet for en typisk gate, en NAND-gate. Det ses, at gaten er opbygget på samme måde som en DTL-gate, og at den ønskede logiktar-skel - ca. halvdelen af forsyningsspændingen - er opnået med en zenerdiode på 5,8 V. Endvidere ses udgangsdelen at være principielt magen til den sæd-vanlige totem-pæl-konstruktion fra TTL. Foruden ak-tiv pull-up findes i HINIL-serien passiv pull-up og åben kollektor-udgange som vist i fig. 45 bereg-net til f.eks. "wired OR".

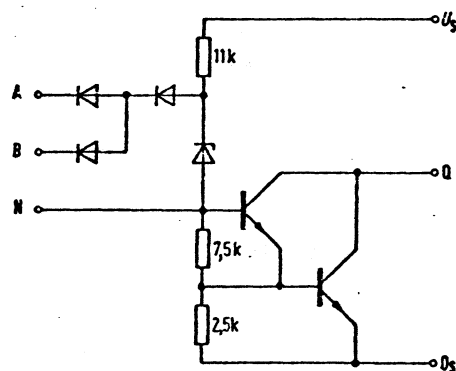


Fig. 45

Kredsløbsparametre:

Ind- og udgangsspændinger:

Ind- og udgangsniveauerne for HINIL logik familien defineres som følger:

V_{IL} er den maksimale spænding for logisk 0 på indgangen.

V_{IH} er den minimale spænding for logisk 1 på indgangen.

V_{OL} er den maksimale spænding for logisk 0 på udgangen.

V_{OH} er den minimale spænding for logisk 1 på udgangen.

Typiske værdier ved $V_{CC} = 12 \text{ V}$, $T_A = 25^{\circ}\text{C}$ og $f_{an} = 10$.

$V_{OH} = 11,3 \text{ V}$

$V_{OL} = 0,9 \text{ V}$.

SIEMENS opgiver for HINIL flg. garanterede værdier ved $V_{CC} = 12 \text{ V}$ (FZH 101).

V_{IL}	max. 4,5 V	$I_{IL} = -1,5 \text{ mA}$
V_{IH}	min. 7,5 V	$I_{IH} = 1 \text{ }\mu\text{A}$
V_{OL}	max. 1,7 V	$I_{OL} = 15 \text{ mA}$
V_{OH}	min. 10 V	$I_{OH} = 100 \text{ }\mu\text{A}$

Overføringskarakteristikken er vist i fig. 46 ved h.h.v. 12 V og 15 V forsyningsspænding.

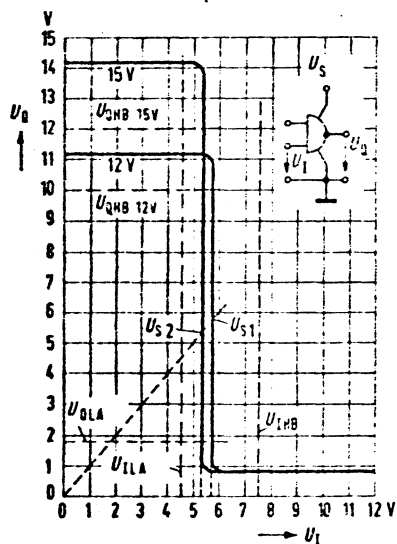


Fig. 46

Indgangskaraktæristik:

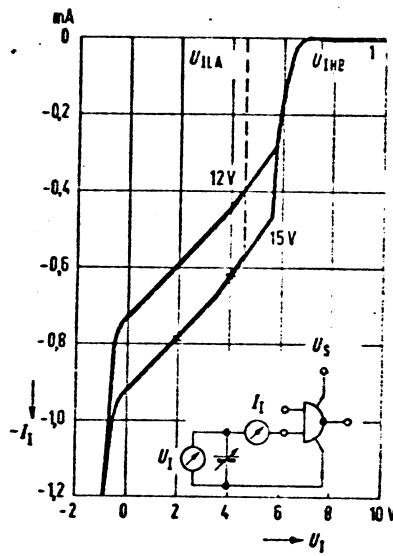
Fig. 47 viser karakteristikkene af en HINIL indgang. Denne kan inddeles i 3 afsnit:

- 1) Ved logisk 1, d.v.s. fra 7,5 V til V_{CC} løber der en strøm på ca. 1 μA ind i gaten, som skyldes indgangsdiodernes lækstrøm.
- 2) Ved logisk 0, d.v.s. fra 0 V til 4,5 V løber der en strøm ud af gaten. Denne strøm I_{IL} må ikke overstige 1,5 mA.
- 3) Ved negative indgangsspændinger stiger indgangsstrømmen voldsomt og kan virke ødelæggende på kredsen.

Impedansforholdene ved h.h.v. logisk "0" og "1" på indgangen er af størrelsesordenen;

$$Z(0) = 10 \text{ K } \Omega$$

$$Z(1) = 100 \text{ K } \Omega$$



Udgangskaraktistik: Fig. 47

I fig. 47 og 48 ses karakteristikkene for en HNIL totempelindgang i h.h.v. logisk 0 og logisk 1.

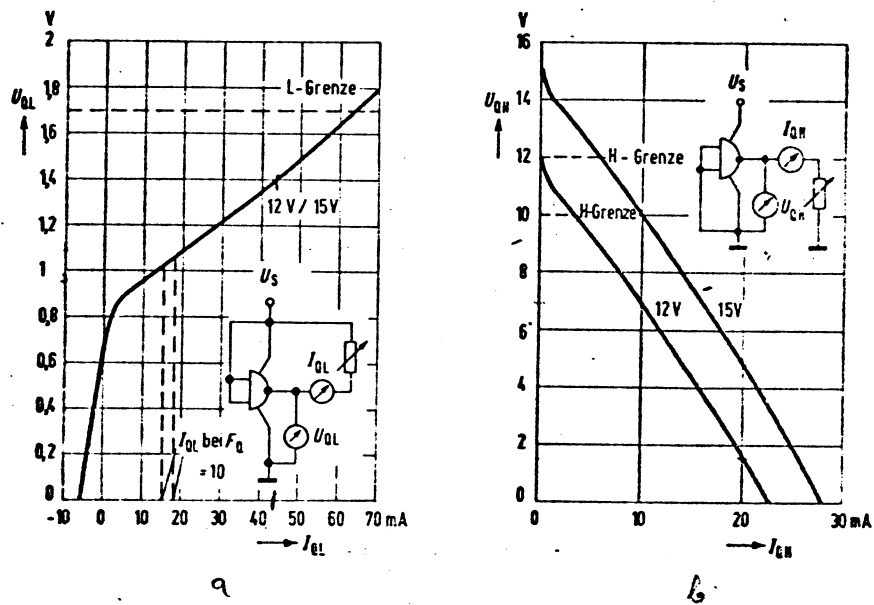


Fig. 48

Ud fra disse karakteristikker bestemmes udgangs-impedanserne i begge tilstande:

$$Z_{out}(0) = 12 \Omega$$

$$Z_{out}(1) = 500 \Omega$$

Hastighed:

Hastigheden er et udtryk for, hvor hurtig et skift på indgangen fra h.h.v. "0" \rightarrow "1" og "1" \rightarrow "0" forplanter sig gennem kredsløbet. Se fig. 49 Denne tid benævnes propagation time delay og defineres som:

$$t_{pd} = \frac{t_{pHL} + t_{pLH}}{2}$$

hvor t_{pHL} angiver tidsforsinkelsen for et skift på udgangen fra "1" \rightarrow "0" og t_{pLH} angiver tidsforsinkelsen for et skift på udgangen fra "0" \rightarrow "1".

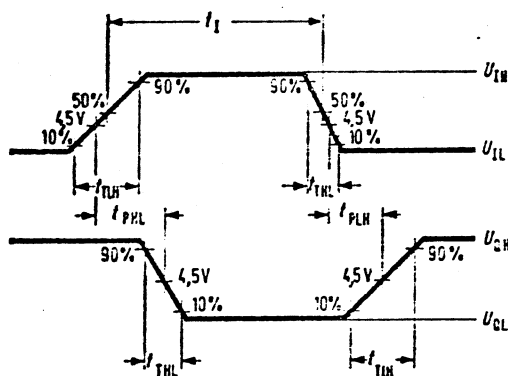


Fig. 49

For en NAND gate af typen FZH 101A er propagation delay time opgivet til typisk 175 nsec ved en forsyningsspænding på 12 V, en omgivelsestemperatur på 25⁰C og 1 standardbelastning.

Iøvrigt kan tpd øges for visse kredse inden for HINIL familien (SIEMENS). Dette sker i fig. 50 ved tilslutning af en ekstern kapacitet mellem udgangen og en speciel terminal N.

Formålet med denne reduktion af arbejdshastigheden er opnåelse af en bedre støjimmunitet.

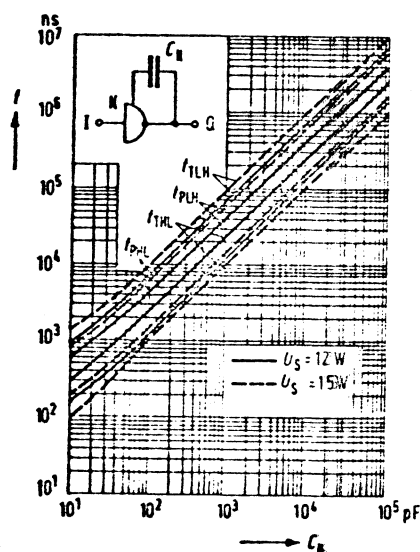


Fig. 50

Støjmargin:

Ved DC støjmargin forstås differensen mellem den garanterede spændingsgrænse for en logisk tilstand på udgangen af en drivende gate og den nødvendige spænding på indgangen af modtagergaten. Denne støjmargin garanteres til min. 2,5 V, men vil typisk være ca. 5 V.

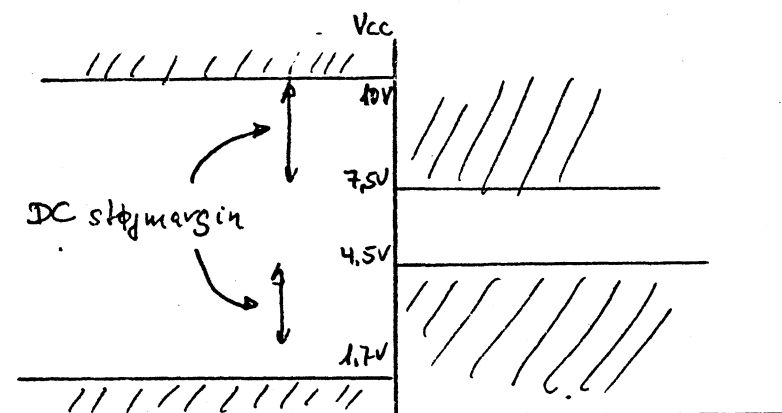


Fig. 51

Fan out:

Ved fan out forstås det maksimalt tilladte antal indgange, som kan forbindes til en udgang. Fan out for HNILer 10. (Siemens).

Forsyningsspændinger og omgivelsestemperatur:

Forsyningsspændingens størrelse afhænger af den valgte HINIL serie, men vil normalt variere i området 10-18 V.

For SIEMENS LSL serie er data opgivet ved h.h.v. 12 og 15 volt. Den . maksimal . tilladte spænding er her 18 V.

Med hensyn til omgivelsestemperaturer opgives for LSL serien, at denne kan operere inden for tempe-

raturområdet $0^{\circ}\text{C} - 70^{\circ}\text{C}$.

For visse udsøgte kredse gælder dog, at disse kan anvendes i område -25°C til 85°C .

2.4.2 Fejlsøgning i HINIL kredsløb:

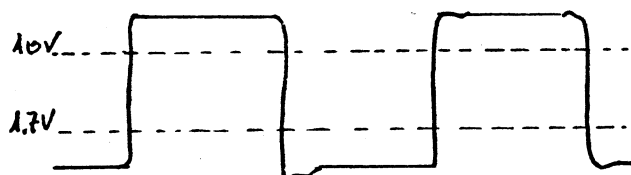


Fig. 52

I fig. 52 er vist et typisk oscilloskopbillede af HINIL signal. Signalet består af 3 niveauer: Logisk 1, logisk 0 og det aktive område midt imellem. Med hensyn til logiske niveaues størrelse afhænger disse af den valgte HINIL serie, men anvendes f.eks. LSL serien fra SIEMENS må logisk 0 niveau ikke overskride 1,7 V, og logisk 1 niveau ikke underskride 10 V. Kan disse grænseværdier ikke overholdes gælder også for denne logikfamilie, at kredsene bliver støjfølsomme, og at det digitale system får tendens til periodiske fejl.

Signalets flankestejlhed giver sjældent anledning til vanskeligheder. Dette skyldes dels, at kredsene sjældent overskrider de opgivne tolerancer, og dels at indgangen kun kræver en flankestejlhed $> 1\text{V}/\mu\text{sek}$. Derfor er det i reglen tilstrækkeligt at kontrollere de logiske niveauer, når en kreds skal undersøges.

Fejltyper i og omkring HINIL IC:

Følgende fejltyper kan optræde i og omkring en IC:

- 1) Afbrudt signalleder.
- 2) Kortslutning af signalleder til Vcc eller 0.
- 3) Kortslutning mellem to signalledere.

Nævnte fejltyper kan opstå såvel eksternt på printet som internt i selve IC-kredsen. Udover nævnte situationer kan der også optræde defekter i selve kredsens styrefunktion, og i eksterne analogekomponenter, såsom transistorer, modstande etc.

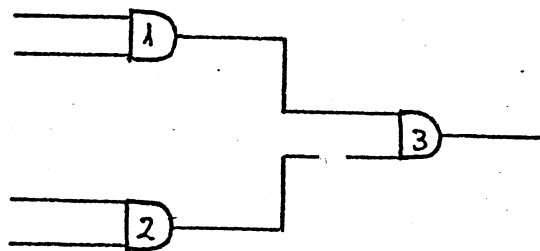


Fig. 53

Fig.53 viser en situation, hvor en signallinie er afbrudt. Dette kan skyldes en defekt i kreds 2, kreds 3 eller en afbrudt printbane, men resulterer under alle omstændigheder i en svævende indgang på IC3. En svævende indgang i HINIL familien betragtes på samme måde som i TTL for logisk 1, og ved måling på udgangen af gate 3 (AND) i fig. 2, vil man derfor kunne konstatere, at signalet fra gate 1 passerer uhindret igennem.

Ved måling med oscilloskop vil et svævende niveau vise ca. 7 V, men afhængig af gatekonfigurationen kan andre værdier registreres. Se fig. 54.

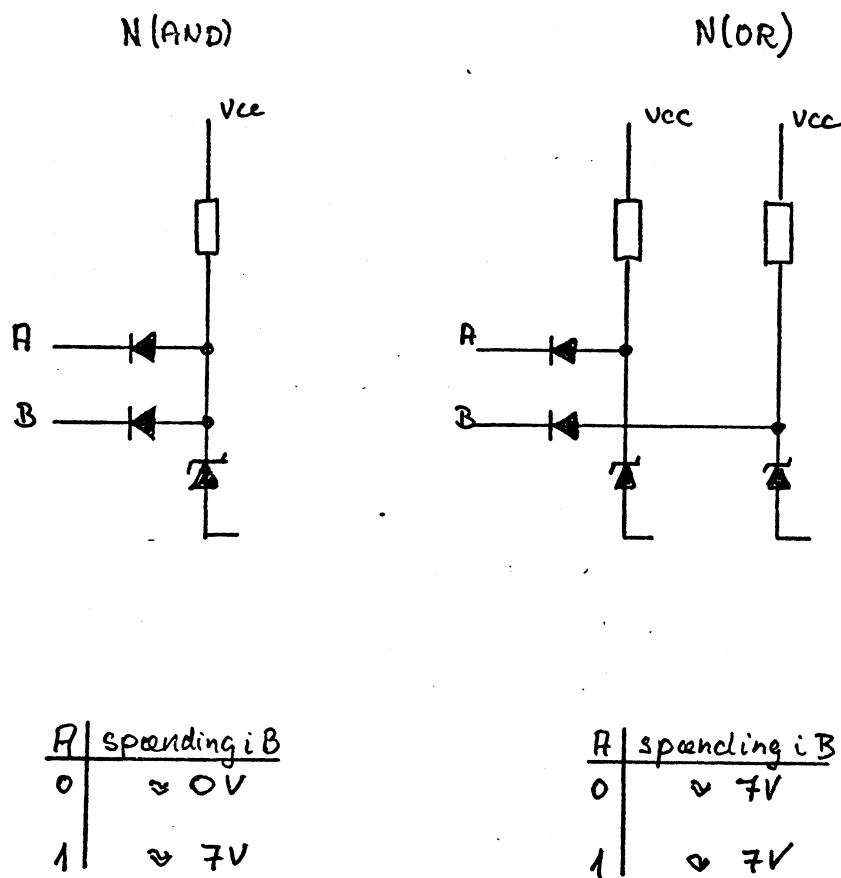


Fig. 54

Som det fremgår af tabellerne i fig. 54 vil en svævende N(OR) indgang altid udvise ca. 7 V, medens spændingen på en svævende (N)AND indgang afhænger af naboindgangens logiske niveau.

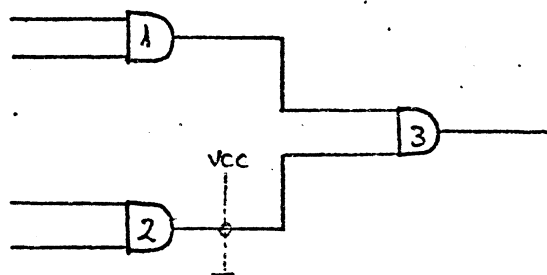


Fig. 55

En kortslutning af en signalleder til V_{cc} i fig. 55 vil kunne medføre, at gate 2 ved V_{OL} varmes op og ødelægges. Kortslutning til 0 derimod overbelaster sjældent kredsen ved V_{OH} i den grad at denne ødelægges. Nævnte kortslutninger afsløres lettest med oscilloskoper, idet man jo her enten vil måle 0V eller $+V_{cc}$. Sådanne ideelle logiske niveauer eksisterer ikke i "rene" HINIL familier, og bør omgående give anledning til mistanke. Nærmere lokaliserings af fejlen udføres lettest v.h.a. ohmmeter eller current tracer.

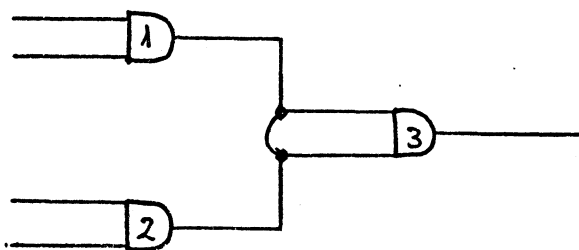


Fig. 56

En kortslutning mellem to signalledere som vist i fig.56 medfører, at to udgange kobles sammen. En fejlsituation kan opstå, når begge udgange forsøger at føre forskellige niveauer. Ved måling med oscilloskop vil man her opdage, at niveauet på de to signalledere vil overholde grænseværdierne, hvilket skyldes, at udgangstransistoren som søger logisk 0 vil være "stærkere" end transistoren for logisk 1. Derfor vil en måling af de logiske niveauer sjældent i denne situation føre til bestemmelse af fejlen. Kun det faktum, at signalernes udseende på begge ledere er ens, kan her give anledning til mistanke om en kortslutning. En nærmere lokalisering må herefter ske v.h.a. ohmmeter eller current tracer.

Fejl i gatens styrekredsløb vil ytre sig ved, at udgangen fører fast logisk 0 eller 1, idet enten den nederste eller øverste transistor i totempølen styres ON.

2.6 Dynamiske fejl:

Ved en dynamisk fejl forstås en fejlfunktion, som skyldes kortvarige uønskede niveauer på en signal-linie. Der skelnes her imellem støj- og hasardproblemer. I første del af dette afsnit opstilles en række problematikker vedr. støj i TTL-systemer samt en række forholdsregler til reduktion af disse, mens anden del omhandler hasardfænomenerne belyst ved et par typiske kredsløbseksempler.

2.6.1 Støj i TTL systemer:

Principielt inddeles støj i TTL systemer i to grupper:

- 1) Støj, der genereres af systemet selv (intern støj).
- 2) Støj, der kommer udefra (extern støj).

1. Intern støj:

Støj, der generes af systemet selv kan endvidere opdeles i følgende undergrupper:

- transientstøj, der er forårsaget af strømændringer i jord- og strømforsyningsledninger,
- overhøringsstøj, der opstår på grund af utilsigtede koblinger mellem forskellige signalveje,
- refleksioner, der skyldes signalets udbredelse i lange ledninger.

Støjfrembringelse i TTL systemer:

Anvendelsen af Fourier analyse på de typiske niveauspring viser, at deres frekvensspektum indeholder komponenter med betydelig amplitude, selv over 100 MHz. Når man beskæftiger sig med TTL støjegenskaber, skal man derfor tænke på TTL systemer som på HF kredsløb, selv om datatransmissionshastigheden kun svarer til få Hz. TTL logik er en "strøm" logik, idet en logisk tilstand er forbundet med en

bestemt strømfordeling over hele systemet. En overgang fra en logisk tilstand til en anden er uundgåelig ledsaget af ændringer i strømfordelingen. Selvinduktionen i strømvejene medfører, at strømændringer omdannes til spændingsfald der ligger i serie med indgangssignaler. Den lave udgangs-impedans af en TTL gate har ingen dæmpende virkning over for denne støjtype.

Transient støj:

Som bekendt afhænger strømforbruget (I_{CC}) af en TTL gate af, om dens udgang ligger på "low" eller "high" niveau. I datablade specificerer man de to tilsvarende strømværdier som I_{CCI} og I_{CCH} . I skifteøjeblikket resulterer dette i en strømændring på $|I_{CCL} - I_{CCH}|$ der er uafhængig af gatens belastning.

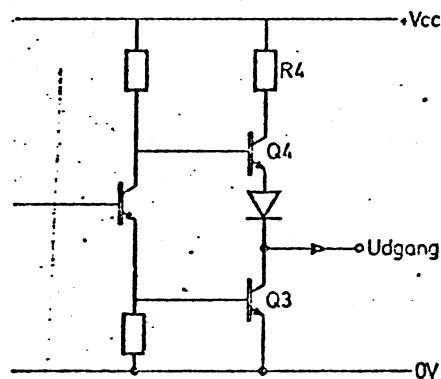


Fig. 57

Det er også typisk for en TTL udgang, at den virker som en kortslutning når niveauet skifter fra "lav" til "høj". Kortslutningen er kortvarig og skyldes at transistor Q4, se fig.57, går hurtigere "on" end transistor Q3 går "off". Så længe begge transistorer er i "on" tilstande, er strømmen, der løber gennem udgangstrinnet fra +5V til 0 V kun begrænset af modstanden R4. Den samlede strøm løber såvel gennem jord- som strømforsyningens ledninger og bidrager til transientstøj. Ingen af de ovennævnte virkninger er nødvendige for dataoverføring. Hertil kommer strømændringer, der skyldes opladning af forskellige belastninger, der er spredt ud over systemet.

På fig.58 ses de samlede transientstrømme på udgangen af en til gate.

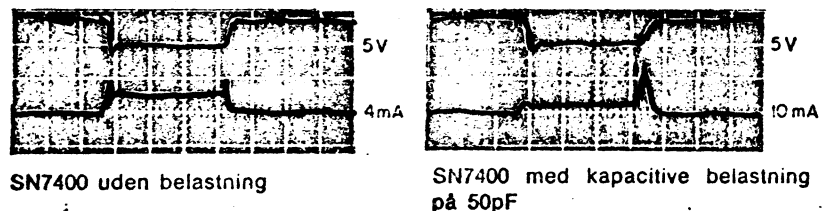


Fig. 58

Af fig.58, ses, at de største dynamiske strømændringer er på ca. 10 mA/nsek. pr. gate. Ved almindelig ledningsføring med selvinduktion på 10 nH/cm, fås, idet:

$$e = L \frac{di}{dt}$$

et spændingsfald på:

$$\frac{10 \text{ nH}}{\text{cm}} \cdot \frac{10 \text{ mA}}{\text{nsek}} = 100 \text{ mV/cm pr. gate}$$

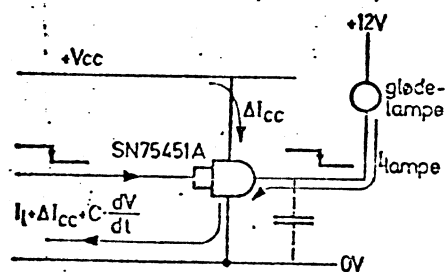


Fig. 59

Et simpelt eksempel viser, at endnu større strømændringer kan opstå i et kredsløb som er vist på fig.59, hvor der drives en glødelampe fra den såkaldte lamp driver SN 75451. I skifteøjeblikket er lampens strøm kun begrænset af lampens "kold" modstand, fordi glødetråden ikke når at varme op i løbet af 10 nsek. For en 30 mA glødelampe er "kold" strømmen på ca. 0,3 A. Hertil kommer I_{CC} for driveren selv, der er på 50 mA, og en uspecificeret kapacitiv belastning. Den samlede dynamiske strømændring overstiger 0,35 A og resulterer i spændingsfaldet på:

$$\frac{10 \text{ nH}}{\text{cm}} \cdot \frac{350 \text{ mA}}{10 \text{ nsek}} = 350 \text{ mV/cm}$$

=====

Støjproblemer, der opstår i dette tilfælde kan få en til at spekulere over, om "peripheral driver" er det rigtige navn på sådan en støjgenerator.

Der findes kun en virkelig effektiv måde til at undgå systemfejl forårsaget af transient støj - adskillelse af støj- og signalveje. Dette kan gøres både ved hjælp af lavinduktive afkoblingskondensatorer og hensigtsmæssig printudlægning. Afkoblingskondensatorer virker som lokale strømforsyninger og deres tilstedeværelse resulterer i at strømændrin-

ger ikke breder sig ud over hele systemet langs jord- og strømforsyningsledninger. I de tilfælde hvor strømændringerne ikke er kortvarige, vil afkoblingskondensatorer i hvert fald resultere i formindskelsen af dv/dt . Værdierne af de enkelte kondensatorer kan beregnes ud fra de forventede strømændringer på basis af den ønskede transientstøj undertrykkelse. I praksis opnår man gode resultater ved anvendelsen af et vist antal mindre HF kondensatorer, placeret tæt på de enkelte kredse, og få større LF kondensatorer, der er anbragt i "strategisk" vigtige punkter. HF kondensatorernes værdi beregnes således, at de skal være i stand til at "levere" strøm på 50 mA i løbet af 20 nsek uden at spændingen over den pågældende kondensator falder med mere end 0,1 V. Hvad angår LF kondensatorerne anbefales det at afkoble med 10 til 50 uF. Det vigtigste ved printudlægningen er føringen af jordledningerne; strømforsyningsledningerne er mindre følsomme over for støj. Deres struktur skal være forgrenet og ledningernes selvinduktion skal holdes nede. Det er fordelagtigt, at jordvejene alle steder er så brede som muligt, selv om dette kan give anledning til at bredden bliver voldsomt varierende. Stelvejen på printkort skal udformes som en lukket ring, med to separate forbindelser til systemets jord. Strømforsyningsledningerne føres vidt muligt efter de samme principper.

For at reducere transient støj til et minimum bør følgende regler overholdes:

- 1) Anvend en strømforsyning, der er opgaven voksen.
- 2) Anvend så meget kobber på printpladen som muligt til spændingsforsyning. Brug evt. det meste af den ene side på printkortet til ground plane.
- 3) Begge ender på en lang 0-ledning forbindes til et fælles punkt.
- 4) Afkobling af hver 6-10 IC-pakke med en keramisk kondensator på 10 nF-0,1 uF.

- 5) Gates, der anvendes som driver og receiver, afkobles så tæt på IC-pakken som muligt med en keramisk kondensator på 10 nF-0,1 uF. Gaten må ikke bruges til anden logisk funktion.
- 6) Power gates afkobles så tæt på IC-pakken som muligt med en keramisk kondensator på 10 nF - 0,1 uF. Gaten bør, hvis det er muligt, forsynes med separat 0 V.

Overhøringsstøj:

Overhøringsstøj eller krydstale gør sig først gældende, når signalvejene er så lange, at de kan betragtes som transmissionsledninger. Når signalvejene er så lange, at de betragtes som transmissionsledninger, afhænger støjpulsens amplituder af forholdet mellem den gensidige impedans Z_m og den karakteristiske impedans af den forstyrrede signalvej Z_0 (fig.59) ^A

Gate 1 (G 1) o 3 (G 3) har udgangsimpedansen Z_1 .
Indgangsimpedansen af gate (2) og (4) $Z_2 = \infty$.

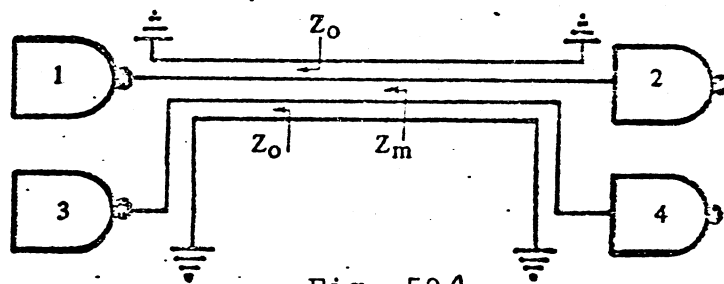


Fig. 59A

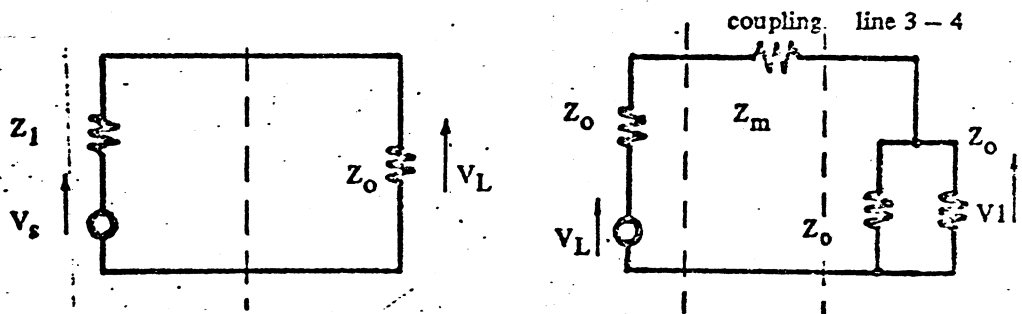


Fig. 60

Signalsvinget på udgangen af gaten (G1) er V_s (fig.60). På ledningen l_{1-2} haves spændingen V_L , som via den gensidige impedans Z_M overføres på ledningen L_{3-4} som støjspændingen V_1 . Da L_{3-4} er afsluttet, vil hele signalet blive reflekteret, og det samlede støjsignal V_N på indgangen af G4 vil da være $V_N = 2 \cdot V_1$.

Af fig.60 fås:

$$(1) \quad V_L = V_s \frac{1}{1 + Z_1/Z_0}$$

$$(2) \quad V_1 = \frac{V_L}{2} \frac{1}{1,5 + Z_m/Z_0}$$

Indsættes (1) i (2) fås:

$$V_1 = \frac{V_s}{2} \frac{1}{1 + \frac{Z_1}{Z_0}} \cdot \frac{1}{1,5 + \frac{Z_m}{Z_0}}$$

Da $V_N = 2 \cdot V_1$ fås:

$$\frac{V_N}{V_S} = \frac{1}{1 + \frac{Z_1}{Z_0}} \cdot \frac{1}{1,5 + \frac{Z_M}{Z_0}}$$

Af (3) ses, at overhøringsstøjen kan holdes på et acceptabelt niveau, ved at sikre et passende stort forhold mellem Z_0 og Z_m . Blandt de anbefalede forholdsregler antages anvendelsen af parsnoede ledning for sikkert og praktisk, da metoden sikrer $Z_m/Z_0 = 5$, selv når de snoede ledningspar ligger side ved side.

For kortere signalveje er støjpulsens amplitude proportional med den vejlangde l , hvor signalvejene ligger tæt på hinanden.

$$V_{\text{støj}} = k \cdot l \cdot \frac{\Delta V}{\Delta t}$$

$\Delta V/\Delta t$ er på 0,4 V/nsek. (SN54/74L) og 0,8 v/nsek. (SN54/74H) og koefficienten k ligger som regel mellem 0,15 og 0,20 nsek/m. Støjen hidrørende fra overhøring mellem korte printbaner er i det værste tilfælde ca. 0,16 v/m og bliver yderst sjældent generende fordi kun signalveje over 50 cm bør betragtes som transmissionsledninger.

Reflektioner:

I de lange signalveje (over ca. 30 cm for High-speed TTL og 50 cm for Lowpower TTL) vil spændingen både på sender- og modtagersiden stige og falde i spring under indsvingningen. Et rimeligt overblik over indsvingningsforløbet fås ved hjælp af en simpel grafisk metode, der gør det muligt at finde de øjeblikkelige spændingsværdier. Metodens an-

vendelse vises på fig. 61-66 og det skal bemærkes, at med henblik på reflektioner er indgangskaraktistikken tegnet som om strømmen løb i den modsatte retning. Skæringspunkterne af udgangskaraktistikkerne og indgangskaraktistikken angiver de to stabile spændingsværdier til den aktuelle spænding tegner man en linie mod udgangskaraktistikken for den modsatte tilstand. Liniens hældning svarer til den karakteristiske impedans af transmissionsledningen. Fra det punkt, hvor linien når udgangskaraktistikken, føres den mod indgangskaraktistikken og videre mellem indgangskaraktistikken og den pågældende udgangskaraktistik indtil den når frem til deres skæringspunkt. Værdien af liniens hældning er konstant, men dens fortegn skifter når linien skifter sin retning. De punkter hvor linien skifter sin retning angiver de øjeblikkelige værdier af spændingen på modtager- og sendersiden af transmissionsledningen. På fig. 61 til 66 er vist indsvingningen for forskellige værdier af transmissionsledningens karakteristiske impedans, hvor 200 Ω repræsenterer en enkelt ledning og 100 Ω er typisk for et snoet par. Oscilloscophilleder af tilsvarende forløb, vist på fig. 67 bekræfter metodens brugbarhed. Uoverensstemmelser angående ringninger skyldes metodens unøjagtighed i det område, hvor karakteristikkerne er næsten vandrette og ligger tæt på hinanden.

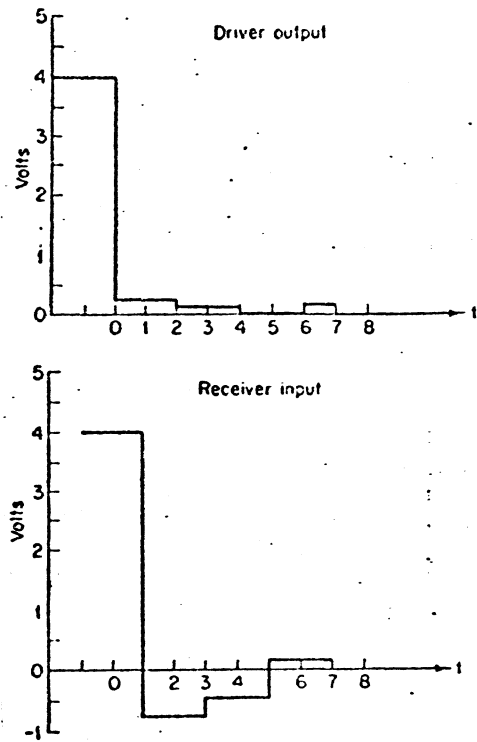
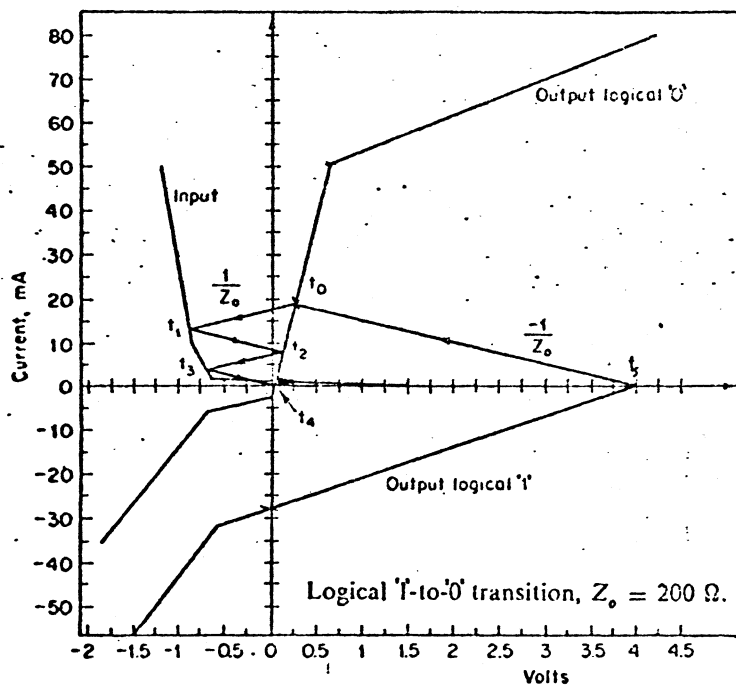
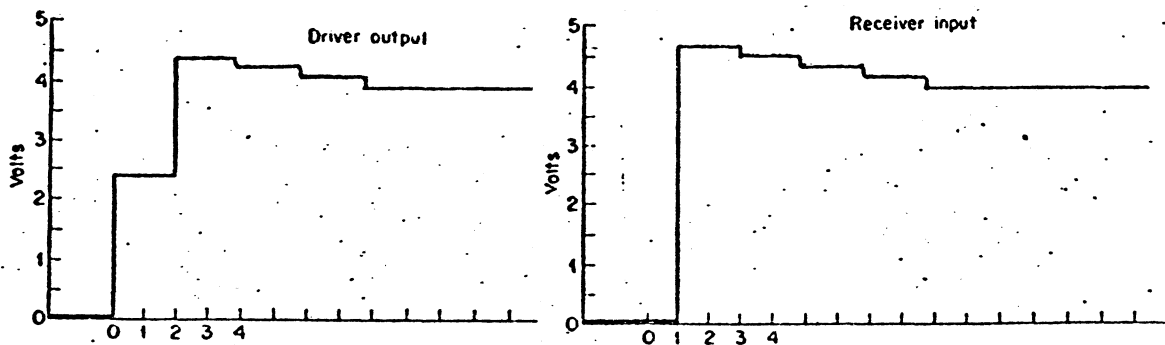
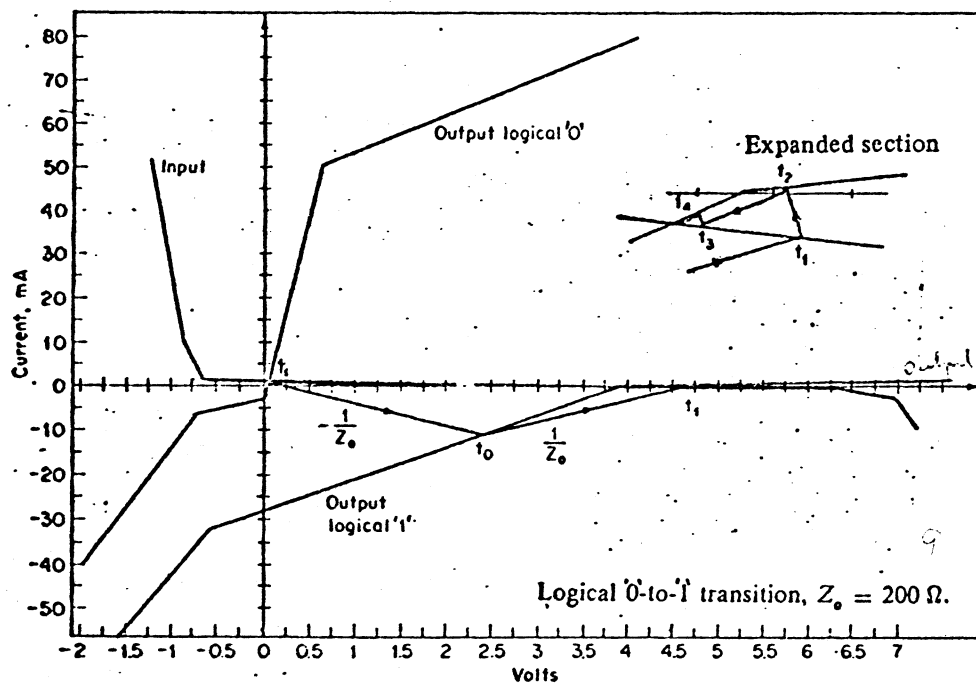


Fig. 61

$Z_0 = 200 \Omega$ - logical '1'-to-'0' transition.



$Z_0 = 200 \Omega$ logical '0'-to-'1' transition.

Fig. 62

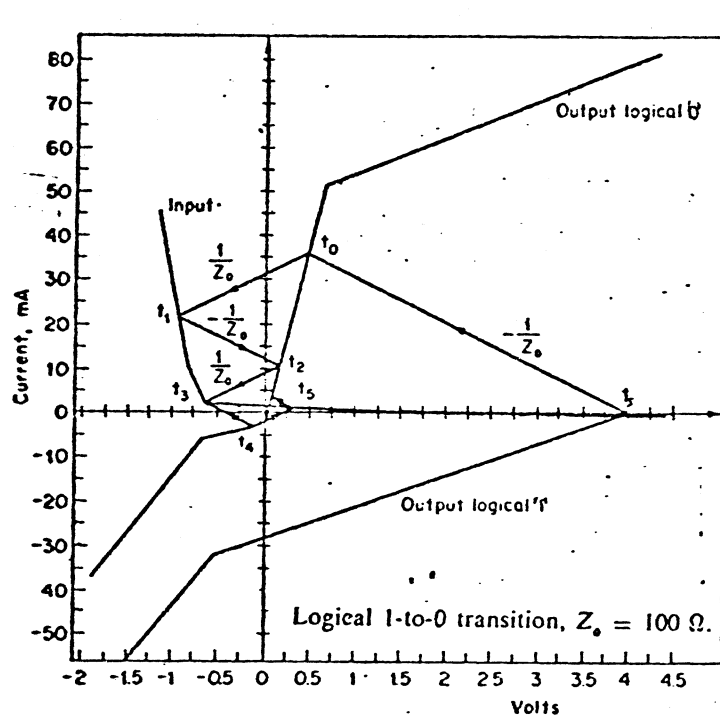
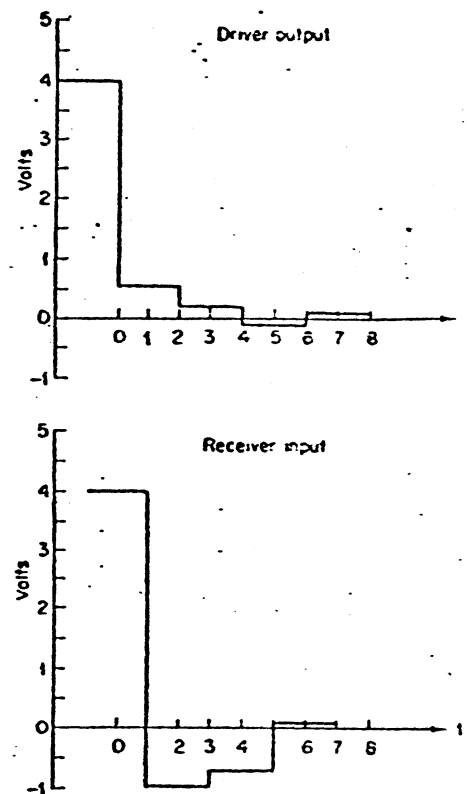


Fig. 63



$Z_0 = 100\Omega$ – logical '1' to '0' transition

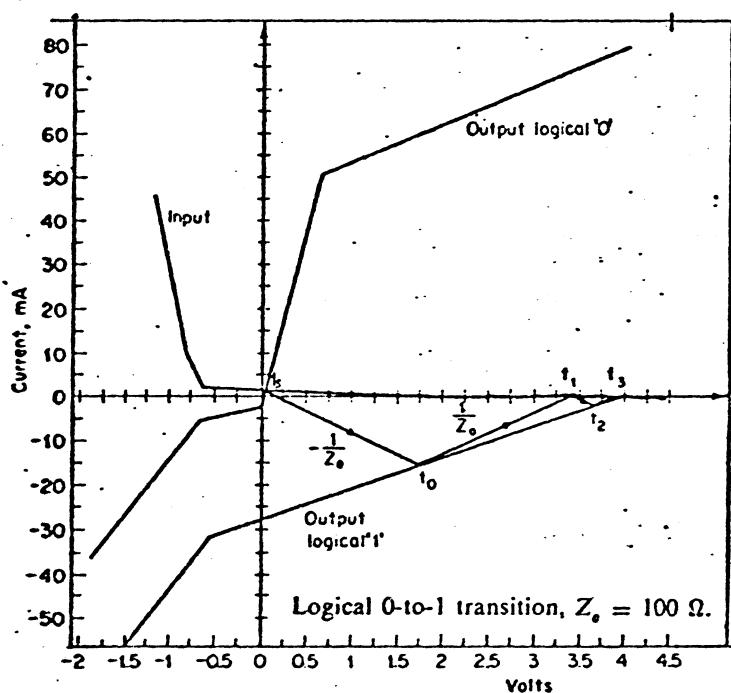
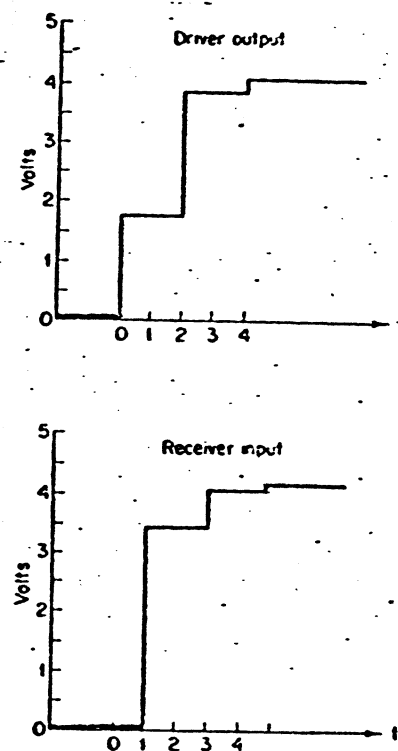


Fig. 64



$Z_0 = 100\Omega$ – logical '0' to '1' transition

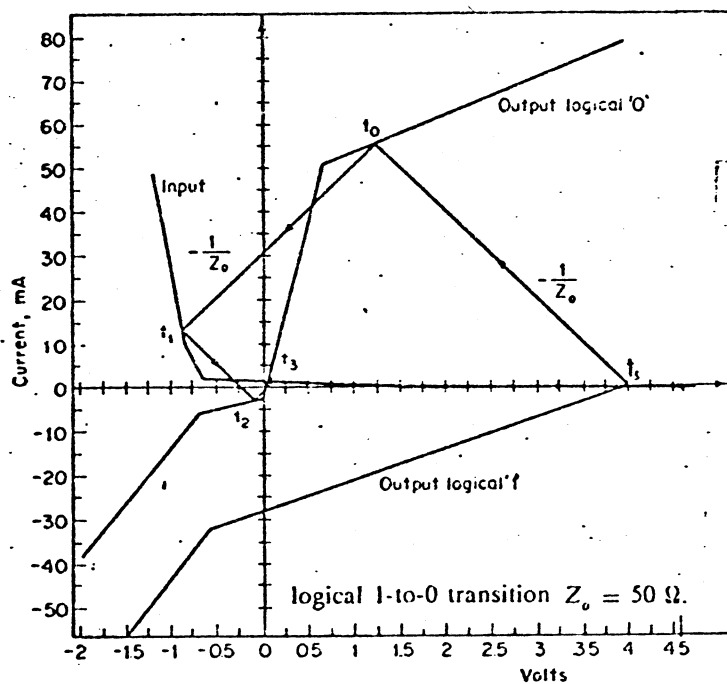
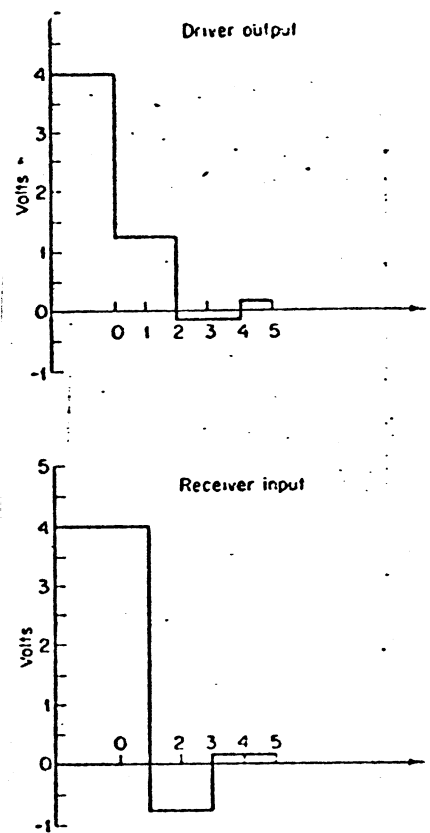


Fig. 65



$Z_0 = 50 \Omega$ - logical '1' to '0' transition

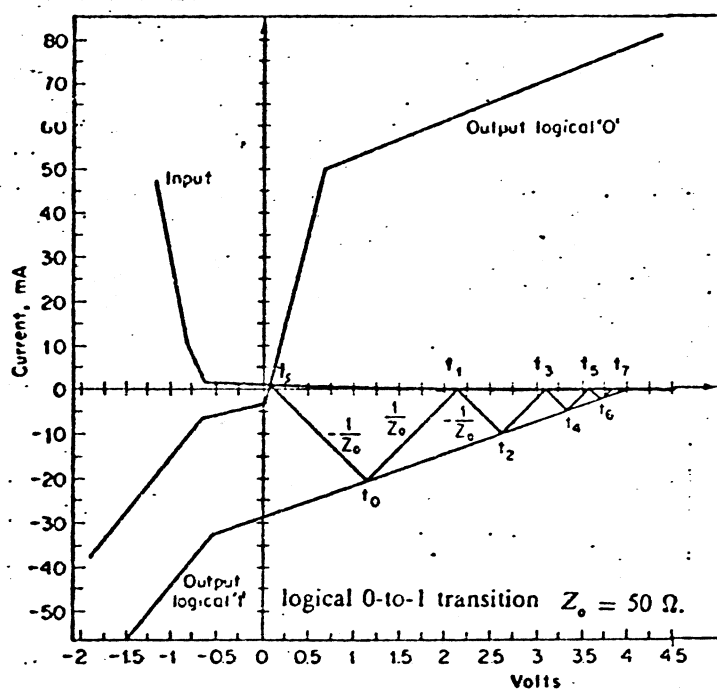
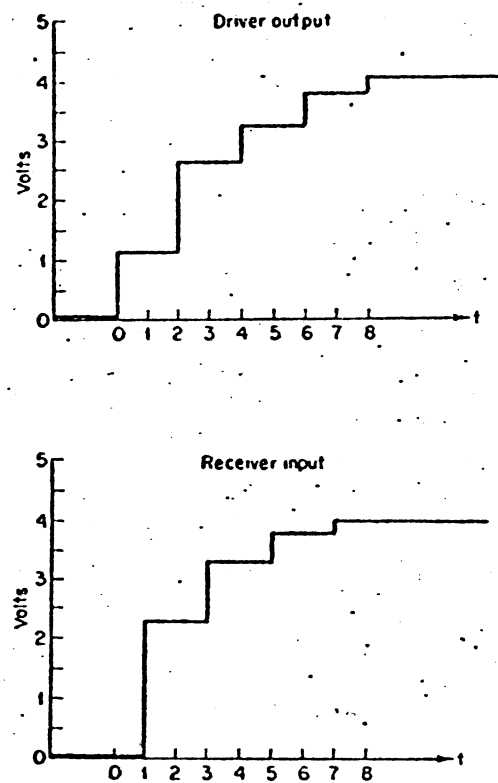


Fig. 66



$Z_0 = 50 \Omega$ - logical '0' to '1' transition

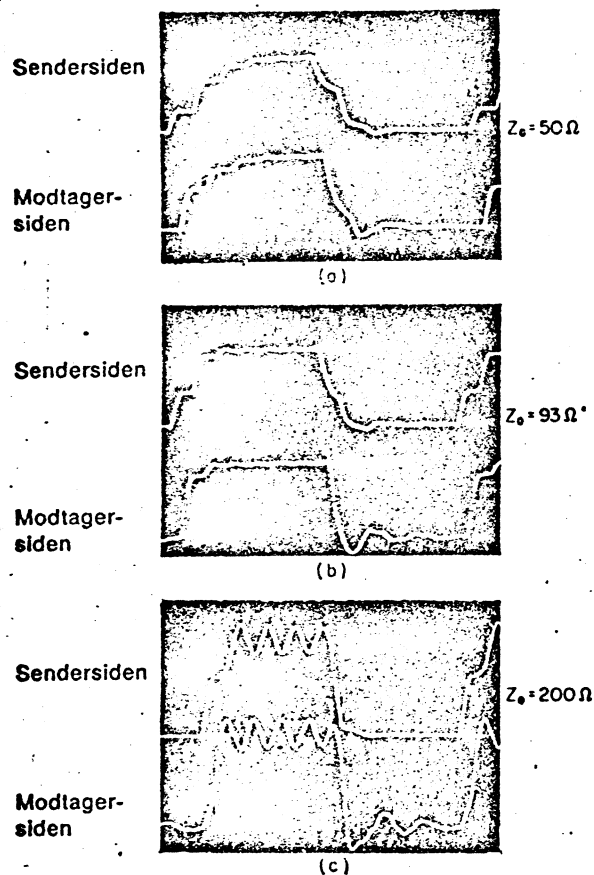


Fig. 67

Af fig. 61 til 66 fremgår det klart at:

- karakteristiske impedanser på 200Ω og større resulterer i positive "overshoot" på modtager-siden.
- Karakteristiske impedanser mindre end 50Ω kan bevirke, at der opstår ekstra forsinkelse, idet spændingen på modtagersiden stiger for langsomt.
- Refleksioner bidrager til transient støj, idet der i skifteøjeblikket opstår betydelige strømændringer.

For ikke at formindske systemets støjimmunitet, skal man derfor anvende transmissionsledninger med en karakteristisk impedans på omkring 100Ω , der skal jordes og afkobles på begge ender som det er vist på fig. 68.

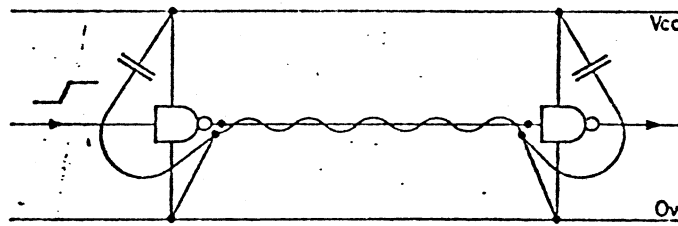


Fig. 68

2. Extern støj:

Den externe støj hører ikke til det mest generende i TTL systemer.

Af den udvendige støj kan nævnes:

- støj fra omgivelserne, der ankommer i form af både elektriske og magnetiske felter fra forskellige udvendige kilder,
- støj fra lysnettet, der trænger ind i systemet gennem strømforsyningen.

For at forhindre støj fra omgivelserne i at genere TTL-systemet, beskyttes systemet med et såkaldt INTERFACE kredsløb (fig. 69). INTERFACE kredsløbet består af diverse filtre og niveauomsættere. Sidstnævnte har bl.a. til opgave at omsætte de indkomne signaler til TTL-niveauer.

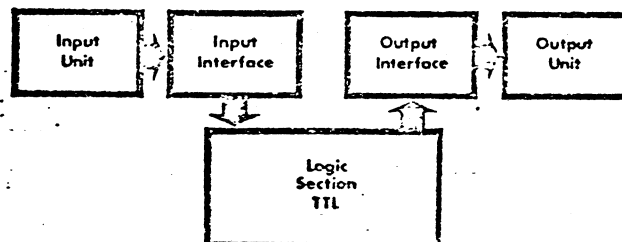


Fig. 69

Interface kredsløb:

Som lige nævnt har interface kredsløbet til opgave at:

1. Omsætte det indkomne signalniveau til TTL-niveau.
2. Filtrere uønsket støj hvis frekvenskomponenter ligger uden for indgangssignalets frekvensområde. Støj hvis frekvenskomponenter ligger indenfor indgangssignalets frekvensområde må fjernes af logisk vej.
3. Stige- og faldtiden ikke overstiger 50 ns mellem logiske "0" og "1" niveauer.

For at kunne omsætte et signalniveau TTL-niveau er det nødvendigt at kende TTL-leverandørens definition på støjimmunitet.

Der skelnes mellem:

- 1) Typisk DC-støjimmunitet som er vist på fig. 70 og 72.
- 2) Garanteret DC-støjimmunitet som er vist på fig. 70 og 71.

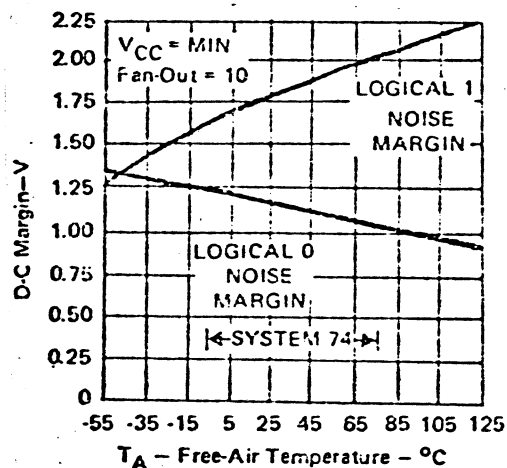


Fig. 70

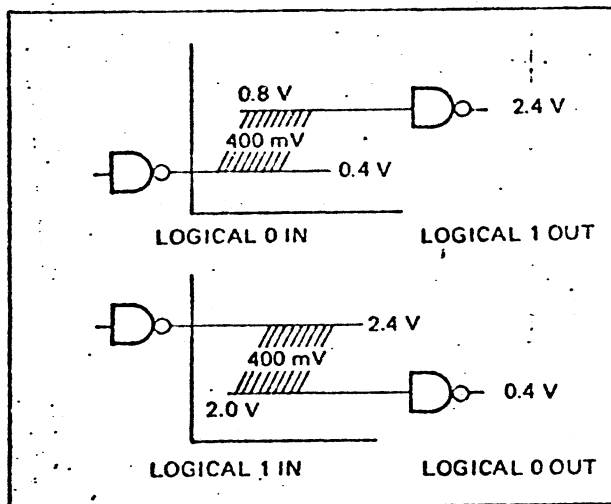


Fig. 71

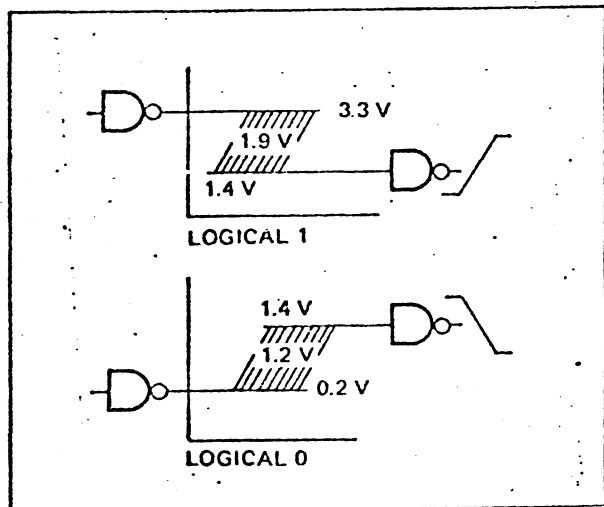


Fig. 72

Input interface:

I det følgende vises nogle eksempler på hvordan man tilpasser forskellige indgangssignaler til TTL-niveau..

1. Transistor til TTL. (fig. 73).

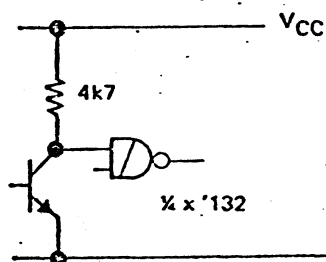


Fig. 73

2. Kontaktfunktion til TTL (fig. 74). "Prelfanger".

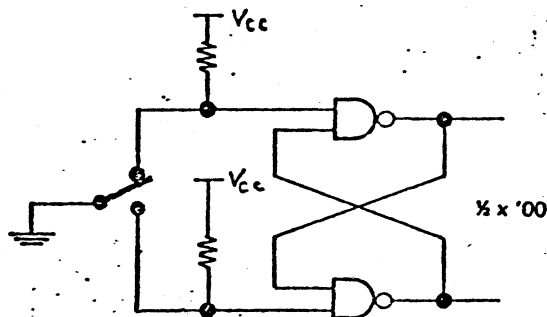


Fig. 74

3. Liniefilter (fig. 75).

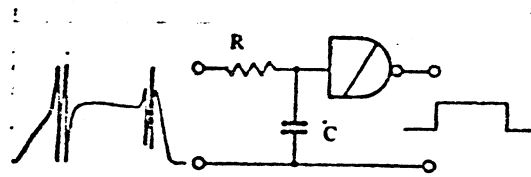


Fig. 75

4. Optisk kobling (fig. 76).

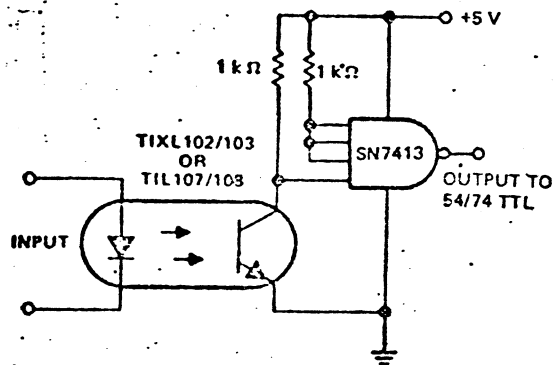


Fig. 76

Output interface:

1. TTL til transistor (fig. 77).

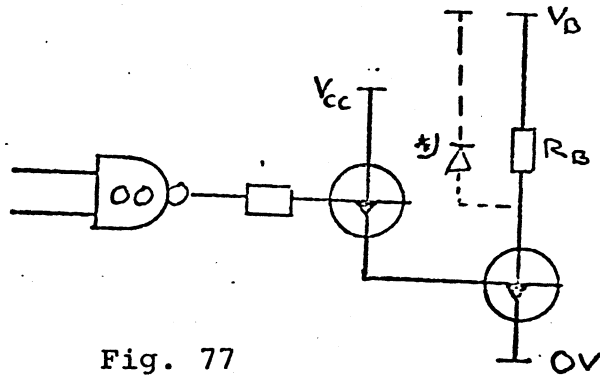


Fig. 77

2. Driver (fig. 73).

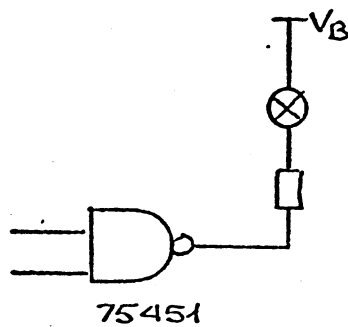


Fig. 78

3. Optisk kobling (fig.79).

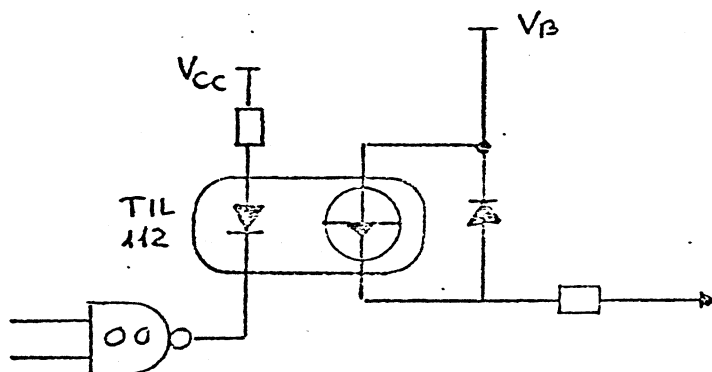


Fig. 79

Støj fra 220 V net:

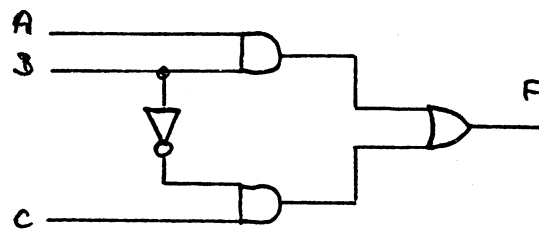
Støj hidrørende fra lysnettet byder sjældent på vanskeligheder når følgende forholdsregler overholdes.

1. Brug netstøjfilter på primærsiden af strømfor- syningen.
2. Forbind skærm mellem nettransformerens primær- og sekundærvikling til elektronisk jord (System Ground Point), hvorved kapaciteten mellem pri- mær- og sekundærviklingerne reduceres.
3. Undgå såvidt muligt at forbinde Systemet Ground Point til sikkerhedsjord, hvis dennes over- gangsmodstand til jord er større end 2-3 Ω .

2.6.2 ----- Hasard- og kapløbsfænomener i digitale systemer:

I asynkrone koblinger er der to fænomener, hasard og kapløb, som kan resultere i fejlfunktioner. Vi skal her se kort på disse.

Hasard kan defineres som en uønsket kortvarig vær- di på udgangene af et kombinatorisk netværk, når indgangskombinationen skifter fra en værdi til en anden.



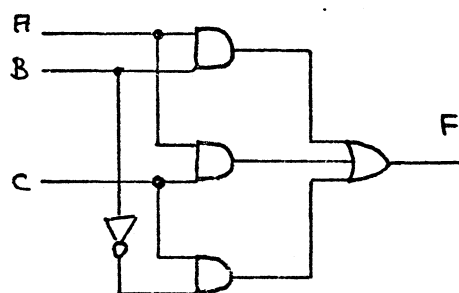
$$F = A \cdot B + \bar{B} \cdot C$$

	AB			
C	00	01	11	10
	0	0	1	0
1	1	1	1	0

Fig. 80

I det kombinatoriske netværk i fig.80 vil der være risiko for en hasardimpuls når $A = C = "1"$ og B skifter fra "1" til "0". Ved dette skift vil udgang 1 sandsynligvis gå på "0" inden udgang 2 er "1", og dermed forårsage et kortvarigt 0 på udgang F. Denne hasardtilstand kan fjernes ved anvendelse af et lavpasfilter, men et sådant kredsløb introducerer desværre nye forsinkelser, som kan være uønskelige.

Ved derimod at tilføje udtrykket $F = AB + \bar{B}C$ en ekstra minterm - en sløjfe som vist skraveret i karnaughkortet i fig.80 - kan hasardimpulsen fjernes. Herefter fås:



$$F = A \cdot B + A \cdot C + \bar{B} \cdot C$$

Fig. 81

I fig.81 ses det udvidede kombinatoriske netværk, som giver en hasardsfri kobling. Observer at dette dog kun gælder i situationer, hvor et bit ændrer sig ad gangen på indgangen (Gray Kode).

Det andet fænomen kapsekvens (racing) defineres som den tilstand, der optræder, når flere end en af udgangene i et kombinatorisk netværk med flere udgange ændrer tilstand samtidig, som følge af en ændring af indgangsniveauet.

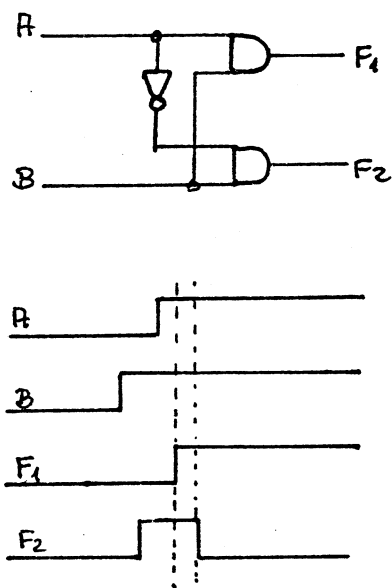


Fig. 82

Fig.82 viser et kredsløb med kapløb. Når indgang A går logisk "1" vil F1 højst sandsynlig gå i logisk "1" før F2 går logisk "0", og vi får en kortvarig falsk kombination $F1 = 1$ og $F2 = 1$ på udgangene.

Det er vigtigt at bemærke, at kapløb ikke kan forhindres med lavpasfiltre eller tidsforsinkelser. Den eneste metode at undgå kapløb på, er en omkonstruering af kredsløbet.

Fig.83 viser samme kredsløb som vist i fig.80. Vi ser at der både er kapløb og hasard i kredsen, nemlig kapløb i første snit og kapløb i det andet snit. Kapløb og hasard er derfor egentlig 2 sider af samme sag.

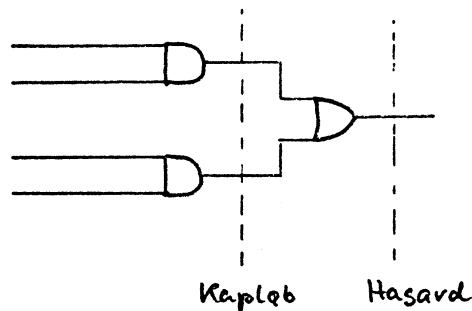
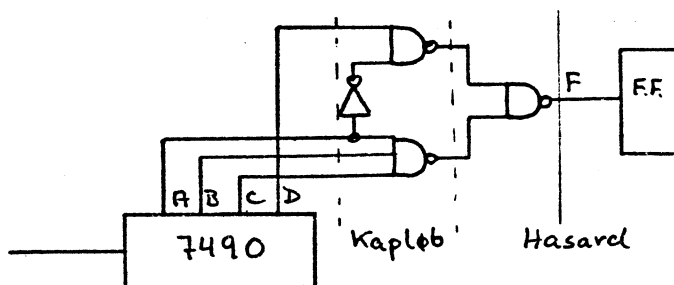


Fig. 83

Kapløb er et fænomen, som ikke kun eksisterer i kombinatoriske netværk, men også i sekventielle netværk. Vi skal her se et par eksempler på kombinationer af sekventielle og kombinatoriske netværk, hvor kapløb og hasardproblemer influerer på funktionen.

Eksempel 1:

I fig.84 ses en asynkron dekadetæller som via et kombinatorisk netværk styrer FF1. FF1 skifter hver gang dekadetælleren 7490 går fra stilling 8 til 9, som vist i funktionsdiagrammet i fig.84.



D	C	B	A	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0

Fig. 84

På grund af indbyrdes kapløb mellem signalerne fra dekadetælleren (asynkron) og kapløb i det kombinatoriske netværk genereres på udgangen F en hasardimpuls, somforhindrer den ønskede funktion, idet FF1 sikfter for tidligt på hasardimpulsen negative flanke !

Fig.85 illustrerer dette.

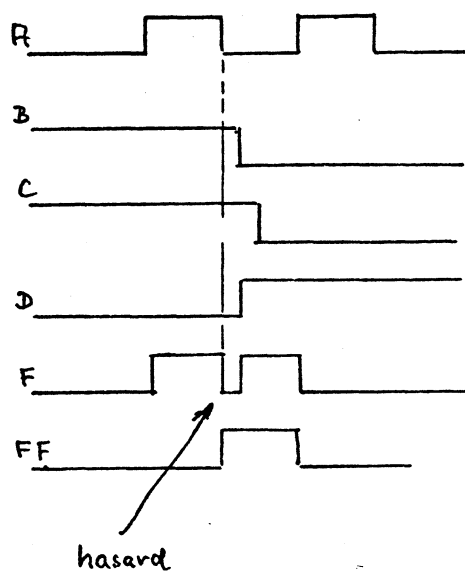


Fig. 85

Eksempel 2:

I fig. 86 er vist en synkron M8 tæller bestående af flip-flopperne A, B og C, der via en 3 input NAND-gate resettes til 0 når $A = 1$, $B = 1$ og $C = 1$. Herved skulle opnås en M7 tæller.

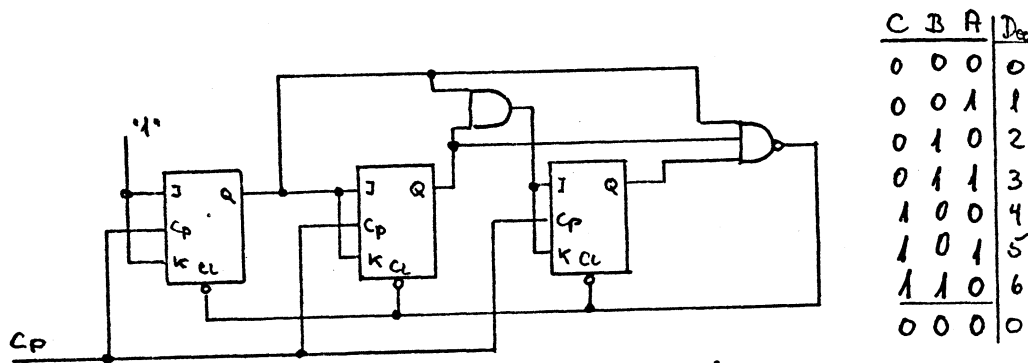


Fig. 86

I praksis viser det sig dog imidlertid at vi kun har fået en M4 tæller, som følger funktionstabellen i fig.87. Hvorfor nu det ?

C	B	A	Dec
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
0	0	0	0

Fig. 87

Årsagen til det uheldige tælleforløb skyldes en hasardimpuls på resetindgangene, når tælleren inkrementeres fra stilling 3 til 4. Denne hasardimpuls genereres, da flip-flop C går hurtigere i stilling 1 end flip-flopperne A og B går tilbage i stilling 0. Herved udløses et forkert reset, og flip-flop C tvinges omgående tilbage til 0. Dette kortvarige ophold i stilling 1 observeres sjældent på oscilloscopet, hvorfor man kan fristes til at udpege FFC som den defekte komponent.

I situationer, hvor der hersker tvivl om en fejl skyldes en defekt kreds eller en hasardimpuls, kan en forsøgsvis "afkobling" med en $0,5 - 1nF$ kondensator af den mistænkte signalleder afsløre fejltypen. En sådan afkobling reducerer hasardimpulsen, og kredsløbet vil da i mange situationer fungere som ønsket. Desværre kan en sådan kondensator forstyrre andre funktioner i kredsløbet, hvorfor denne kun er tænkt som et hjælpemiddel til bestemmelse af fejltype, og ikke som et middel til retning af fejlen.

3.1 Diagramanalyse:

3.1.1 Diagramanalyse generelt:

Rationel fejlfinding er karakteriseret ved et minimum af tidsforbrug og dermed bl.a. et minimum af nødvendige måleoperationer for lokalisering af en fejl. Rationel fejlfinding kan udføres, når et godt kendskab til det digitale kredsløb haves, idet man da vil være i stand til at udpege karakteristiske målepunkter, som præcist fortæller om en delfunktion fungerer efter hensigten. Er et grundigt kendskab til det pågældende kredsløb derimod ikke tilstede, medfører dette i mange situationer, at der udføres sporadiske målinger, som sjældent direkte fører til noget resultat, da de enkelte måleværdier ikke kan vurderes. Der er således en risiko for, at vigtige detaljer i et digitalt signal ikke registreres.

Funktionskendskab erhverves lettest ved at hente oplysninger om betjening og anvendelse samt en analysering af det pågældende kredsløb ud fra et diagram.

I dette afsnit skal derfor vises metoder til analysering af et kredsløb ud fra diagram, hvor kredsløbet kan udgøre en mindre selvstændig enhed eller være en del af et større system. Uanset nævnte forhold, vil et kredsløb normalt kunne splittes op i mindre funktionsblokke, som kan bestå af enkelte IC kredse, f.eks. tællere, dekodere m.m. eller af flere simplere kredse, som sammen udfører en bestemt funktion f.eks. specielle synkrone netværk.

En diagramanalyse kan udføres på flg. måde:

- 1) Lokaliser signalindgangene, og kontroller om diagrammet evt. er forsynet med mnemotekniske udtryk, som kan fortolkes og give information om signalernes karakter.
- 2) Følg signallinierne, og beskriv hvor og hvordan signalerne anvendes.

Eks.a: Signalet tilføres D-indgangen på en D-flip-flop - her er det niveauet, der registreres.

Eks.b: Signalet tilføres en FF-clock- eller en tællerindgang - her er det en flanke, der registreres.

Kontroller v.h.a. databog, hvordan den styrede kreds aktiveres, f.eks. positiv/negativ kanttrigning eller aktiv logisk "0" eller "1" o.s.v. På denne måde fås oplysninger om, hvordan indgangssignalerne påvirker kredsløbet. Dette noteres på diagrammet.

- 3) Anvendes bitparallelle indgange (BUS), forsøg at bestemme dataformat og kode, som f.eks. BCD, 9'kompl. BCD, ASCII, og hvordan data informationen på indgangssiden bearbejdes. Af eksempler kan her nævnes dekodere data latche, skifteregistre inputporte o.s.v.
- 4) Er kredsløbet forsynet med indgangsporte, må niveauet til åbning af disse bestemmes, og om muligt, hvor og hvordan dette signal genereres.
- 5) Efter bestemmelse af indgangssignalerne splittes kredsløbet op i mindre delfunktioner, som kan bestå af enkelte IC-kredse, som f.eks.:

- tellere
- latche

- skifteregistre
- dekodere
- encodere
- comparatorer
- osv.

eller flere simplere IC-kredse, som sammen udgør en delfunktion, som f.eks. kombinatoriske netværk, synkrone sekvensnetværk, asynkrone netværk.

5. Sidstnævnte delfunktioner er individuelle kredsløb, og kræver en speciel analysering, som omtales nærmere i de flg. 3 afsnit.

- 6) Anvendes flere kredse af samme type, bør det kontrolleres, om disse er koblet i kaskade for opnåelse af en større delfunktion, som f.eks. 4 cifret dekadetæller bestående af 4 IC-kredse.
- 7) Hent ved hjælp af databøger eksakte oplysninger om de anvendte kredses funktion og indgangs-karakteristikker.

Eks. for tællere: binær m 16
 binær m 10
 binær m 6
 reversibel
 resetbetingelser
 clock karakteristik.

Eks. for skifteregistre:

 seriel in/seriel ud
 parallel in/parallel ud
 clockkarakteristik
 load karakteristik.

- 8) Lokaliser kredsløbets udgange og bestem format og signalniveau.
- 9) Ved større diagrammer kan der med fordel efter opsplītning i nævnte delfunktioner tegnes et blokdiagram, som i grove træk viser signalbe-handlingen. Herved fås samtidig et bedre over-blik over funktionsafviklingen.
- 10) Analysen afsluttes med en tænkt funktionsafvik-ling med et valgt indgangssignal evt. suppleret med tegning af mindre funktionsdiagrammer.
- 11) Kontroller kredsløbet ved samme betingelser, som nævnt i pkt. 10, og registrer på hvilken måde funktionen afviger fra den tænkte.
- 12) Forsøg ud fra pkt. 10 og 11 at udpege den del-funktion, som kan forårsage funktionsafvigelsen.
- 13) Vælg målepunkter i den mistænkte delfunktion, der giver en præcis information om korrekt funk-tionsafvikling.

Eks.: Måling på dekadetæller:

En dekadetæller har 4 udgange A,B,C og D, hvor D har den højeste værdi. Vælges terminal D som målepunkt kan det med en måling afsløres, om kredsen er fejlbehæftet. D-signalet skal nemlig have et puls pauseforhold på 1:4.

- 14) Afviger måleresultatet fra det forventede, kon-trolleres indgangsbetingelserne for del-funk-tionen, som f.eks. clock- og resetsignaler.

Er indgangsbetingelserne i orden, må delfunkti-onen være fejlbehæftet. I modsat fald forstættes fra pkt. 10 igen evt. med at revidere opfattel-sen af funktionsafviklingen.

3.1.2 Eksempel på diagramanalyse:

Fig. 1 viser et diagram af et digitalt kredsløb, som ønskes analyseret i den rækkefølge som beskrevet i forrige afsnit.

Bestemmelse af indgange:

- a. Input (ekstern signal)
- b. Start (trykknapp)
- c. Reset (trykknapp)
- d. Forvalg (thumb-wheel omsk.).

De enkelte signallinier følges:

Inputsignalet føres via et signalconditioneringskredsløb bestående af en optokobler og et RC-led til porten C1.

Her er indlagt en betingelse for signalets passage. Lad os se, hvor denne genereres.

Porten styres af en RS flip-flop bestående af to Nand gates. Denne kan sættes og åbne porten C1 eller resettes og dermed lukke C1. Flip-floppen sættes med et kortvarigt 0 niveau via en monostabil multivibrator, som dannes af 2 Nand gates i pos. D1. Denne påvirkes af en RS flip-flop, bestående af 2 Nand gates i pos. C1. Sidstnævnte flip-flop fungerer som prelfanger for startkontakten.

Dette betyder, at en påvirkning af startknappen sætter RS flip-floppen D1 og dermed åbner porten C1. Input signalet kan således passere til kredsløb B1.

Reset udløses ved påvirkning af resetknappen, d.v.s. aktiv "0" niveau. Signalet filtreres og inverteres og tilføres kredsene B1, A1, A4 og B4.

Sluttelig kontrolleres "Thumb-wheel" omskifterindgangene. På diagrammet ses, at disse er gruppe-

ret i 4 á 4 bit, hvor terminalerne på hver omskifter er benævnt A', B', C' og D'. Signalerne inverteres inden disse tilføres kredsene B2, A2, A3 og B3. Dette betyder, at signalerne fra omskifterne er aktive på log. "0" niveau.

Opsplitning af kredsløbet i delfunktioner:

Signalet fra port C1 tilføres IC kreds 7490 i pos. B1, som iflg. databogen udgør en dekadetællerfunktion.

Samme type IC i pos. A1 forsynes med signal fra B1, medens A4 forsynes fra A1 og B4 forsynes fra A4. Dette må være en kaskadekobling, og således fås en 4 cifret dekadetællerfunktion.

ABCD signalerne fra de 4 dekadetællere føres til kredsene B2, A2, B3 og A3 af typen 7485, som iflg. databogen udfører en sammenligning mellem to cifre (4 bit) og resultatet (log. "1" ved compare) fås på terminal 6. Udgangene fra comparator kredse er samlet i en Nand gate C2, som først giver et signal (log. "0" niveau), når alle cifre er ens. Vi har således en 4 cifret comparatorfunktion med et udgangssignal på aktiv "0" niveau. Dette signal resetter RS flip-floppen D1.

Bestemmelse af udgange:

Signalerne fra de enkelte dekadetællere anvendes som udgangssignaler. Kredsløbets signaludgange opererer således på aktiv 1 niveau.

Blokdiagram af kredsløb.

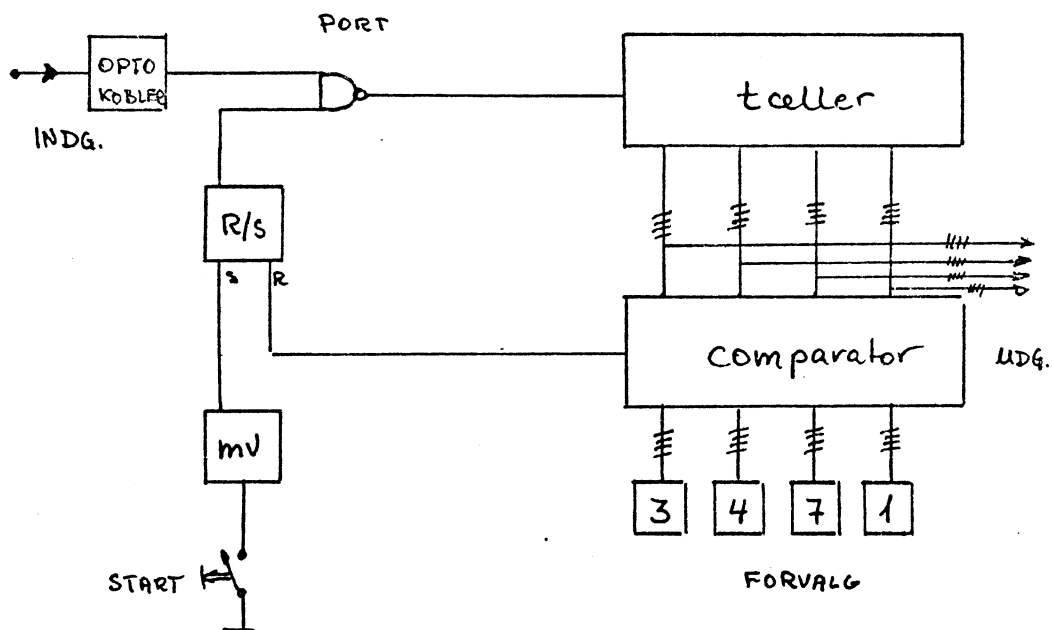


Fig. 2

Tænkt funktionsafvikling:

Startknappen påvirkes og inputimpulserne kan passere port C1 og påvirke tælleren. Opnås lighed mellem tæller og forvalg lukkes porten C1 ved resetning af RS flip-floppen.

Diagrammet er således analyseret og kredsløbet kan herefter afprøves og evt. fejlrettes.

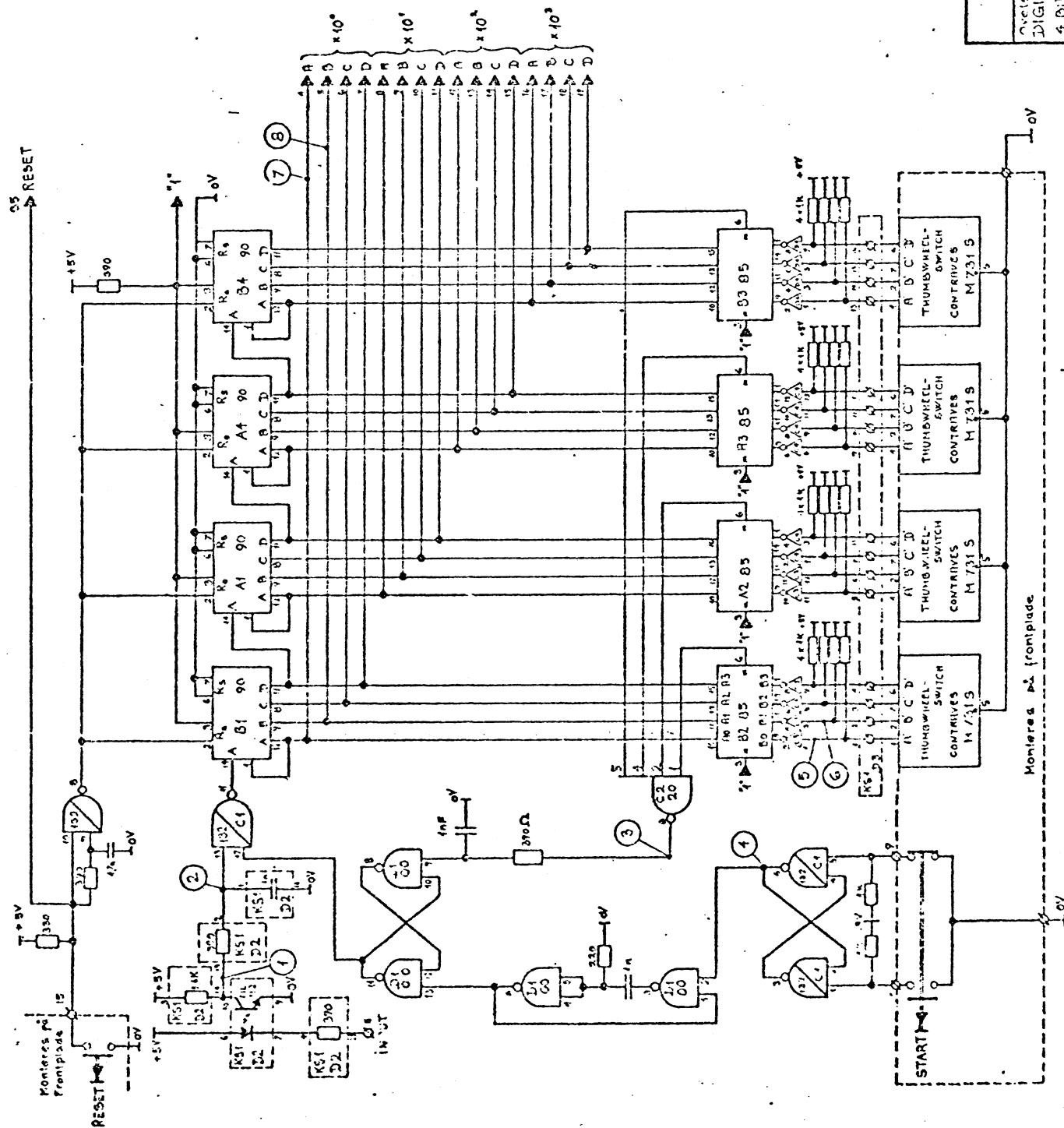


Fig. 1

SPÆNDINGER :

+5V : PIN 1
 +12V : - 2
 0V : - 37

PIN 3 og 36 må ikke bruges
 PIN 20 : KODEPIN

- ▲ Terminal på kontaktertor
- Ø Terminal til forplade

○ Målepunkt

Teknologisk Institut
 Afd. for Automatiseringsteknik

Overbliksskema
 DIGITALTEKNIK

4 BIT FORVALGSTALLEN

151 35 0001

RV3.275

3.2 Kombinatoriske kredsløb:

3.2.1 Generelt:

Et kombinatorisk kredsløb er opbygget af de logiske grundelementer AND-, OR og INVERTERE. Kredsløbet indeholder ingen tilbagekobling eller hukommelselementer og udgangens værdier er derfor alene bestemt af inputsignalernes øjebliksværdier.

En væsentlig del af digital fejlsøgning på kortniveau er analyse af det (de) kredsløb, der er under mistanke for at være fejlbehæftede. Betingelsen for en fuldstændig analyse må være, at alle kombinationsmuligheder er indeholdt i analysen. (n indgange giver 2^n kombinationer). Ved større kompleksitet (mange indgange) kan det derfor være vanskeligt at levere overblikket uden brug af hjælpemidler ved analysen.

Hvilke hjælpemidler kan da anvendes ?

3.3.2 Værktøj til analyse af kombinatoriske netværk:

En forudsætning for i det hele taget at kunne analysere et kredsløb er et veldokumenteret diagram. Ud fra dette bestemmes kredsløbets udgangsfunktion enten ved brug af Boolsk algebra og (eller) Karnaugh diagram for at opnå en viden om ved hvilke indgangskombinationer den pågældende udgangsterminal skal føre logisk "1" eller "0".:

Eks. 1: Analysering af et kredsløb.

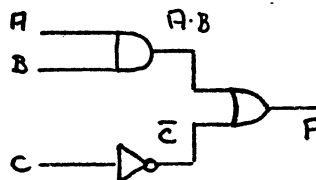


Fig. 3

I fig. 3 er vist et eksempel på et simpelt kombinatorisk netværk, og det interessante i en fejlfindingssituation er ved hvilke indgangskombinationer der på udgang F skal kunne måles logisk "1" og "0". Dette bestemmes lettest v.h.a. Boolsk algebra, idet funktionen for udgang F bestemmes:

$$F = A \cdot B + \bar{C}$$

Ved dette udtryk skal forstås, at udgang F fører logisk "1" ved indgangskombinationen $A = 1$ og $B = 1$ eller også når $\bar{C} = 1$. Ud fra denne betragtning kan der således opstilles en sandhedstabel, idet alle andre indgangskombinationer vil give logisk "0" på udgang F.

C	B	A	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

Fig. 4.

3.2.3 Afprøvningsprocedure:

Afprøvning af kredsløbet sker efter den opstillede sandhedstabel. Registreres ved en given indgangskombination en uoverensstemmelse mellem det målte og det forventede niveau på udgang F, må kredsløbet være fejlbehæftet, og en videre afprøvning standses. Lokalisering af fejlen sker herefter ved successivt at måle de logiske niveauer på de enkelte grundelementer startende fra det kombinatoriske netværks udgangsside.

Eks. 2: Afprøvning af et kredsløb:

C	B	A	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1

fig. 5

I fig. 5 er vist en afprøvning af kredsløbet i fig. 1. Ved indgangskombinationen $\bar{A}BC$ - den 7. kombination i afprøvningsrækkefølgen - registreres logisk "1", hvilket ikke stemmer overens med sandhedstabellen i fig. 4. Videre afprøvning standses og følgende målinger udføres i fig. 6 ved den pågældende indgangskombination.

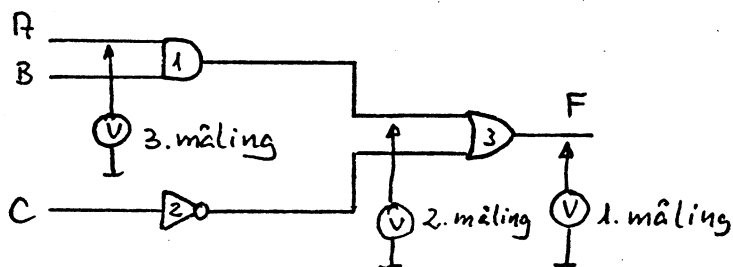


Fig. 6

1. måling: (afprøvningsfase)

Ved indgangskombinationen $A=0$, $B=1$ og $C=1$ registreres et falsklogisk "1" på udgang F, som kan skyldes et falsk logisk "1" niveau på en af indgangene til gate 3 (OR funktion).

2. måling: (fejlfindingsfase)

Forsøgsvis måles på signallederen fra gate 1. Her registreres logisk "1", hvilket i den nuværende situation ikke må være til stede, da gate 1 skal "se" logisk "0", og logisk "1" på indgangene, og således føre 0 på udgangen. Konklusion: Fejlen kan skyldes en defekt i gate 1, eller at der ikke tilføres logisk "0" niveau som antaget.

3. måling: (fejlfindingsfase)

Niveauet på signalleder A kontrolleres, og der registreres et "svævende" logisk "1". Fejlen er således isoleret til signalleder A, som må være afbrudt.

Efter lokalisering og retning af fejlen SKAL kredsløbet afprøves igen ved alle mulige indgangskombinationer. Det er ikke tilstrækkeligt at "fortsætte" i afprøvningstabellen i fig.5 , og så håbe at kredsløbet er i orden, idet man jo må huske på, at der under selve fejlretningen (udskiftning af IC, lodning af printbane m.m.) kan introduceres nye fejl, som ikke nødvendigvis afsløres ved de resterende indgangskombinationer.

Den netop omtalte fejlfindingsprocedure, som i korthed går ud på en standsning af videre afprøvning ved registrering af et falsk niveau med en efterfølgende måleprocedure til lokalisering af årsagen, vil nok i praksis være den metode, som anvendes mest. Denne metode forudsætter dog, at de enkelte gates er tilgængelige, når supplerende målinger skal udføres. I situationer, hvor dette ikke er tilfældet, kan en anden procedure med fordel

anvendes. Denne baseres på den kendsgerning, at et fejlbehæftet kombinatorisk netværk stadig opfører sig som sådant, dog med en anden udgangsfunktion. Ved at sammenholde den målte med den forventede funktion, kan fejlårsagen afsløres. Metoden kræver dog, at niveauerne på den pågældende udgang noteres i en sandhedstabel, ved alle mulige indgangskombinationer.

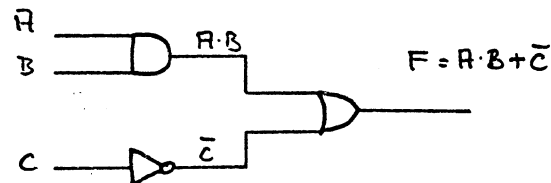


Fig. 7

- 1) Ud fra diagrammet indlæses funktionen F i et Karnaughkort.

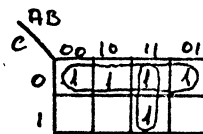


Fig. 8

- 2) Kredsløbet afprøves, og de logiske niveauer på udgang F noteres i flg. tabel:

C	B	A	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Fig. 9 .

- 3) De registrerede værdier for udgang F indlæses i Karnaughdiagrammet, hvor sløjferne for

kredsløbet uden fejl er indlagt.

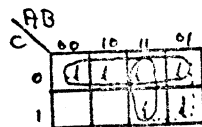


Fig. 10.

Observer, at det fejlbehæftede kredsløb fører et falsk logisk "1" niveau som ikke er indeholdt i sløjferne. Dette kan nu sløjfes ved udvidelse af AB sløjfen. Herefter udlæses sløjferne, og det fejlbehæftede kredsløb følger således funktionen

$$F = B + \bar{C}$$

Ved at sammenholde den målte funktion med den oprindelige $F = AB + \bar{C}$, må konkluderes, at A fører fast logisk "1" niveau.

Eks. 4:

Fig. 11 viser et kombinatorisk kredsløb med funktionen $y = \bar{A}\bar{B} + AB + AC$.

Eksemplet er anvendt Karnaugh-diagram som hjælpemiddel.

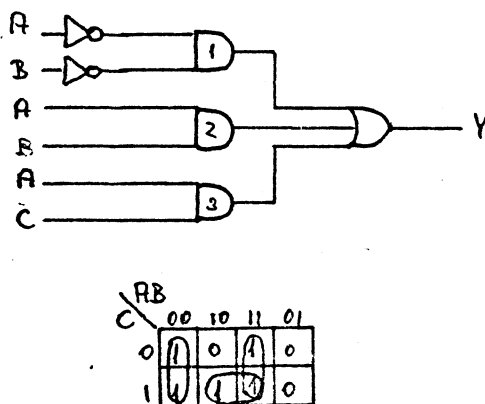


Fig. 11

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

		AB			
		00	01	11	10
C	0	1	0	0	0
	1	1	1	1	0

$$Y = \bar{A}\bar{B} + A \cdot C$$

Fig. 12

Afprøvning af kredsløbet afslører at kombinationen $AB\bar{C}$ medfører $Y=0$, det vil sige mintermen AB ikke er indeholdt i funktionen (fig. 12). Eneste fejlmulighed er en defekt i Gate 2, som fører konstant 0 på udgangen.

3.3. Synkrone kredsløb:

3.3.1 Generel blokmodel:

I dette afsnit gennemgås en metode til analyse af synkrone sekvensnetværk. Et sekvensnetværks output er ikke alene bestemt af indgangenes øjeblikkelige værdier, men tillige af disses tidligere tilstande. Dette indebærer at sekvensnetværk må indeholde hukommelselementer. Synkrone tællere er typiske repræsentanter for synkrone sekvensnetværk.

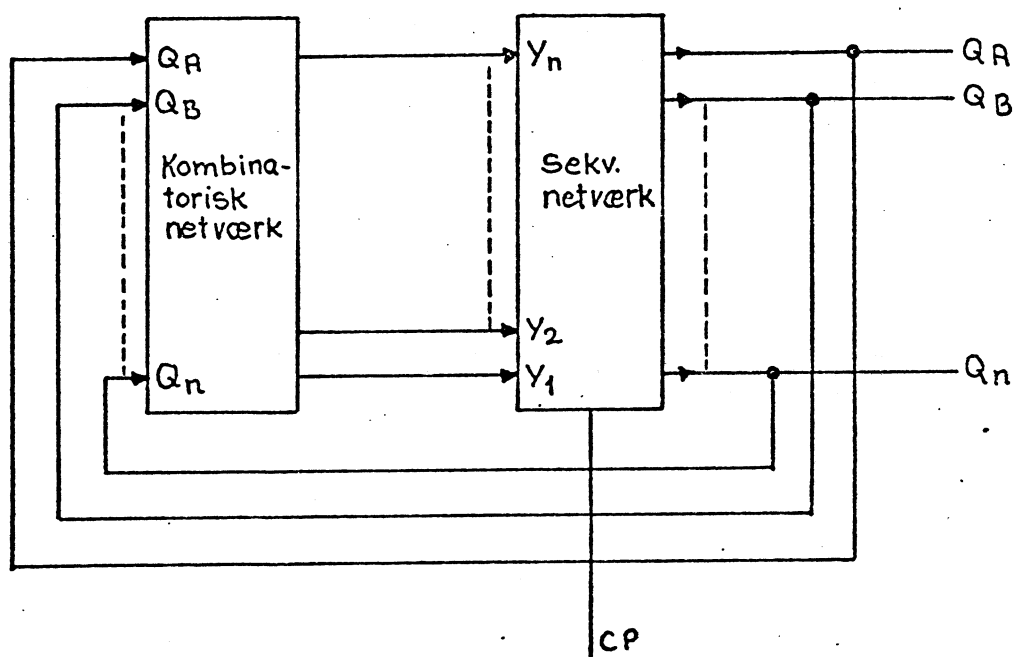


Fig. 13

Fig. 13 viser modellen for en synkron tæller. Som det fremgår består tælleren af et sekvensnetværk samt et kombinatorisk netværk.

Sekvensnetværket:

er typisk opbygget af clock-puls styrede flip-flops af typen J,K - R,S eller D flip-flops, hvor alle CP-indgange er forbundet til en fælles CP-terminal, der sikrer, at de ønskede skift sker synkront.

Det kombinatoriske netværk:

indeholder et større eller mindre antal logiske grundenheder (AND-OR-NAND, etc.). Disse to kredsløbsafsnit samarbejder på følgende måde:

Sekvensnetværket leverer tællerens outputsignaler (QA, QB-----QN) i overensstemmelse med den fastlagte sekvens. Disse outputsignaler tilføres det kombinatoriske kredsløb i parallel form, det kombinatoriske netværk bearbejder de modtagne signaler (QA, QB-----Qn) og genererer inputsignaler (Y1, Y2 - Yn) til styring af sekvensnetværket.

Y-signalerne er almindeligvis styresignaler til de valgte flip-flops styreindgange (R, S, J, K-D).

Synkrone tællere er i høj grad baseret på at CP-styrede flip-flops på styreindgangene kan programmeres til næste skift. Fig.14 viser symboler og tilstandstabeller for de almindeligste flip-flops.

3.3.2-----Værktøjer til analyse af synkrone kredsløb:

I fig.14 er vist funktions- og excitationstabeller over forskellige flip-flop elementer, som anvendes ved dimensionering af synkrone sekvensnetværk. Ved analyse af et synkront kredsløb ud fra diagram vil funktionstabellen primært finde anvendelse, mens excitationstabellen med fordel kan anvendes under afvikling af fejlfindingsproceduren.

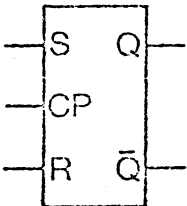
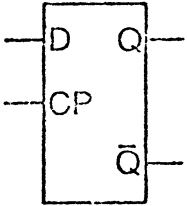
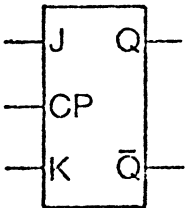
Type	Symbol	Funktions-tabel	Excitations-tabel																														
RS FF		<table><tr><th>S</th><th>R</th><th>Q_{n+1}</th></tr><tr><td>0</td><td>0</td><td>Q_n</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>i.d.</td></tr></table>	S	R	Q_{n+1}	0	0	Q_n	1	0	1	0	1	0	1	1	i.d.	<table><tr><th>$Q_n \rightarrow Q_{n+1}$</th><th>S</th><th>R</th></tr><tr><td>0</td><td>0</td><td>0 X</td></tr><tr><td>1</td><td>0</td><td>0 1</td></tr><tr><td>0</td><td>1</td><td>1 0</td></tr><tr><td>1</td><td>1</td><td>X 0</td></tr></table>	$Q_n \rightarrow Q_{n+1}$	S	R	0	0	0 X	1	0	0 1	0	1	1 0	1	1	X 0
S	R	Q_{n+1}																															
0	0	Q_n																															
1	0	1																															
0	1	0																															
1	1	i.d.																															
$Q_n \rightarrow Q_{n+1}$	S	R																															
0	0	0 X																															
1	0	0 1																															
0	1	1 0																															
1	1	X 0																															
D FF		<table><tr><th>D</th><th>Q_{n+1}</th></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	D	Q_{n+1}	0	0	1	1	<table><tr><th>$Q_n \rightarrow Q_{n+1}$</th><th>D</th></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td></tr></table>	$Q_n \rightarrow Q_{n+1}$	D	0	0	1	0	0	1	1	1														
D	Q_{n+1}																																
0	0																																
1	1																																
$Q_n \rightarrow Q_{n+1}$	D																																
0	0																																
1	0																																
0	1																																
1	1																																
JK FF		<table><tr><th>J</th><th>K</th><th>Q_{n+1}</th></tr><tr><td>0</td><td>0</td><td>Q_n</td></tr><tr><td>1</td><td>0</td><td>1.</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>\bar{Q}_n</td></tr></table>	J	K	Q_{n+1}	0	0	Q_n	1	0	1.	0	1	0	1	1	\bar{Q}_n	<table><tr><th>$Q_n \rightarrow Q_{n+1}$</th><th>J</th><th>K</th></tr><tr><td>0</td><td>0</td><td>0 X</td></tr><tr><td>1</td><td>0</td><td>X 1</td></tr><tr><td>0</td><td>1</td><td>1 X</td></tr><tr><td>1</td><td>1</td><td>X 0</td></tr></table>	$Q_n \rightarrow Q_{n+1}$	J	K	0	0	0 X	1	0	X 1	0	1	1 X	1	1	X 0
J	K	Q_{n+1}																															
0	0	Q_n																															
1	0	1.																															
0	1	0																															
1	1	\bar{Q}_n																															
$Q_n \rightarrow Q_{n+1}$	J	K																															
0	0	0 X																															
1	0	X 1																															
0	1	1 X																															
1	1	X 0																															

Fig. 14

3.3.3 Kredsløbsanalyse:

Fig.15 viser en simpel synkrontæller. Som det fremgår består tælleren af 2 J,K-flip-flops. Udgangene styrer J,K indgangene direkte.

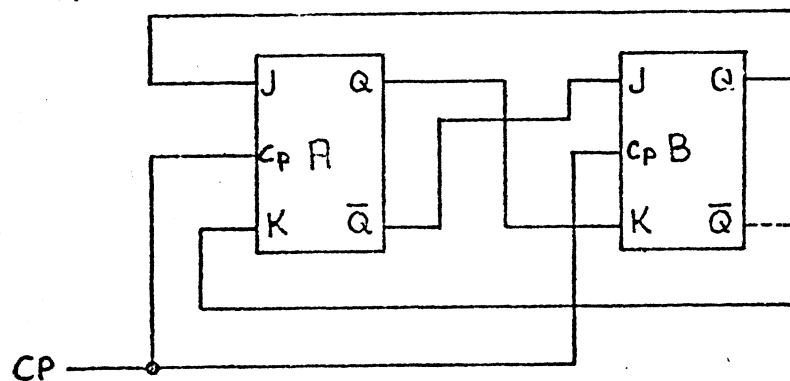


Fig. 15

For at fastlægge tællerens sekvens er det nødvendigt at undersøge hvilke udgange der styrer de respektive J,K indgange.

$$\begin{array}{ll} JA = B & JB = \bar{A} \\ KA = \bar{B} & KB = A \end{array}$$

Der vælges en starttilstand - her $QA=QB=0$.

	B	A	
	0	0	Q
J,K	1,0	0,1	
	1	0	Q+1
J,K	1,0	1,0	
	1	1	Q+2
J,K	0,1	1,0	
	0	1	Q+3
J,K	0,1	0,1	
	0	0	Q+4

I den valgte starttilstand er $JA=0$, $KA=1$, $JB=1$, $KB=0$, dette skrives i rækkefølgen J,K umiddelbart under starttilstanden.

Fig. 16

Den første klok-puls bevirker at QA forbliver 0 medens QB skifter til 1 (se funktionstabellen fig. 14. Denne nye tilstand ($Q=1$) medfører nye J,K værdier $JA=1$, $KA=0$, $JB=1$, $KB=0$, $Q=01$

Den efterfølgende klok-puls bevirker $QA=QB=1$, i overensstemmelse med J,K værdierne forud for klok-pulsen.

Analysen fortsættes indtil den valgte begyndelses-kombination optræder igen ($Q+4$).

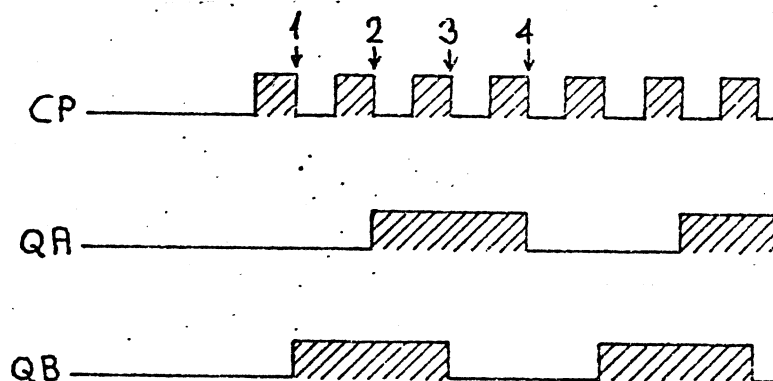


Fig. 17

Tællerens sekvens er nu fastlagt og kan evt. danne grundlag for tegning af et funktionsdiagram. Fig.17.

I omstående eksempel danner tælleren alle de $2^N=4$ kombinationer (N = antallet af F.F.). Tælleren kan derfor kun gennemløbe den fundne sekvens, se fig.16.

Meget ofte forekommer synkrone sekvensnetværk hvor antallet af gyldige kombinationer på udgangene er mindre end de 2^N kombinationsmuligheder.

En fuldstændig undersøgelse af et sådant kredsløb kræver, foruden analyse af den gyldige sekvens, også analyse af de ugyldige kombinationer. Hvis der ikke er taget særlige konstruktionshensyn, kan et større eller mindre antal af disse ugyldige kombinationer danne en ugyldig sekvens. Hvis denne ugyldige sekvens ikke indeholder mindst een gyldig kombination, kan kredsløbet ikke "finde hjem" i den ønskede sekvens. Dette vil selvsagt medføre fejl i den endelige funktion. Fejl af denne art optræder helt tilfældigt. Eksempelvis p.g.a. indstrålet støj.

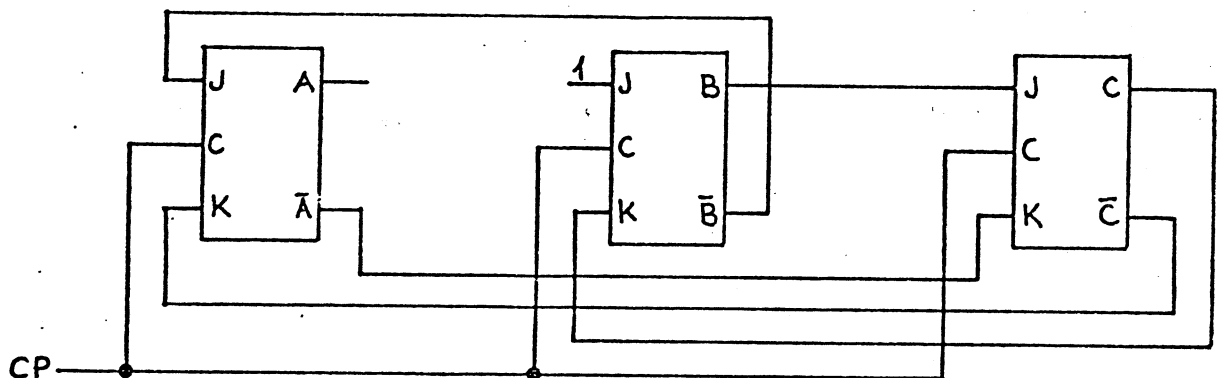


Fig. 18.

Fig.18 viser et 3-bit synkronkredsløb. Dette kredsløb kan danne 2 sekvenser bestemt af startkombinationen.

Af analyseeksemplet fig.19 fremgår, at kredsløbet kan danne 2 sekvenser A og B.

Endvidere fremgår, at start 100 eller 001 bevirker, at kredsløbet, efter 2 klokpulser, vælger sekvens A.

	A	B	C		
	0	0	0	Q	Start komb. = 000
J.K	1.1	1.0	0.1		
	1	1	0	Q ⁺	
J.K	0.1	1.0	1.0		
	0	1	1	Q ⁺	
J.K	0.0	1.1	1.1		
	0	0	0	Q ⁺	Start komb. = 111
J.K	0.0	1.1	1.0		
	1	0	1	Q ⁺	
J.K	1.0	1.1	0.0		
	1	1	1	Q ⁺	
					Start komb. = 100
	1	0	0	Q	
J.K	1.1	1.0	0.0		
	0	1	0	Q ⁺	
J.K	0.1	1.0	1.1		
	0	1	1	Q ⁺	
					Start komb. = 001
	0	0	1	Q	
J.K	1.0	1.1	0.1		
	1	1	0	Q ⁺	
J.K	0.1	1.0	1.0		
	0	1	1	Q ⁺	

Fig. 20

Fig. 22 viser en 4-bit synkrontæller, analyseeksemp-
 let fig. 23 viser at tælleren arbejder i BCD-koden.
 Flip-flop A danner det mindst betydende ciffer, og
 skal derfor skifte for hver klokpuls ($J, K=1$). Flip-
 flop D danner det mest betydende ciffer og skal
 derfor først skifte på betingelsen $A=B=C=1$ (binær
 0111).

Tælleren benytter 10 ud af 16 mulige kombinationer.

Gyldige kombinationer

Ugyldige kombinationer

<u>D</u>	<u>C</u>	<u>B</u>	<u>A</u>	<u>DEC</u>		<u>D</u>	<u>C</u>	<u>B</u>	<u>A</u>	<u>DEC</u>
0	0	0	0	0		1	0	1	0	10
0	0	0	1	1		1	0	1	1	11
0	0	1	0	2		1	1	0	0	12
0	0	1	1	3		1	1	0	1	13
0	1	0	0	4		1	1	1	0	14
0	1	0	1	5		1	1	1	1	15
0	1	1	0	6		0	0	0	0	
0	1	1	1	7						
1	0	0	0	8						
1	0	0	1	9						

Fig. 21

Fig. 24 viser en komplet analyse af ugyldige kom-
 binationer. Som det fremgår finder tælleren hjem i
 BCD-sekvensen uanset startkombinationen.

	A	B	C	D	
	0	0	0	0	Q
J,K	1,1	0,0	0,0	0,0	
	1	0	0	0	$\bar{Q}+$
J,K	1,1	1,1	0,0	0,1	
	0	1	0	0	Q+
J,K	1,1	0,0	0,0	0,0	
	1	1	0	0	Q+
J,K	1,1	1,1	1,1	0,1	
	0	0	1	0	Q+
J,K	1,1	0,0	0,0	0,0	
	1	0	1	0	Q+
J,K	1,1	1,1	0,0	0,1	
	0	1	1	0	Q+
J,K	1,1	0,0	0,0	0,0	
	1	1	1	0	Q+
J,K	1,1	1,1	1,1	1,1	
	0	0	0	1	Q+
J,K	1,1	0,0	0,0	0,0	
	1	0	0	1	Q+
J,K	1,1	0,1	0,0	0,1	
	0	0	0	0	Q+

Fig. 23

	A	B	C	D	
	0	1	0	1	¹⁰ Q
J.K.	1.1	0.0	0.0	0.0	
	1	1	0	1	¹¹ Q +
J.K.	1.1	0.1	1.1	0.1	
	0	0	1	0	⁴ Q +
J.K.	1.1	0.0	0.0	0.0	
	0	0	1	1	¹² Q +
J.K.	1.1	0.0	0.0	0.0	
	1	0	1	1	¹³ Q +
J.K.	1.1	0.1	0.0	0.1	
	0	0	1	0	⁴ Q +
J.K.	1.1				
	0	1	1	1	¹⁴ Q +
J.K.	1.1	0.0	0.0	0.0	
	1	1	1	1	¹⁵ Q +
J.K.	1.1	0.1	1.1	1.1	
	0	0	0	0	⁰ Q +
					Q +
					Q +

From 11 made up 10, 11, 12, 13, 14, 15

Fig. 24

3.3.4 Afprøvningsprocedure:

Dekadetælleren i fig. 22 afprøves og følgende sekvensstrin registreres:

<u>D</u>	<u>C</u>	<u>B</u>	<u>A</u>	<u>DEC</u>
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
0	0	0	1	9

Fig. 25

Ved sammenligning med analysen i fig. 10 ses, at flip-flop D skifter for hurtigt tilbage i stilling 0. Hvad forårsager et skift på en J-K flip-flop fra stilling 1 til 0? Her kan excitationstabellen i fig. 14 anvendes, som fortæller, at dette kun kan forårsages af et logisk "1" niveau på K indgangen. Dette betyder i denne fejlfindingssituation, at KD i tællerstilling 8 må være logisk "1". Efter denne konklusion udføres målinger for endelig lokalisering af fejlen, som i dette tilfælde skyldes en svævende KD terminal.

3.4 Asynkrone kredsløb:

3.4.1 Generel blokmodel:

Et asynkront sekvensnetværk kan betragtes som et kombinatorisk netværk, hvor udgangen (e) er koblet tilbage til indgangen (e). Fig.26 viser en sådan model.

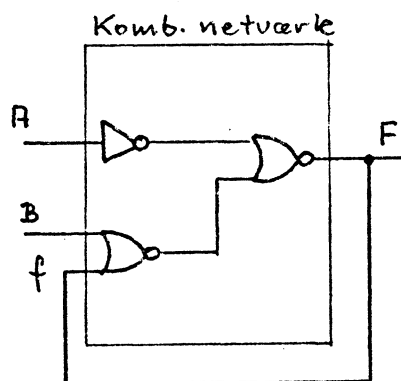


Fig. 26

Et skift på udgangen F er således ikke alene afhængig af de logiske niveauer på indgangen A og B, men også af kredsløbets tidligere tilstand på indgang f.

3.4.2 Værktøj til analyse af asynkrone kredsløb:

Analyse af sekvensnetværk kan foregå efter forskellige metoder, som kan bruges enkeltvis eller kombineres. Valg af metode afhænger bl.a. af, om man ønsker at beskrive kredsløbets funktion eller om man skal fejlfinde.

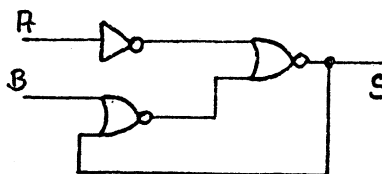


Fig. 27

I det følgende vil blive vist 4 metoder til at analysere sekvensnetværket fig.27.

Metode A: Funktionsdiagram:

Funktionsdiagrammer kan anvendes til beskrivelse og dokumentation for et kredsløbs virkemåde. Ulemper ved funktionsdiagrammer er dog, at disse for mere komplekse kredsløbs vedkommende let kan virke uoverskuelige, mens de med fordel kan anvendes i situationer, hvor tidsrelationer mellem forskellige signaler skal dokumenteres. I fig.28 er vist et funktionsdiagram for kredsløbet i fig.27.

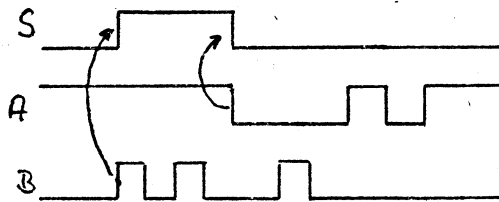


Fig. 28

Metode B: Tilstandsdiagram:

Tilstandsdiagrammet kan ofte med fordel bruges som udgangspunkt for tegning af funktionsdiagram. Dette skyldes, at tilstandsdiagrammet bedre end funktionsdiagrammet viser, om man har fået alle "sekvensmuligheder" med.

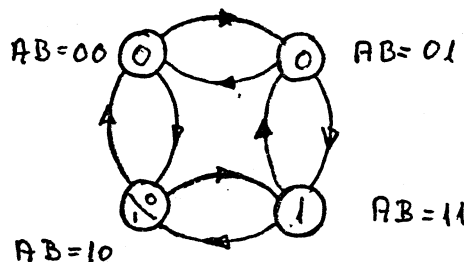


Fig. 29

Tilstandsdiagrammet for kredsløbet i fig.27 er vist på fig.29.

Ved tegning af et tilstandsdiagram bør man som begyndelsespunkt vælge en indgangskombination, som entydigt bestemmer den logiske værdi på udgangen. I dette tilfælde vil $A=B=0$ medføre $S=0$. Cirklerne angiver de stabile tilstande, og man får alle "sekvensmulighederne" med, når man går begge veje mellem 2 nabotilstand (herved forstås tilstande, som kun afviger i én indgangsvariabel). Inde i cirklen er anført udgangens logiske værdi. I dette eksempel er udgangens logiske værdi, for $AB=10$, afhængig af, hvilken stabil tilstand "man kommer fra". Det er her angivet i cirklens to halvdele, mens man ved mere komplicerede sekvensnetværk ofte foretrækker at tegne 2 forskellige stabile tilstande for samme indgangskombination.

Metode C: Anvendelse af algebra:

Ved denne metode åbner man tilbagekoblingen, og betragter udgangen som indgang (se fig.30).

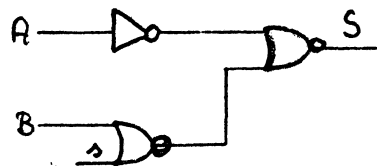


Fig. 30

Man får da:

$$S = A(B + s)$$

Man kan her forestille sig, at ved et skift i A eller B, vil s skifte kort efter et evt. skift i S. Af det Boole'ske udtryk ses bl.a., at udgangen $S=0$ når $A=0$, uanset netværkets tidligere tilstand.

Metode D Karnaughdiagram:

Ved denne metode opstiller man Karnaughdiagrammet for udgangen S, idet man, som i forrige afsnit, betragter s som indgang (se fig. 31).

AB S		00	01	11	10
		0	0	1	0
	1	0	0	1	1

S

Fig. 31

Da funktionen, som vist i det følgende, rækker udover den normale brug af et Karnaughdiagram, vil tabeller som 31 fremover blive kaldt tilstandstabel. I tilstandstabellen benævnes de tilstande (d.v.s. rubrikker i tabellen), hvori den logiske værdi af S og s, stemmer overens, stabile; de øvrige kaldes ustabile. I tabel 31 er de stabile tilstande mærket . Når man skal "følge sekvensen", svarer et skift i indgangene (her A og B) til en vandret bevægelse i tilstandstabellen, og såfremt den ny tilstand er ustabil, efterfølges denne af en lodret bevægelse til en ny stabil tilstand. I tabel 31 er vist en bevægelse med start i stabil tilstand AB = 01 (S = 0) til stabil tilstand AB = 11 (S = 1).

3.4.3 Kredsløbsanalyse:

Eksempel 1. Sekvenskredsløb med udkodning:

I det foregående blev vist et kredsløb, hvor udgangen (S) også kan opfattes som indgang i sekvensnetværket. I det følgende behandles v.h.a. 3 analysemetoder B, C og D kredsløbet i fig. 7 hvor udgangen ikke indgår i sekvensnetværket.

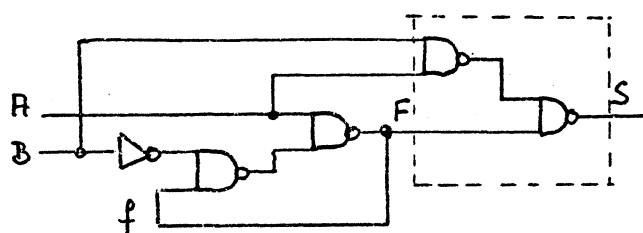


Fig. 32

B. Tilstandsdiagram:

Netværkets tilstandsdiagram ses i fig. 33.

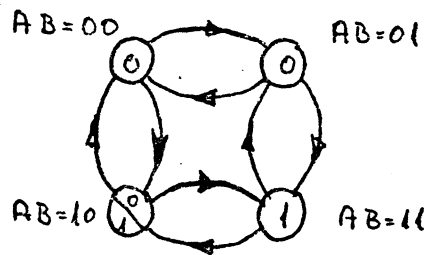


Fig. 33

Ved en sammenligning med tilstandsdiagrammet fig. 4 ses, at dette kredsløb udfører samme funktion, som kredsløbet i fig. 33 men anvender betydeligt flere komponenter.

C. Algebra:

På fig. 32 er den indrammede del (hvortil udgangen S hører) et kombinatorisk netværk. Man kan således opfatte det samlede netværk, som opbygget af et sekvensnetværk og et kombinatorisk netværk (se fig. 34).

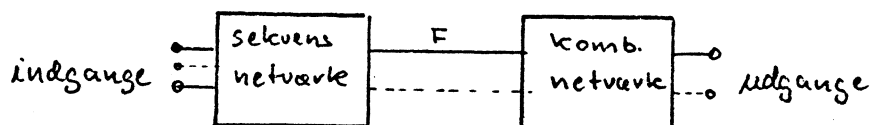


Fig. 34

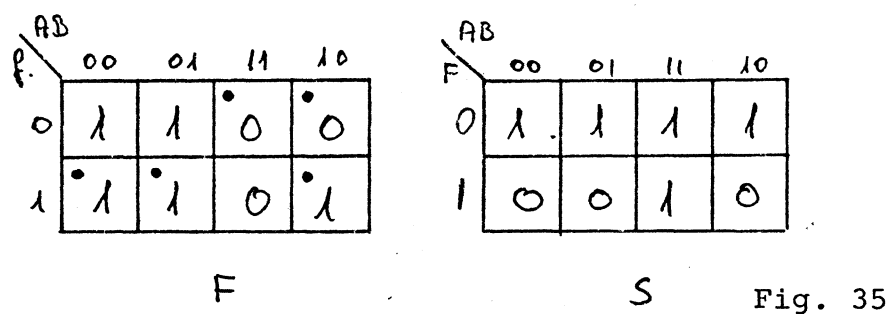
Sekvensnetværket gennemløber så det antal tilstande, som er nødvendige for funktionen, mens det kombinatoriske netværk giver den ønskede logiske værdi på udgangen i hver (stabil) tilstand. Man får:

$$F = \bar{A} + \bar{B}f$$

$$S = \bar{F} + AB$$

D. Karnaughdiagram:

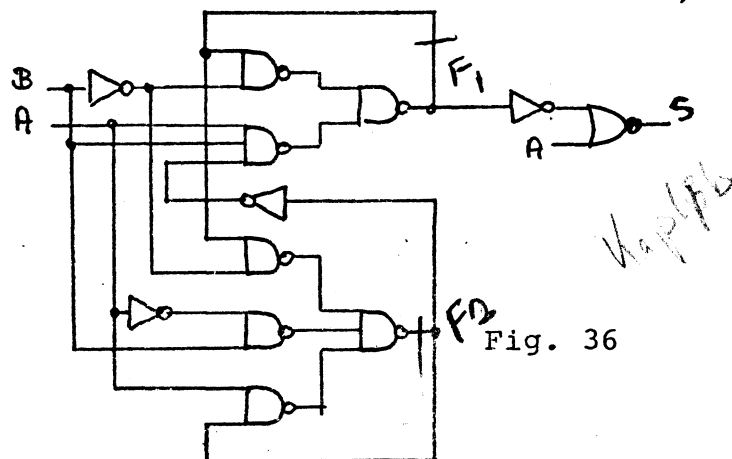
For denne metode gælder de samme bemærkninger om opdeling i sekvens og kombinatoriske netværk, som nævnt ovenfor.



Man får da, som vist i tabel 35, to Karnaughdiagrammer svarende til de to Bool'ske udtryk for F og S. I Karnaughdiagrammet for F (tilstandsdiagrammet), er de stabile tilstande mærket med .

Eksempel 2: Kredsløb med "flere tilbagekoblinger":

Som eksempel på et kredsløb med flere tilbagekoblinger vil blive brugt kredsløbet vist fig. 36.



Til analysen vil hovedsageligt blive brugt metode C, som giver det bedste overblik over tilbagekoblingerne i sekvensnetværket. (Metoden kombineres dog med "Boole's algebra").

Ved en analyse af kredsløbet, må man først adskille sekvens- og kombinatorisk netværk, og derefter bestemme antallet af sløjfer i sekvenskredsløbet. I det viste kredsløb, består udkodningskredsløbet af en NOR og en INV, medens der er 2 sløjfer i tilbagekoblingen. Dette ses af, at man kan nøjes med at "åbne" ved 2 udgange (her F_1 og F_2) for at omdanne sekvenskredsløbet til et kombinatorisk netværk.

Man får så:

$$F_1 = f_1 \cdot \bar{B} + A \cdot B \cdot \bar{f}_2$$

$$F_2 = f_1 \cdot \bar{B} + \bar{A} \cdot B + A \cdot f_2$$

$$S = \bar{A} \cdot F_1$$

Da udtrykket for udkodningskredsløbet er ret simpelt, er kun sekvensudtrykkene afbildet i Karnaugh-diagrammet (tilstandstabellen) se fig. 37.

f_1, f_2 \ AB		AB			
		00	01	11	10
00	00	00	01	10	00
01	00	00	01	01	01
11	01	11 ^x	01	01	11
10	01	11	01	10	11

Fig. 37

De stabile tilstande (overensstemmelse mellem f_1 , f_2 og F_1 , F_2) er markeret med . Af udtrykket for udgangen S ses, at den er logisk 1 i de stabile tilstande, hvor $A = 0$ og $F_1 (f_1) = 1$. Det er tilfældet i den stabile tilstand, som er markeret med et kryds.

Generelt om analysemetoderne:

I begyndelsen af dette kapitel blev analyse af asynkrone sekvensnetværk opdelt i 4 forskellige metoder. I praksis vil man ofte bruge en kombination af metoderne. Generelt giver metode A (funktionsdiagrammet) en god beskrivelse af tidsrelationer mellem forskellige signaler, men virker let uoverskuelig ved mere komplekse kredsløb. Metode B (tilstandsdiagrammet) giver nok den bedste beskrivelse af kredsløbets funktion, men metoden er næppe anvendelig ved fejlsøgning i et kredsløb.

Metode C (Boole's algebra) kan anvendes selvstændigt på mindre kredsløb, mens den ved større kredsløb ikke giver tilstrækkeligt overblik over de stabile tilstande.

Metode D (Karnaughdiagram) giver et godt overblik over de stabile tilstande, men ikke nogen god beskrivelse af kredsløbets funktion.

3.4.4 Afprøvningsprocedure:

Kredsløbet kan efter endt analysering afprøves efter den opstillede tilstandstabel, da der herved opnås sikkerhed for at alle sekvensmuligheder kontrolleres. I dette afsnit refereres til kredsløbet i fig. 36, som fejlfindingsobjekt, og af målepunkter vælges udgangene F_1 og F_2 . I fig. 38 er vist tilstandstabellen fra fig. 37, i hvilken tilstandskiftene, som ønskes kontrolleret, er indikeret v.h.a. pile. Som udgangspunkt vælges $A, B = 0, 0$ og $f_1, f_2 = 0, 0$ og det skal da her være muligt ved hjælp af indgangskombinationen $AB = 01$ at opnå et skift til tilstand 6.

RB		00	01	11	10
f_1, f_2	00	00	01	10	00
	01	00	01	01	01
	11	11	01	01	11
	10	11	01	10	11

Fig. 38

Det kontrolleres ved påvirkning af A og B niveauerne om tilstandene 7 og 5 er stabile. Er dette tilfældet sættes $A, B = 0, 0$ og kredsløbet skal nu skifte til tilstand 0.

Herved skulle første sekvenssløjfe være afprøvet. På samme måde kontrolleres de resterende sekvenstrin.

I den aktuelle fejlfindingssituation viser det sig imidlertid, at kredsløbet kan skifte til tilstand 6, men at det ikke er muligt at skifte tilbage til tilstand 0. Dette betyder, at F_2 ikke kan nulstilles, og ved at bruge udgangsfunktionen for F_2 som hjælpemiddel, kan fejlen hurtig afsløres.

Betragtes kredsløbet som et kombinatorisk netværk med $AB = 0, 0$, $f_1 = 0, 0$, $f_2 = 1$ fås:

$$F_2 = f_1 \cdot \bar{B} + \bar{A} \cdot B + A \cdot f_2$$

$$F_2 = 0 \cdot 1 + 1 \cdot 0 + 0 \cdot 1$$

Dette skulle på udgang F give 0!

Efter denne konklusion kontrolleres de logiske niveauer fra de 3 minterm, og i det aktuelle tilfælde skyldes fejlen en svævende B indgang på minterm $\bar{A} \cdot B$.

Efter udbedring af fejlen kontrolleres afslutnings-

vis samtlige tilstande og skift efter tilstandstabel-
bellen, som sikring for, at der ikke er introduce-
ret nye fejl under selve fejlretningsprocessen.

3.5.1 Analyse af et kombinatorisk kredsløb.

Opgave 3.1:

Fig. 1 viser et kombinatorisk netværk, som udfører en konvertering fra Gray til binær koden.

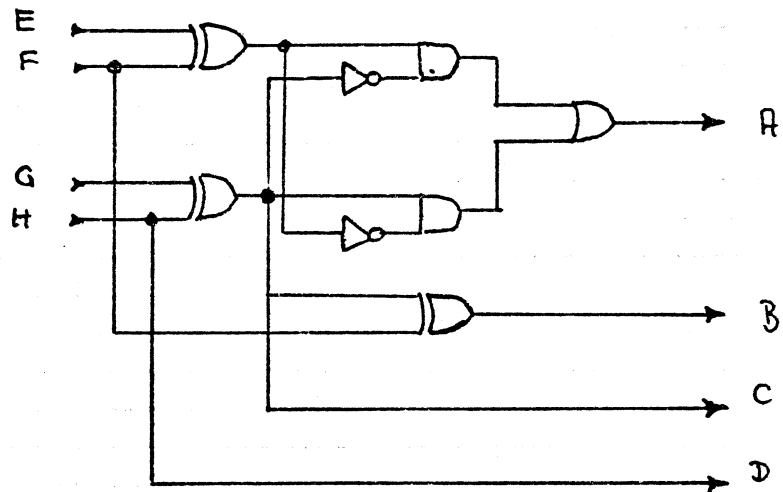


Fig. 1

- 1) Bestem de booleske udtryk for udgangene A, B, C og D.
- 2) Opstil en sandhedstabel.

- 4) En afprøvning af kredsløbet giver flg. resultat:

H	G	F	E	D	C	B	A
0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	1
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	1	1	0
1	0	0	1	1	1	1	0
1	0	1	0	1	1	0	0
1	0	1	1	1	1	0	0
1	1	0	0	1	0	0	1
1	1	1	0	1	0	1	1
1	1	1	1	1	0	1	1

- 5) Hvilken udgang afviger fra den opstillede sandhedstabel i pkt. 2 ?.
- 6) Forsøg vha. karnaughkort at lokalisere fejlen.

3.5.2 Analyse af et synkront kredsløb.

Opgave 3.2:

Fig. 1 viser et synkront styrekredsløb. Kredsløbet indeholder en alarmfunktion, der reagerer når styrekredsløbet indeholder fejlkombinationer. Ved fejl skal F.F. A,B,C og D vise 0 på Q-udgangene. F.F. E skal samtidig indikere alarm.

Der er opstået fejl i kredsløbet, og gentagne afprøvningsviser at fejlen ikke er forårsaget af støj.

Fejlen ytrer sig ved den viste funktionstabel.

A	B	C	D	ALARM
0	0	0	0	0
1	0	0	0	0
0	1	0	0	0
1	1	0	0	0
0	0	①	①	1
0	0	0	0	1
1	0	0	0	0
0	1	0	0	0
1	1	0	0	0
0	0	①	①	1
0	0	0	0	1
1	0	0	0	0

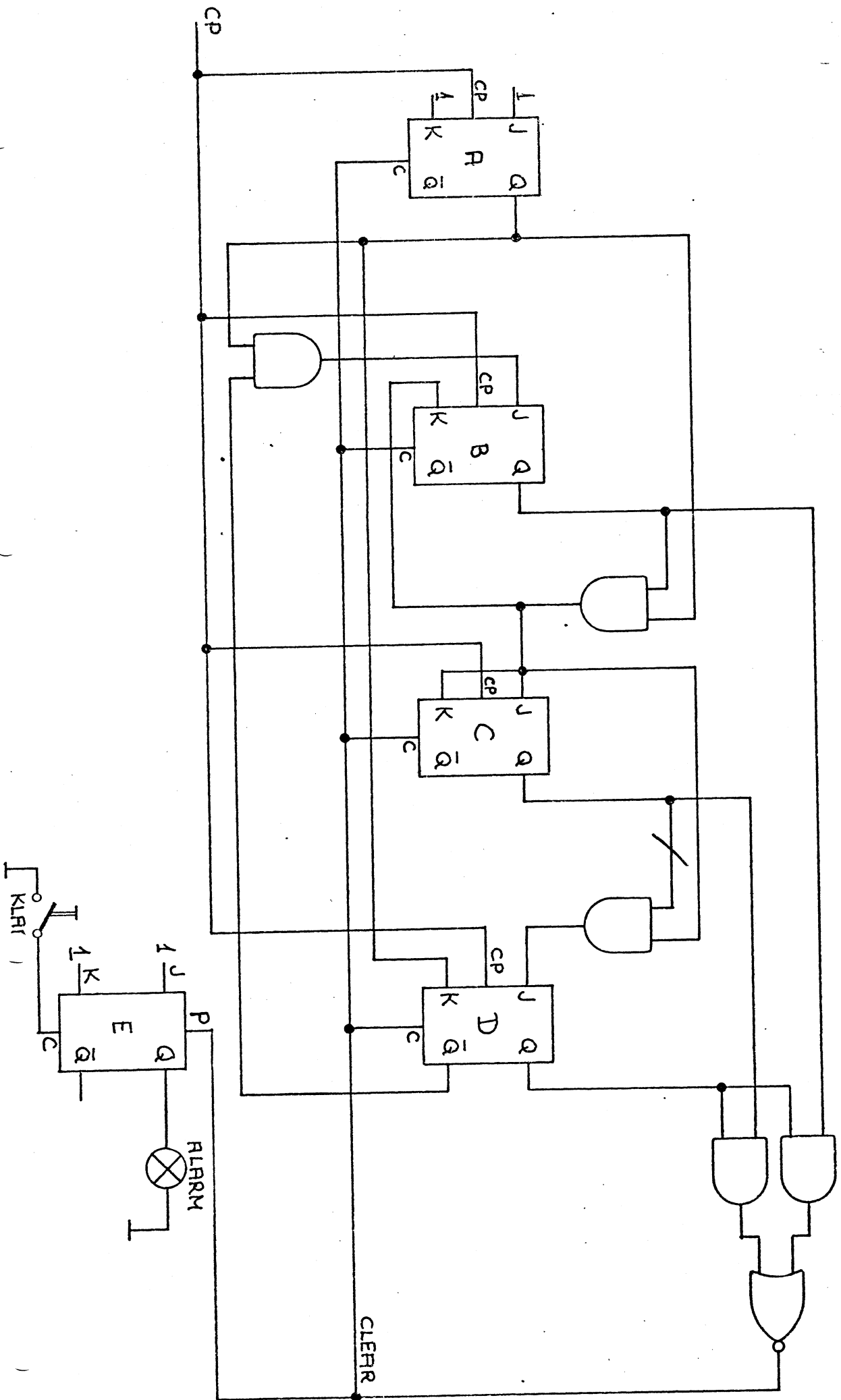
De med ① mærkede til-
stande er kortvarige.

1) Analyser styrekredsløbet (QA, QB, QC, QD) og
alarmkredsløbet.

2) Angiv mulige fejl.

Gate på andgate forbundet til QC m0
svæve

Fig. 1 FEELFINDINGS-OPGAVE 1 3.52.



1

	A	B	C	D	
	0	0	0	0	JA = 1
					KA = 1
JK	11	00	00	00	JB = $A\bar{0}$
	1	0	0	0	Q+1 KB = AB
JK	11	10	00	01	JC = AB
	0	1	0	0	Q+2 KC = AB
JK	11	00	00	00	JD = ABC
	1	1	0	0	Q+3 KD = A
JK	11	11	11	01	Alarm =
	0	0	1	0	Q+4 $\overline{BD + CD}$
JK	11	00	00	00	
	1	0	1	0	Q+5 JD er nul for-ali
JK	11	10	00	01	C er nul der for
	0	1	1	0	Q+6 skal D være nul
JK	11	00	00	00	efter klok puls
	1	1	1	0	Q+7
JK	11	11	11	11	
	0	0	0	1	Q+8
JK	11	00	00	00	
	1	0	0	1	Q+9
JK	11	00	00	01	
	0	0	0	0	Q+10

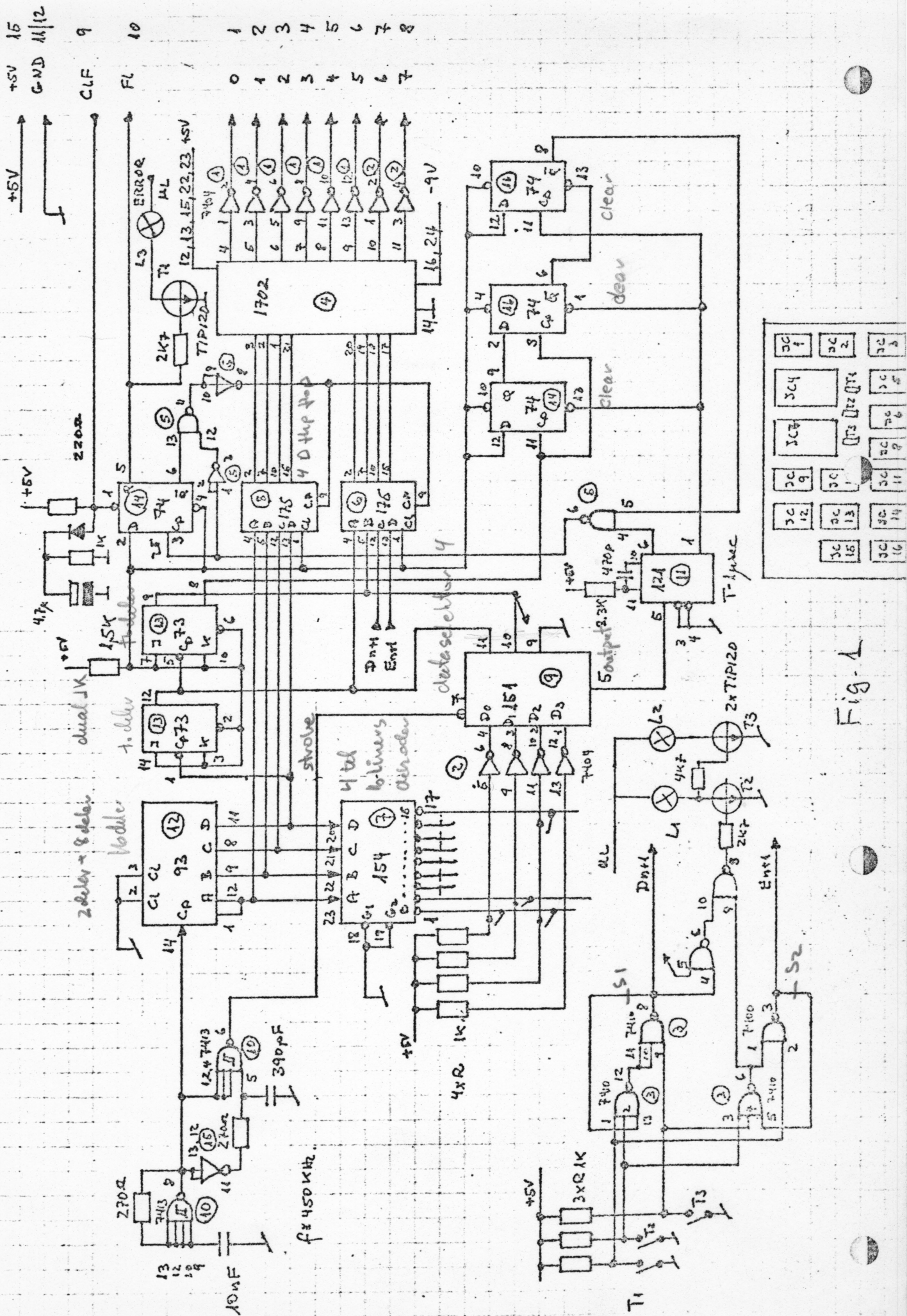


Fig. 1

3.5.4 Analyse af et sammensat kredsløb:

Opgave 3.4:

I fig. 1 er vist et kredsløb til encodning af et tastatur, som ønskes analyseret.

- 1) Split kredsløbet op i delfunktioner, og bestem kredsløbets virkemåde.

3.5.3 Analyse af et asynkront netværk.

Opgave 3.3:

I fig. 1 er vist et asynkront netværk med indgangsterminalerne A og B og udgangsterminalerne R1 og R2.

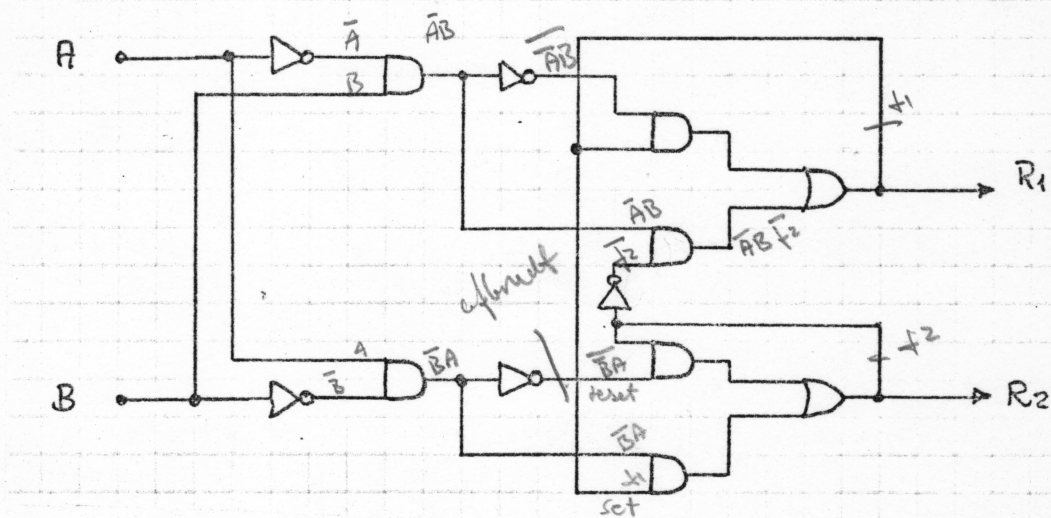


Fig. 1

- 1) Bestem udgangsfunktionerne for R1 og R2.
- 2) Opstil en tilstandstabel (Karnaughdiagram).
- 3) En afprøvning af kredsløbet viser, at udgangskombinationerne $R1=0$ og $R2=0$ ikke kan opnås igen. Øvrige skift kan udføres.

Angiv ud fra tilstandstabel og udgangsfunktionerne mulige fejlkilder.

$$R_1 = \overline{A}B\overline{f_2} + f_1\overline{A}B = \overline{A}B\overline{f_2} + f_1(A+B) = \overline{A}B\overline{f_2} + Af_1 + Bf_1$$

$$R_2 = f_2\overline{B}A + f_1\overline{B}A = f_2(B+A) + f_1\overline{B}A = \underbrace{f_2B}_{\text{1}} + \underbrace{f_2A}_{\text{1}} + \underbrace{f_1\overline{B}A}_{\text{2}}$$

$f_1 f_2$ \ AB	00	01	11	10
00	0	0	0	0
01	0	1	1	0
11	1	1	1	1
10	1	0	0	1

$R_1=0$ $R_2=0$ kan ikke opnås igen

forbød

R_1 R_2

$$R_1 = \overline{A}B\overline{f_2} + Af_1 + Bf_1$$

$$R_2 = f_2B + f_2A + f_1\overline{B}A$$

$f_1 f_2$ \ AB	00	01	11	10
00	0	0	0	0
01	0	1	0	0
11	1	1	1	1
10	1	0	0	1

kan ikke gå tilbage stabil 0
 R_2 må blive stående i 1
 må antagning af hold
 R_2 være defekt

R_1 R_2

Hvis linie er fyldt ud med stabile tilstande er man løst og udgang kan ikke ændres

4. Hjælpemidler ved fejlsøgning:

Generelt:

Digital fejlsøgning adskiller sig meget fra tilsvarende analog fejlsøgning. Dette skyldes, at analoge kredsløb i reglen er opbygget af enkle kredse og at fejlsøgning kan ske ved hjælp af mere traditionelle hjælpemidler som voltmeter, ohmmeter signalgenerator og oscilloscope. Analoge kredse kræver ofte mange diskrete komponenter, som i reglen er let tilgængelige. Desuden findes sjældent flere end tre koblinger i et knudepunkt.

Digitale kredse kræver sjældent kendskab til de eksakte strømme og spændinger. I de fleste tilfælde er det tilstrækkeligt at kontrollere om de logiske niveauer overholdes. Digitale integrerede kredse udfører komplekse funktioner og har som regel mange ind- og udgange. Det er også normalt med et højt antal koblinger pr. knudepunkt. Disse forhold gør konventionel analog fejlsøgning og analoge instrumenter med undtagelse af oscilloscopet mindre egnet til digital fejlsøgning. De senere års udvikling har derfor frembragt specielle instrumenter, som egner sig til dette formål, og i dette afsnit skal følgende instrumenters virkemåde gennemgås:

- Logik probe.
- Logik pulser.
- Logik clip.
- Current tracer.
- Milliohmmeter.
- Oscilloscop.
- Trigger analysator.

Oscilloskop og milliohmmeter må nok betragtes som traditionelle hjælpemidler, men er medtaget i dette afsnit, da specielt oscilloscopet stadig er et særdeles velegnet instrument til digital fejlsøgning.

4.1 Logik probe. HP 545 A:

4.1.1 Virkemåde for Logik proben:

Logik proben delekterer og indikerer ved hjælp af en visuel indikator placeret i nærheden af probe-spidsen det logiske niveau på en signallinie. Udover logisk "0" og "1", som indikeres ved henholdsvis ingen lys og kraftigt lys, kan niveauer som ikke overholder grænseværdierne afsløres. Dette indikeres ved et svagt lys.

Pulserende niveauer op til 80 MHz for TTL og 40 MHz for CMOS indikeres af samme indikator som blink ved ca. 10 Hz, mens et enkelt niveauskift vises som et enkelt blink af ca. 0,05 sec. varighed. Da der umiddelbar eksisterer en risiko for, at dette blink ikke opdages af brugeren, er logikproben forsynet med en hukommelsesindikator, som er placeret under MEM-CLR knappen. Denne indikator vil lyse, når et niveauskift opfanges af probe-spidsen, og kan kun slukkes igen ved aktivering af MEM CLR knappen.

Proben kan anvendes til måling af niveauer i TTL, DTL, RTL, HTL, MOS, CMOS og HINIL logikfamilier. Ved måling på CMOS kredse bør man dog sikre sig, at TTL-CMOS omskifteren er i stilling CMOS, idet de logiske niveaugrænser i proben her ændres med den anvendte forsyningsspænding. Proben forsynes med en ekstern spænding fra 4,5-18 V, og i reglen tages spændingen fra måleobjektet. Det skal i denne forbindelse bemærkes, at man dog må sikre sig, at den pågældende strømforsyning kan klare en ekstra belastning på ca. 70 mA.

Lampens tilstand ved de forskellige indgangsspændinger er vist i fig. 1 med proben i stilling TTL og en forsyning på 5V. Øvrige data er vist i tabel i fig. 2.

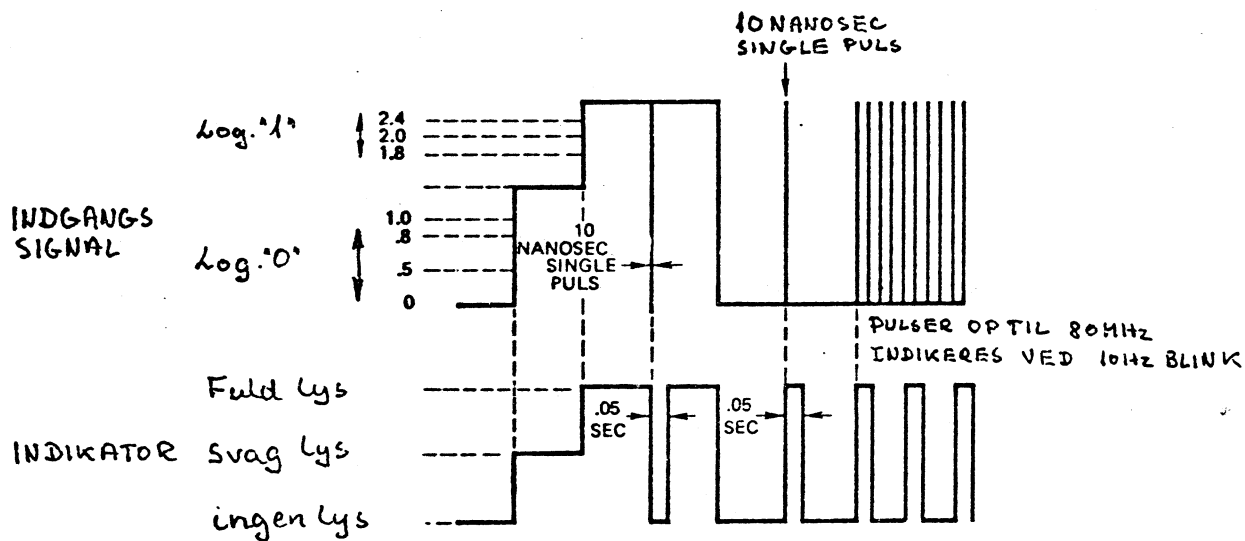


Fig. 1

INDGANGSSTRØM : $\leq 15 \mu A$

INDGANGSKAP. : $\leq 15 pF$

OVERBELASTNING

BESKYTTELSE FOR INDG: $\pm 120 V$ Cont. $\pm 250 V$ i 15 sek.

SPÆNDINGS FORSYNING : TTL: 4,5 - 15 V DC

CMOS: 3 - 18 V DC

Fig. 2

4.1.2 Anvendelse:

Probens primære anvendelsesområde er måling af logiske niveauer. Fordelen ved brug af denne probe er muligheden for indikation af dårlige niveauer, hvilket gør den specielt egnet til lokalisering af fejl, hvor signalledere er afbrudte eller kredses styrefunktioner er defekte. I situationer derimod, hvor signalledere er kortsluttede til enten 0 eller + Vcc, er fejltypen vanskelig at bestemme ved hjælp af proben, idet denne vil indikere henholdsvis logisk "0" og "1". Her ville måling med oscilloscop have givet bedre oplysninger om fejlens karakter.

En vigtig egenskab ved proben er muligheden for indikering af meget korte pulser ved hjælp af memory indikatoren. Sådanne støj- og hasardimpulser kan

være vanskelige at registrere med de fleste oscilloscoper specielt hvor pulsernes tilstedeværelse ikke er repetitiv. Pulserne kan skabe store problemer i digitale kredsløb, da disse i reglen vil kunne påvirke de logiske kredse og dermed udløse en fejlfunktion.

4.2 Logik pulser. HP 546 A:

4.2.1 Virkemåden for logik pulserne:

Ved hjælp af logik pulseren kan veldefinerede impulser injektieres på en vilkårlig signallinie i et digitalt kredsløb. Dette kan ske uanset det eksisterende niveau på signallinien, idet pulseren automatisk injektierer logisk "1" på en linie, som ligger på logisk "0" og logisk "0" på en linie, som ligger på logisk "1". Varigheden af den injekterede impuls reguleres automatisk, således at eventuelle udgange på den pågældende linie ikke ødelægges, mens amplituden bestemmes af probens forsynings-spænding (3-18V), som i reglen hentes fra fejlfindingsobjektet. Pulserens udgang er af "three-state" typen. Genereres der ingen pulser, er udgangen i "off" tilstanden og påvirker således ikke testkredsløbet. Instrumentet kan anvendes i TTL, DTL, HINIL, MOS og CMOS kredsløb. Logik pulseren genererer pulser ved forskellige frekvenser og specielle impulstog, der vælges via en enkelt trykknop. Fig. 1 illustrerer dette.

Hver gang en impuls genereres, indikeres dette via en lysdiode, som er placeret i nærheden af probe-spidsen. Brugeren har således altid kontrol med tidspunktet for påvirkningen af testkredsløbet.

Switch Action	Output Pulse Rate ($\pm 10\%$)	Output Pulse Mode	LED Indication
Push	single	N/A	One short flash
Push-hold	100 Hz	Continuous	10 Hz rate
Push/push-hold	100 Hz	100 Hz Burst	10 Hz rate during burst
Push/push/push-hold	10 Hz	Continuous	5 Hz rate
Push/push/push/ push-hold	100 Hz	10 Hz Burst	Two short flashes and a 1-second pause
Push/push/push/ push/push-hold	1 Hz	Continuous	One flash/second

Fig. 3.

Fig. 2 viser de tekniske specifikationer for logik pulseren.

LOGIK F.M.	FORSYNING	UDGANGSSTROM	PULSBREDDE	UDG.SPÆNDING	
				LOG 1	LOG 0
TTL	$5.0 \pm 10\% V$	$\leq 650 mA$	$\geq 0.5 \mu sec$	$\geq 3V$	$\leq 0.8V$
CMOS	3-18 V	$\leq 100 mA$	$\geq 5 \mu sec$	$\geq V_{CC}$ -1V	$\leq 0.5V$

OVERBELASTNINGSBESK.

FOR PROBESPIDS : $\pm 25V$

UDGANGSIMPEDANS : $< 2 \Omega$ AKTIV
 $> 1 M\Omega$ OFF

FORBRUG : $\leq 35 mA$

fig. 4.

4.2.2 Anvendelse:

Pulseren anvendes med fordel til stimulering af et digitalt kredsløb. Fig. 5 , 6 og 7 viser typiske situationer, hvor pulseren kan anvendes selvstændigt eller sammen med andre logik prober.

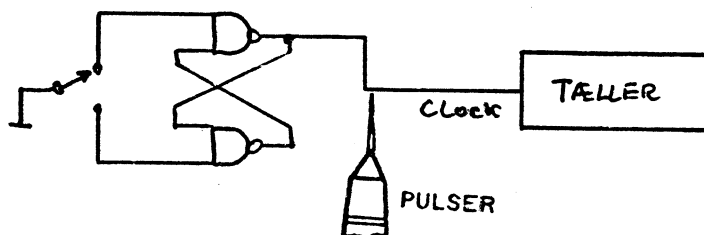


Fig.5

I fig. 5. er vist et kredsløb, hvor tælleforløbet er tilfældigt. For at afgøre, om dette skyldes ustabilitet i tælleren eller ustabilitet i clock-signalet, anvendes pulseren til stimulation af tælleren. Tælleforløbet viser sig herved at være stabilt - fejlfunktionen må skyldes et dårligt clock-signal evt. på grund af defekt i prelfangeren.

I fig. 6 vises kontrol af en gate, hvor indgangen

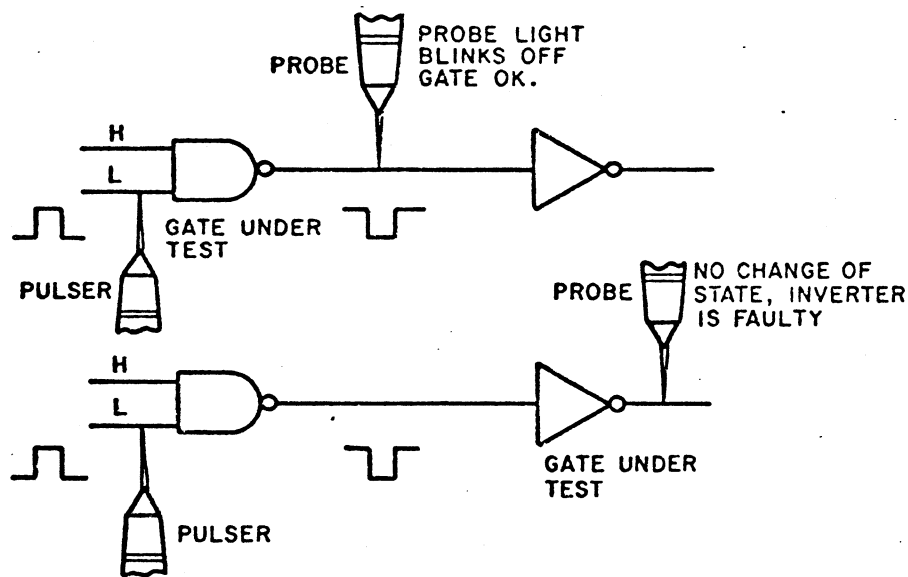


Fig 6

stimuleres ved hjælp af pulseren, mens det forventede udgangsskift kontrolleres ved hjælp af logikproben. En sådan gate test kan selvfølgelig kun udføres, hvor de logiske betingelser er opfyldte. I dette tilfælde skal nandgatens anden indgang være logisk "1", hvilket nødvendigvis må kontrolleres ved hjælp af logikproben inden testen udføres.

Kan pulsen imod forventning ikke registreres på udgangen, foretages en stimulation af udgangen, som vist i fig. 7. Registreres på denne måde heller ingen niveauskift, må udgangen være kortsluttet til enten + Vcc eller 0. Nærmere lokalisering må ske ved hjælp af ohmmåling eller strømmåling.

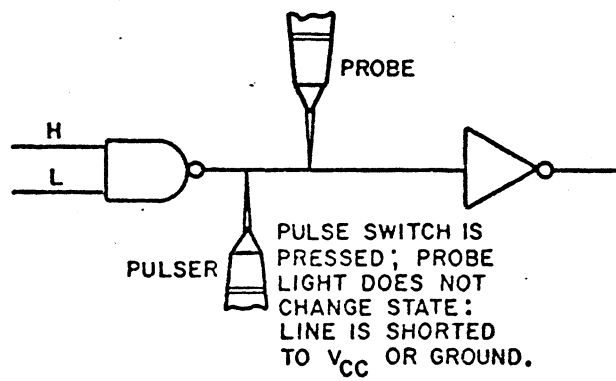


Fig 7

4.3 Logik clip. HP 548 A:

4.3.1 Virkemåde for logik clip:

En logik clip er udstyret med en lysdiode. Instrumentet kan hægtes over en 14 eller 16 bens IC, og viser det logiske niveau på hvert ben i form af LYS = logisk "1" og MØRK = logisk "0". Driftsspændingen tages fra kredsen som undersøges og Vcc og 0 terminalerne findes automatisk. Logik clip'en egner sig til målinger på TTL, HTL, DTL, CMOS og NMOS kredsløb. Tekniske specifikationer er vist i fig. 8.

SPÆNDINGSBEGRÆNSNING

PÅ INDGANG	:	30V max
INDGANGSSTRØM	:	$\pm 15 \mu A$
STRØMFORBRUG	:	max 50 mA

Fig. 8

4.3.2 Anvendelse:

Logik clip'en egner sig til statiske undersøgelser eller målinger ved meget lave frekvenser. Pulserende niveauer indikeres som et svagt lys, hvilket ikke må opfattes som et "svævende" niveau. Af typiske kredsløb, hvor clip'en med fordel finder anvendelse, kan nævnes: tastaturencodere eller generelt netværk med ekstrem lav arbejdhastighed.

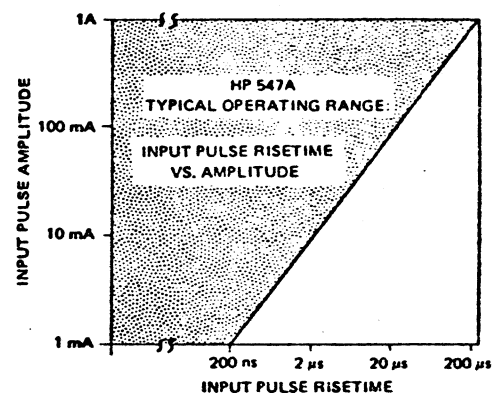
Ulempen ved instrumentet er risikoen for fejlmåling, idet "svævende" niveauer ikke registreres. Dette skyldes, at instrumentet kun opererer med en enkelt intern tærskelspænding på $V_{cc} \times (0,4)$ hvilket betyder, at niveauer mindre end 2 V indikeres som logisk 0, mens niveauer større end 2 V vises som logisk 1 ved $V_{cc} = 5 \text{ V}$.

4.4 Current Tracer. HP 547 A:

4.4.1 Virkemåde for Current Tracer HP 547 A:

Current Traceren er en probe som tillader nøjagtig lokalisering af en lav impedans fejl i digitale systemer. Proben føler det magnetiske felt som genereres af en pulserende strøm i en leder. Strømmen kan være en funktion af interne signaler eller eksterne stimuli som f.eks. fra logik pulseren 546 A.

Indikation for tilstedeværelsen af en strømpuls fås via en lysdiode, som er placeret i nærheden af probespidsen. Følsomheden i proben kan varieres over området 1 mA til 1 A for impulser med en stigetid ≤ 200 nsec. Ved større stigetider falder følsomheden. Fig. 9 illustrerer probens typiske arbejdsområde samt tekniske specifikationer.



FØLSOMHED : 1 mA - 1 A

FREKVENSP: LYS INDIKERER SINGLE-STEP

STRØMFORANDRINGER MED ≥ 50 nsec PULSBREDDE.

PULSTOG TIL 10 MHz.

STIGETID : LYS INDIKERER STRØMFORANDRINGER MED

STIGETID ≤ 200 nsec.

FORSYNING

SPÆNDING : 4.5V - 18V

FORBRUG : ≤ 75 mA

Fig. 9

4.4.2 ----- Anvendelse:

Strømfølgeren arbejder efter princippet, hvor en kreds, som driver et lav impedantet knudepunkt, skal levere hovedparten af strøm. Ved at følge den vej strømmen går vil man ledes direkte til fejlen.

Problemer, hvor denne metode kan anvendes, er følgende:

- 1) Kortsluttede indgange til IC'er.
- 2) Kortslutning mellem to signalledere.
- 3) Kortslutning i kabler.
- 4) Kortslutning i spændingsdistributionen f.eks. V_{cc} til 0.
- 5) Fastlåste databusser, three-state åben kollektor m.m.

I fig.10,11 og 12 skal vises typiske fejlfindings-situationer, hvor Current Traceren med fordel kan anvendes, men for at et optimalt måleresultat kan opnås, bør følgende regler overholdes:

- 1) Proben placeres lodret på lederen med det afmærkede felt på probespidsen orienteret i lederens længderetning. Herved opnås maksimal følsomhed.
- 2) Lederen skal føre en pulserende strøm med en stigetid ≤ 200 ns.
- 3) Proben justeres til minimum følsomhed ved den pågældende leder, således at lysindikationen netop kan anes. Herved sikres, at uønskede magnetfelter ikke virker forstyrrende under målingen.

Fig.10 viser et eksempel i fejlsøgning i wired- OG. Strømmen løber ind i port D som på grund af en intern kortslutning holder knudepunktet på logisk "0" niveau. Knudepunktet stimuleres med logik pulseren og kortslutningsstrømmen følges med Current Traceren. Udgangene fra de andre porte vil ikke give lys i proben.

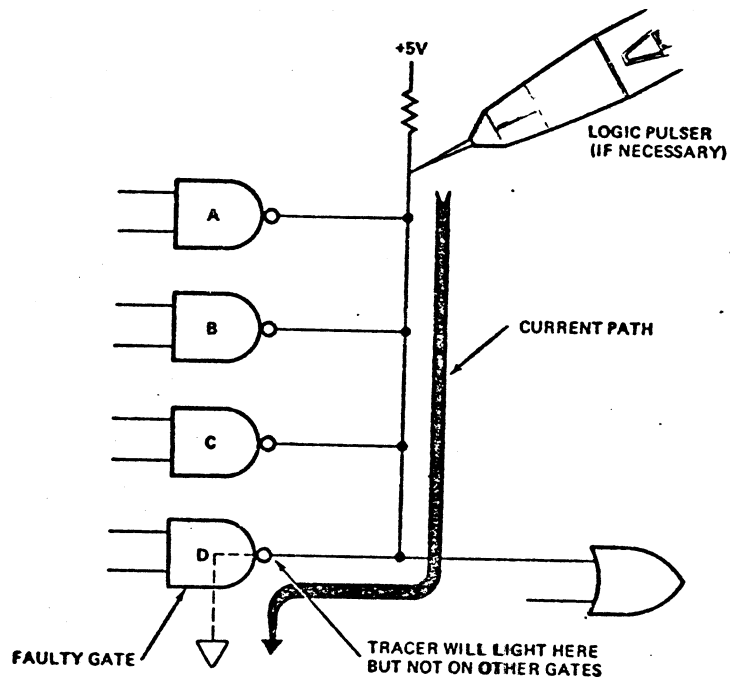


Fig.10

Fig. 11 viser en gate til gatefejl. Her placeres pulseren midt imellem gatene og Current Tracerens følsomhed indstilles. Ved at placere Current Traceren på den halvdel af lederen, hvor strømmen kan registreres, vil fejlen kunne lokaliseres.

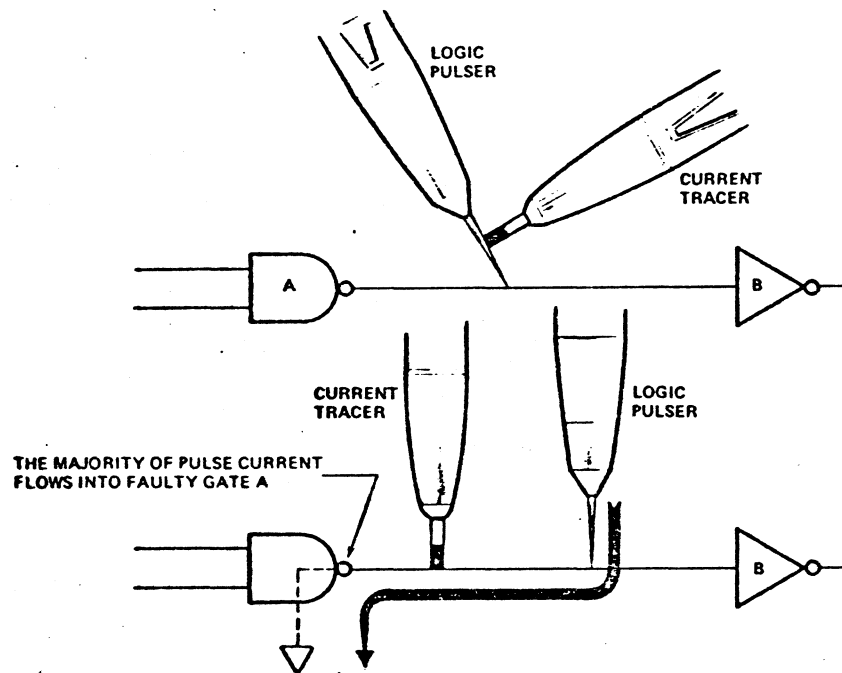


Fig. 11

Fig. 12 viser en kortslutning mellem to signalledere. Current Tracerens følsomhed indstilles ved gate A. Lyset i proben forsvinder når kortslutningen passerer.

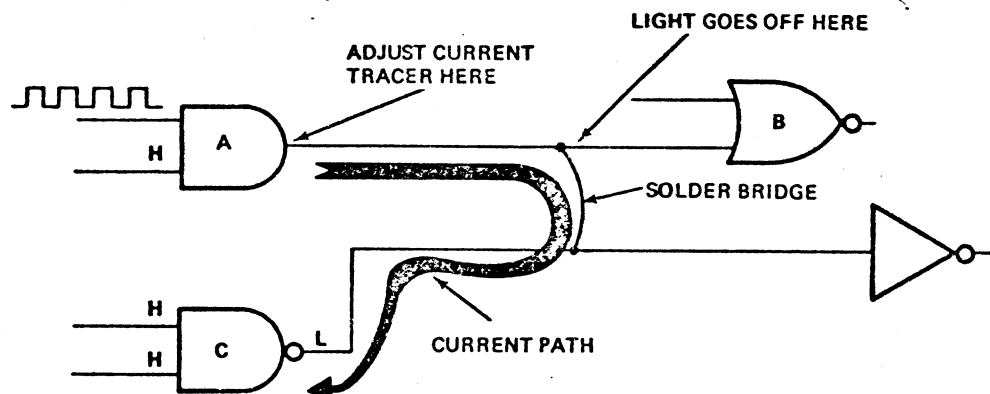


Fig. 12.

4.5 Milliohm-meter:

4.5.1 Anvendelse af milliohm-meter:

Milliohm-meteret er et digitalt universal instrument med et specielt milliohm måleområde ($0-1,999 \Omega$). Dette instrument kan således også anvendes til de traditionelle analoge målinger, som strøm, spænding ohm, der i visse situationer kan være nødvendige at udføre i digitale anlæg (A/D convertere power supplies m.m.), medens milliohm funktionen kan benyttes ved lokalisering af kortslutninger. En sådan situation er vist i fig.13 og ved at følge ledningen i den retning, hvor modstanden reduceres, vil fejlen kunne lokaliseres.

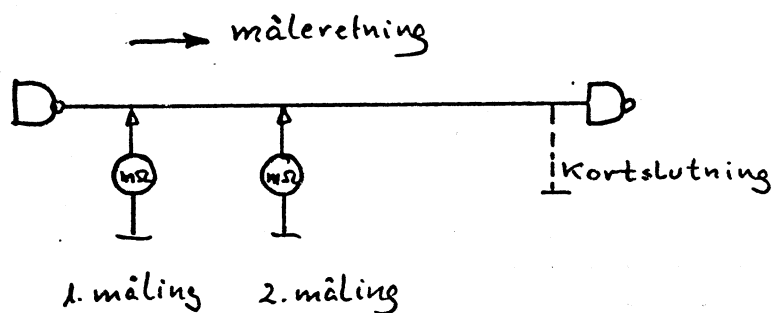


Fig. 13

Instrumentet kan således erstatte Current Traceren men flg. fordele og ulemper skal dog bemærkes:

- 1) Ved at anvende milliohm-meter fås samtidig et digitalt universalinstrument.
- 2) Instrumentet er billigere i anskaffelse.
- 3) De enkelte målinger kræver en god kontakt mellem måleobjekt og instrument. Dette kan i praksis volde vanskeligheder, specielt hvor printbaner er lakerede. Her er det nødvendigt at ødelægge overfladen i målepunktet.

Et oscilloskop er også et meget anvendeligt instrument i digitalteknik. Her vil det være uundværligt ved måling af stige- og faldtider, relation mellem pulsflanker, falske pulser (glitch), støjpulser og andre transienter. Da sidstnævnte pulser ofte er kortvarige og med forholdsvis lav repetitionsfrekvens kan det i sådanne tilfælde være fordelagtigt at anvende oscilloskop med triggeranalysator.

Af et oscilloskop som skal benyttes i digital sammenhæng må kræves, at stigetiden i vertikalforstærkerne er kort ca. 10 nsec, og at skopet har en førsteklases triggerenhed.

Mange målinger kræver oscilloskop med hukommelse og/eller forsinket sweep.

Vi skal her berøre en del forhold, som det er vigtigt at være opmærksom på, ved anvendelse af oscilloskop.

Trigger:

Oscilloskopet kan normalt triggres på to måder: Internt ved anvendelse af indgangssignalet fra en af vertikalforstærkerne eller ved tilførsel af eksternt signal. Der er ingen principiel forskel på disse triggersignaler bortset fra, at vi ved ekstern trigning står frit med hensyn til valg af triggersignal, f.eks. triggeranalysator.

Triggerenheden har principielt to forskellige arbejdsområder (mode), nemlig manuel eller automatisk trigning. På to- eller flere kanals-oscilloskoper bør man altid benytte manuel trigning, hvis man ønsker at måletidsforskellen mellem pulser, som vises på hver sin kanal.

Ved at vælge manuel trigning og triggerkilde (kanal 1 eller 2), vil kun en af kanalerne starte sweepet

og således tjene som reference for målingen. Hvilken indstilling man vælger, afhænger af det pågældende oscilloskops konstruktion, men generelt må det siges at ved måleopgaver som nævnt ovenfor bør man undgå automatisk trigning og sammensat trigning (composit trigger).

Sweepgenerator:

Sweepgeneratoren har til opgave at generere et sweep når denne trigges via triggerenheden. Fig. 14 viser et typisk forløb.

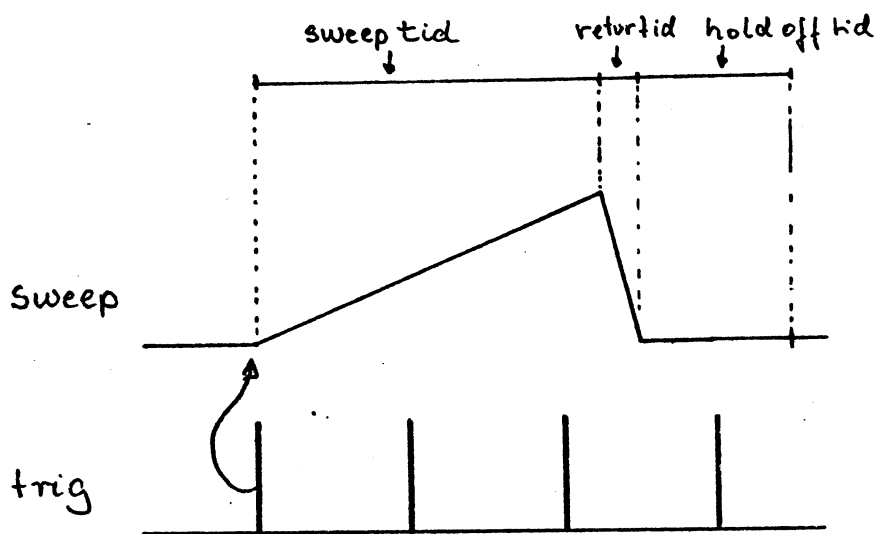


Fig. 14

Som det fremgår af fig. 14 er et sweepforløb sammensat af en sweeptid, hvor signalet vises på skærmen, en returtid, hvor strålen slukkes og føres tilbage til startpositionen og en holdetid. Først efter udløbet af holdetiden kan sweepgeneratoren igen påvirkes af en trigger.

Lad os se på et praktisk eksempel.

I fig.15 måles et sinus signal med vertikalforstærkeren, som dels anvendes til vertikal afbøjninger og dels som triggersignal (INTERN TRIGGER MODE). Trigning vælges udløst på den positiv gående flanke ved et DC-niveau bestemt af "TRIG LEVEL" knappen og hver gang dette niveau opnås, genereres en triggerimpuls til sweepgeneratoren. Med et sweepvalg som vist resulterer dette i, at kun hver anden triggerimpuls kan påvirke sweepgeneratoren. Billedet som tegnes på skærmen er vist med kraftig linie i vertikalsignalet.

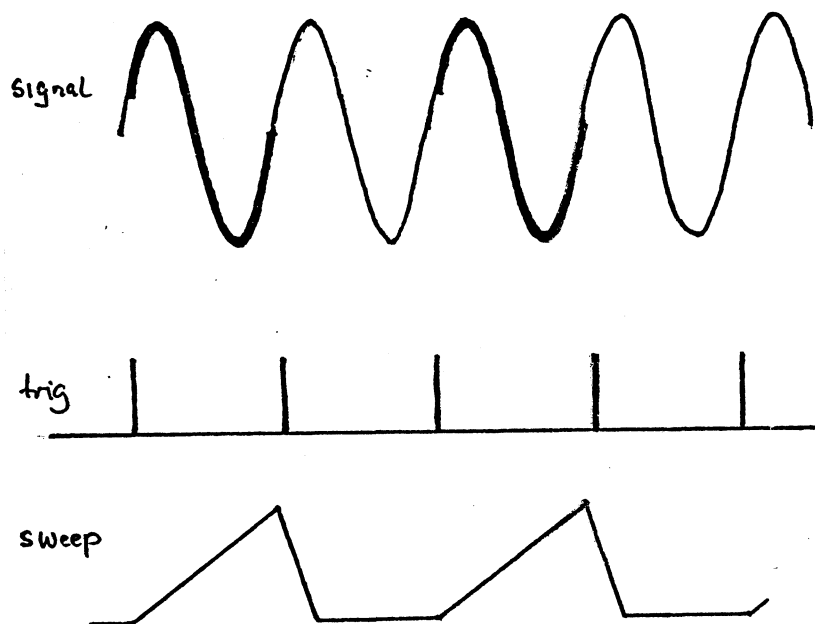


Fig.15

Dette sinussignal er uproblematisk at måle, men et sådant repetitiv signal eksisterer sjældent i et digitalt kredsløb.

Lad os se på en typisk digital målesituation,
hvor samme indstillinger anvendes.

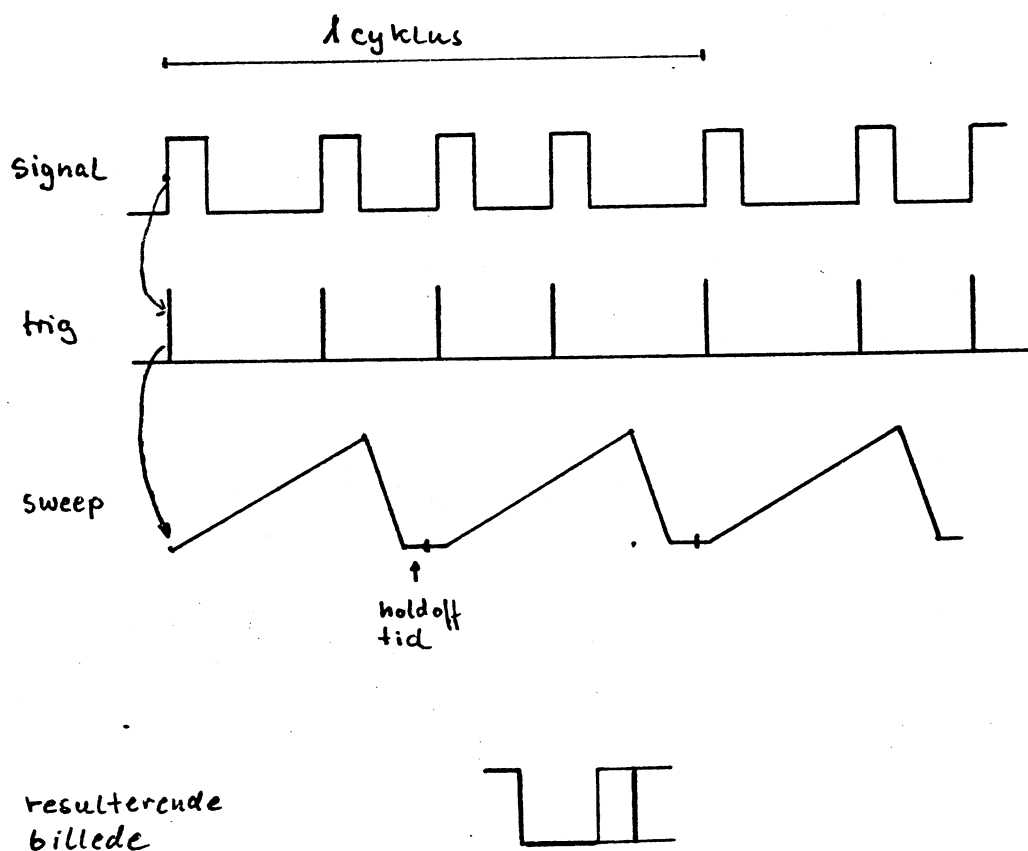


Fig. 16

Som det ses af fig. 16 vises altså hver anden gang
et forskelligt billede. Dette resulterer i et ubru-
geligt billede på skærmen, som afsløres ved, at
visse partier lyser kraftigere end andre. Dette bør
altid give anledning til mistanke !

Hvordan kan denne målefejl elimineres ?

Dette kan ske på to måder, nemlig:

- 1) Ved anvendelse af variabel hold off facilitet, hvis denne forefindes på det pågældende oscilloskop, eller
- 2) Ved anvendelse af en anden sweep hastighed.

Ved variabel hold off kan hvilepausen øges, og således fås en undertrykkelse af uønskede triggerimpulser. Fig. 17 illustrerer dette.

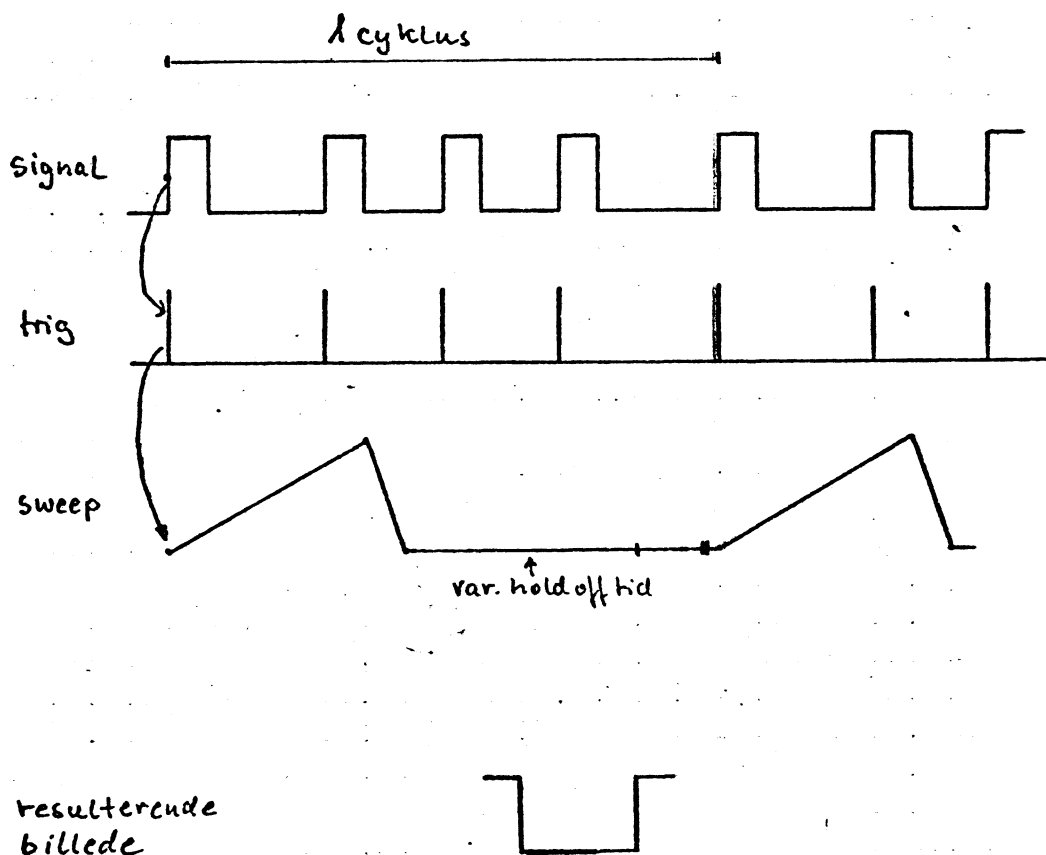


Fig. 17

Som det ses, kunne man således opnå et stabilt billede, men måske i dette tilfælde fås et forkert indtryk af signalets virkelige udseende.

Anvendes derimod en anden sweep hastighed kan et stabilt billede opnås, og det karakteristiske signalforløb registreres, som illustreret i fig. 18. Ulempen ved denne metode er dog den langsommere sweephastighed, som vanskeliggør eksakte tidsmålinger og specielt, hvor tidsrelationer mellem to forskellige signaler fra f.eks. kanal 1 og 2 ønskes kontrolleret.

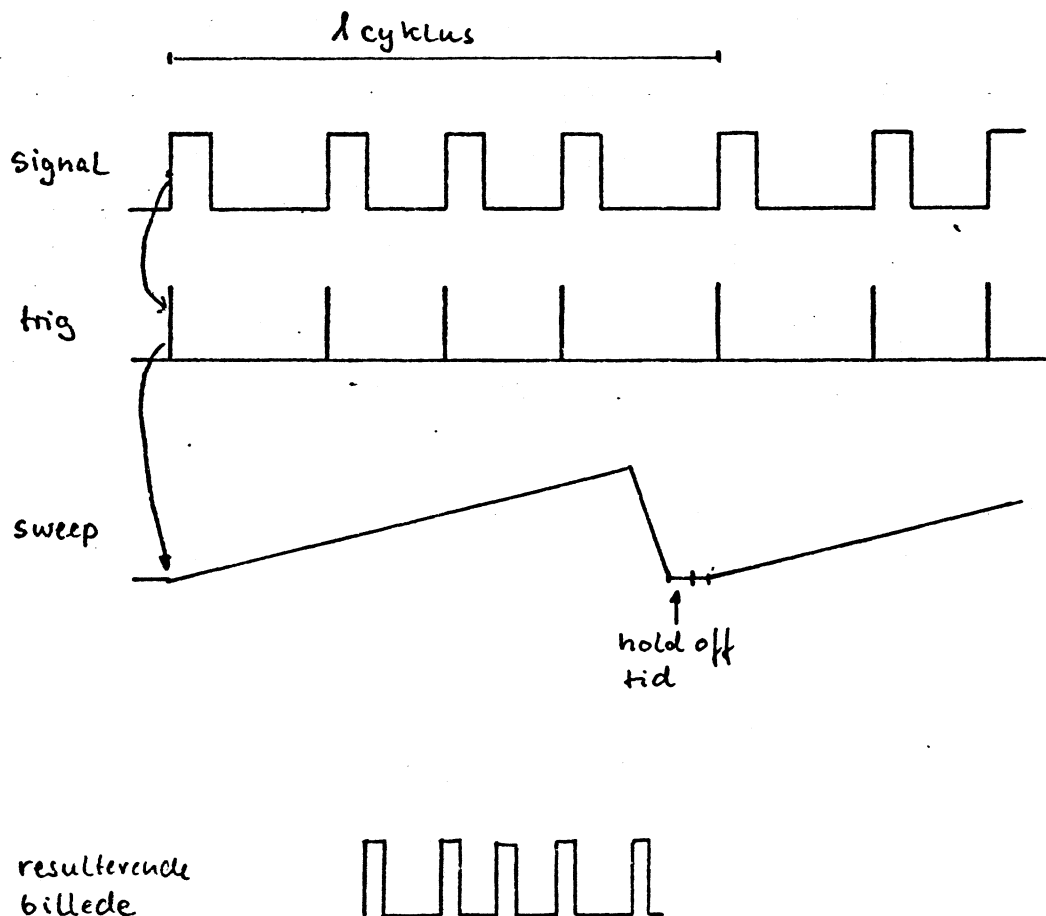


Fig. 18

I situationer, hvor der skal fokuseres på en bestemt impuls, bør sweep hastigheden øges netop når impulsen indtræffer. Dette kan ske ved anvendelse af et oscilloskop med delayed sweep funktion. Et sådant oscilloskop er forsynet med to sweep-generators, hvor sweepgenerator A trigges af målesignalet, som vist i fig. 19, medens generator B trigges på et bestemt niveau af generator B's rampespænding, som vælges af brugeren. Sweep B indstilles til en højere hastighed og kun dette sweep vises på skærmen. Herved ses kun den del af signalet (impuls), som ønskes kontrolleret.

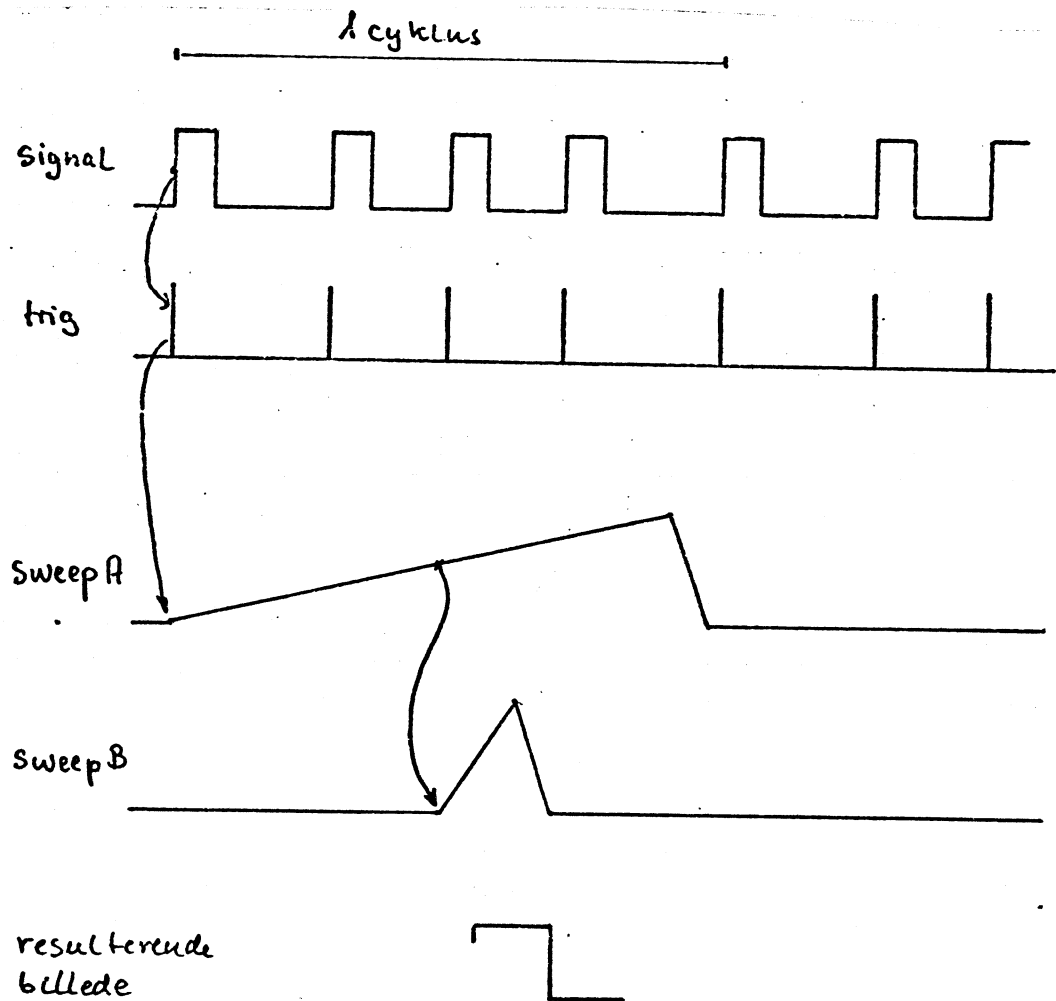


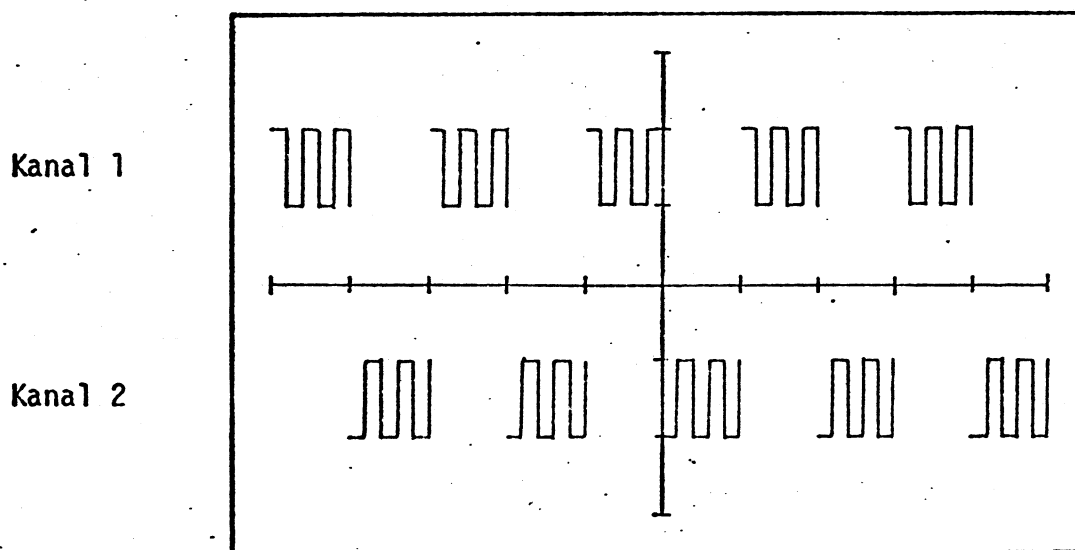
Fig. 19

Flerkanal - oscilloskop:

De gængse oscilloskoper er af "dual trace" typen, d.v.s. at to kanaler deler en elektronkanon. De to teknikker som benyttes er "CHOP" og "ALTERNATE".

Begge teknikker kan medføre, at nogen information i indgangssignalerne går tabt.

Chop-teknikken anvender en elektronisk switch som skifter mellem at vise de to kanaler. Chop-frekvensen er ca. 1 MHz. De to kanaler intensitetsmoduleres således, at hver kanal vises i ca. 0,5 usec. ad gangen. Ved høje sweephastigheder vil man opdage, at hver stråle ikke er sammenhængende. Den indgangsinformation, som vil mistes ved brug af chop, er den som forekommer på den ene kanal, medens den anden kanal betjenes. Fig. 20 viser et eksempel på den informationsmængde, som mistes ved anvendelse af chop-teknikken. Yderligere mistes information når chopperen skifter fra den ene kanal til den anden og i intervallet mellem hvert sweep.



Sweep 0,5 μ s/div.

Indgangssignaler: Firkant 5 MHz

Fig. 20

Alternate teknikken viser et helt sweep ad gangen.
Medens den ene kanal betjenes, går information på
den kanal tabt.

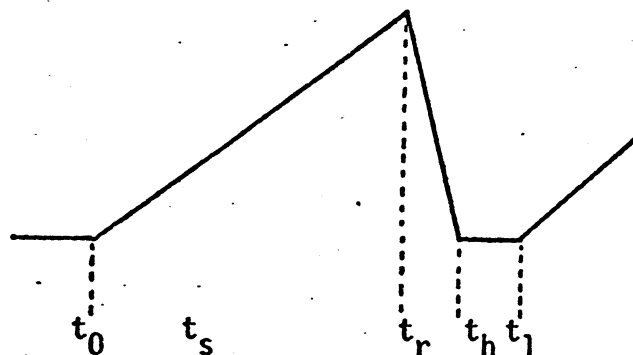


Fig. 21

Fig. 21 viser et sweep for et oscilloskop i alterna-
te mode. Viser dette sweep kanal 1 ved to vil kanal
2 først vises fra t_1 og information i kanal 2 i
tidsintervallet $T = t_1 - t_0$ vil mistes.

D.v.s. $T = \text{sweeptiden } (t_s) + \text{retur tiden } (t_r)$
+ holdetiden.

Omtalte problemer vil altid opstå ved anvendelse af
dual trace oscilloskoper.

Den sikreste måde at undgå sådanne problemer er
anvendelse "dual beam" eller "split beam" oscillo-
skoper. Desværre har disse typer oscilloskoper den
ulempe, at lineariteten imellem kanalerne kan
variøre p.g.a. de to særskilte elektronstråler,
og således virke generende ved referencemålinger.

4.7 Trigger analysator "Paratronic Model 10":

4.7.1 Triggeranalysatorens virkemåde:

En triggeranalysator er beregnet til anvendelse sammen med et oscilloskop. Analysatorens opgave er at generere en triggerpuls ved overensstemmelse mellem en bitkombination på adresseindgangene og en kombination, som vælges af brugeren ved hjælp af 4 "thumb wheel" omskiftere. Indgangskombinationen, d.v.s. triggerordet kan for dette instrument maksimalt bestå af 16 bit. Der kan vælges imellem tre forskellige triggermuligheder, nemlig:

- 1) Trigning uden delay, hvor trigning sker ved opnåelse af den forvalgte bitkombination.
- 2) Trigning med clockdelay, hvor trigning først sker N antal clockpulser efter opnåelse af den forvalgte bitkombination. Clocksignalet hentes fra måleobjektet.
- 3) Trigning med trigdelay, hvor trigning først sker efter N antal opnåede overensstemmelser mellem adressekombination og forvalg.

Udover nævnte funktion kan instrumentet operere i synkron eller asynkron "mode", som bestemmes via "Adress trigger" omskifteren.

I asynkron "mode" triggres oscilloskopet omgående ved opnåelse af overensstemmelse imellem forvalg og adresseinput, medens trigning i synkron "mode" synkroniseres med clocksignallets positive eller negative flanke afhængig af $\{ \}$ clockomskifterens position.

Triggeranalysatoren er udover nævnte adresse og clockindgange forsynet med 2 ekstra indgange - de såkaldte "qualify" indgange Q1 og Q0 -, der kan anvendes som enable signaler for henholdsvis adresse og clocksignal. Fig. 22 viser et blokdiagram af analysatoren.

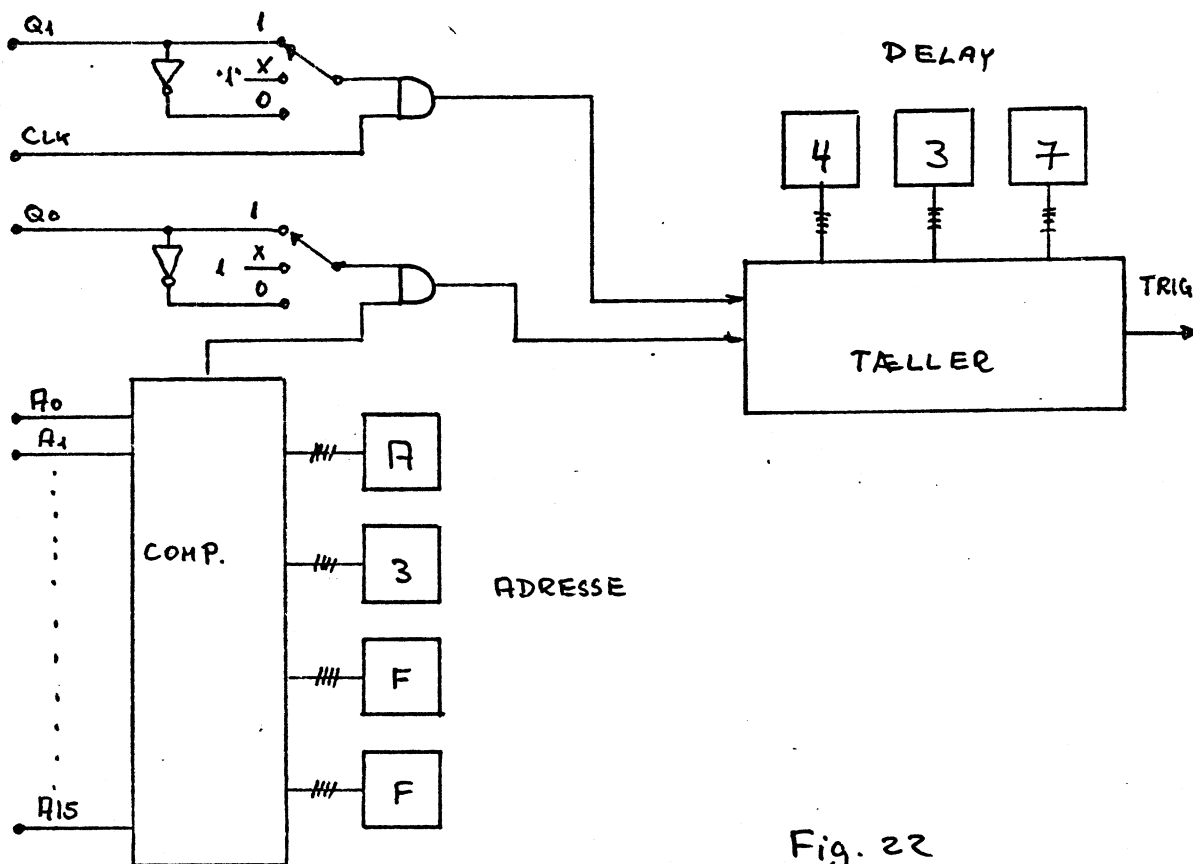


Fig. 22

4.7.2 Anvendelse af trigger analysator:

Trigger analysatoren anvendes som nævnt sammen med oscilloskop. Da oscilloskop også her skal anvendes til måling af pulser, må en god båndbredde og dermed kort stigtid ca. 10 nsec. kræves. Desuden skal oscilloskopet være forsynet med ekstern triggerindgang.

Fig. 23 viser en sammenkobling af triggeranalysator, oscilloskop og måleobjekt.

I viste opstilling anvendes ingen "qualify" signaler, hvorfor omskifterne for Q0 og Q1 skal sættes i pos. X.

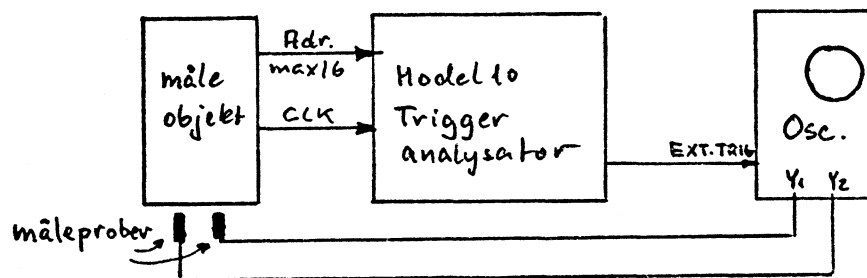


Fig 23

Anvendes synkron trigning bør det endvidere kontrolleres, hvornår adresseskiftene sker i forhold til det anvendte clocksignal. Sker adresseændringen f.eks. på den negative flanke af clocksignalet skal triggeranalyserens clockflankeselector sættes i stilling \int . Herved opnås, at adresseinformationen har stabiliseret sig inden triggeren udløses.

Triggerproben benyttes med fordel i situationer, hvor et digitalt signal skal kontrolleres ved en bestemt adressekombination, og af typiske kredsløb kan nævnes hukommelseskredsløb, som vist i fig. 24.

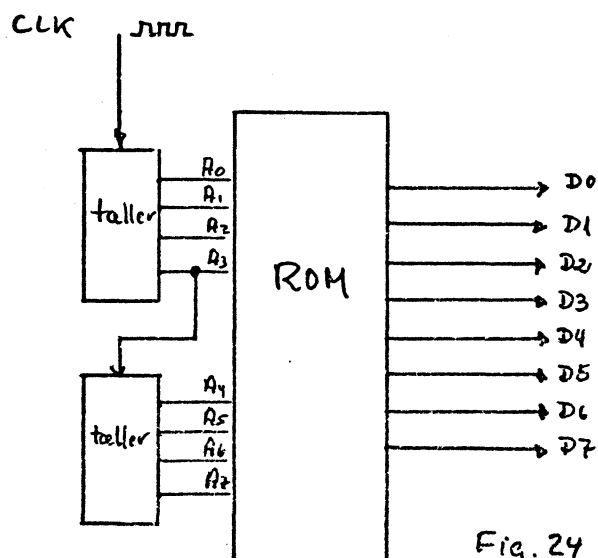


Fig. 24

I en fejlfindingssituation kan det her vise sig nødvendigt at kontrollere niveauerne på D0-D7 udgangene ved en given adressekombination, som via trigger analysatorens adresseselector indstilles. Da adressekombinationen imidlertid er meget kortvarig og bestemmes af systemets clockpulsperiode, kan det ofte være en fordel at anvende et dobbeltstråleoscilloskop og her f.eks. på CH1 at vise systemets clocksignal, medens CH2 anvendes til successiv måling af de logiske niveauer på D0-D7 udgangene. Ved hjælp af clocksignalet har man således en kontrol med, hvornår en ny adressekombination tilføres hukommelselementet. Fig.25 illustrerer dette, hvor trigning sker ved adresse 99H, og det logiske niveau på den pågældende D udgang registreres til logisk "1", medens adresse 100 H er log "0".

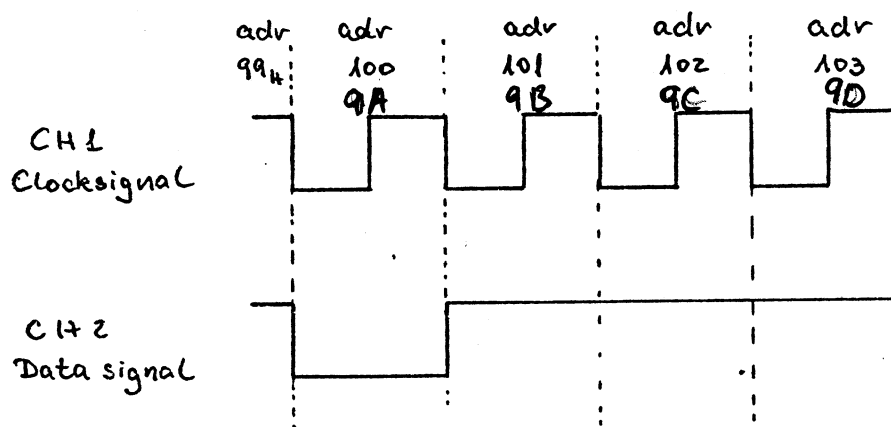


Fig. 25

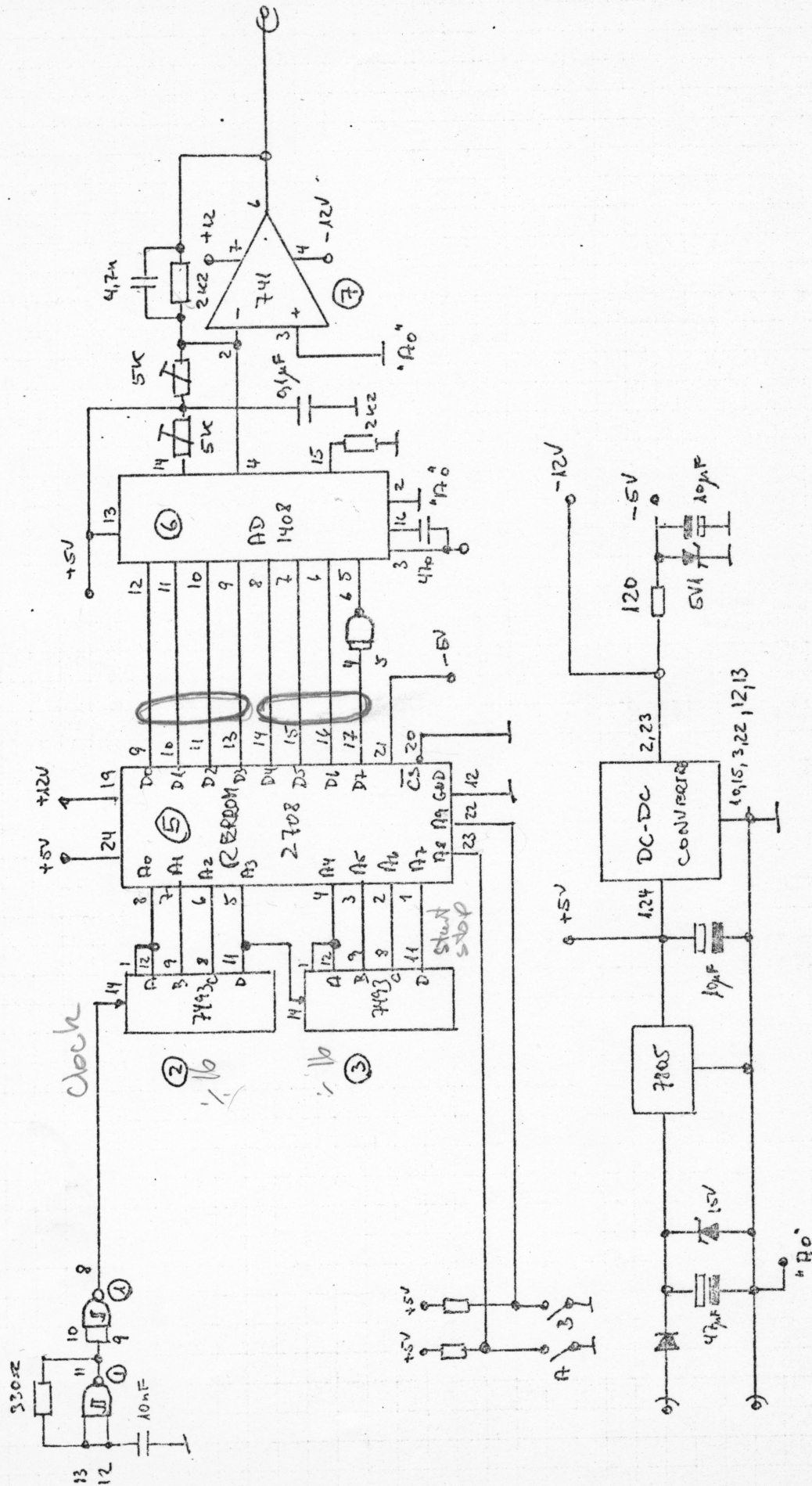
MSD / LSD

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	00	03	06	09	0C	0F	12	15	19	1C	1F	22	25	28	2B	2E
1	30	33	36	39	3C	3F	41	44	47	49	4C	4E	51	53	55	58
2	5A	5C	5E	60	62	64	66	68	6A	6C	6D	6F	70	72	73	75
3	76	77	78	79	7A	7B	7C	7C	7D	7E	7E	7F	7F	7F	7F	7F
4	7F	7F	7F	7F	7F	7F	7E	7E	7D	7C	7C	7B	7A	79	78	77
5	76	75	73	72	70	6F	6D	6C	6A	68	66	64	62	60	5E	5C
6	5A	58	55	53	51	4E	4C	49	47	44	41	3F	3C	39	36	33
7	30	2E	2B	28	25	22	1F	1C	19	15	12	0F	0C	09	06	03
8	00	FD	FA	F7	F4	F1	EE	EB	E7	E4	E1	DE	DB	D8	D5	D2
9	D0	CD	CA	C7	C4	C1	BF	BC	B9	B7	B4	B2	AF	AD	AB	A8
A	A6	A4	A2	A0	9E	9C	9A	98	96	94	93	91	90	8E	8D	8B
B	8A	89	88	87	86	85	84	84	83	82	82	81	81	81	81	81
C	81	81	81	81	81	81	82	82	83	84	84	85	86	87	88	89
D	8A	8B	8D	8E	90	91	93	94	96	98	9A	9C	9E	A0	A2	A4
E	A6	A8	AB	AD	AF	B2	B4	B7	B9	BC	BF	C1	C4	C7	CA	CD
F	D0	D2	D5	D8	DB	DE	E1	E4	E7	EB	EE	F1	F4	F7	FA	FD

DATA FOR SINUSFUNKTION 1 REPROH 8708

FRA ADRESSE 00 - FF.

FUNKTIONSGENERATOR.



Functionsgenerator

DATA

OK

def
4def
3

9	3F00 U860	3F00 ok	3500 ok
10	U860	V860 ok	V860 ok
11	F88A	F88A ok	F88A ok
13	48C4	48C4 ok	4864 ok
14	UA5H	2762 def	UA5H ok
15	960A	960A ok	960A ok
16	5807	CC34 def	5807 ok
17	C75U	C75U ok	PC75 def
mv			5041

Mätning med signalgenerator HP5004A
på Funktionsgenerator

start	F	fäldende
stop	F	fäldende
Clock	F	positiv

$$\overline{S} \quad \overline{M_1} \oplus (\overline{A} \oplus \overline{B})$$

$$\overline{M_1} \oplus (\overline{A}B + \overline{B}A)$$

$$M_1(\overline{A}B + \overline{B}A) + (\overline{M_1} \cdot \overline{\overline{A}B + \overline{B}A})$$

$$M_1\overline{A}B + M_1\overline{B}A + (\overline{M_1} \cdot (\overline{\overline{A}B} \cdot \overline{\overline{B}A})) =$$

$$M_1\overline{A}B + M_1\overline{B}A + [\overline{M_1} \cdot (A+B)(B+A)] =$$

$$M_1\overline{A}B + M_1\overline{B}A + M_1(\overline{A}B + \overline{B}B + \overline{B}A + A) =$$

$$M_1(\overline{A}B + \overline{B}A + \overline{A}B + \overline{B}A + \overline{B}B + A)$$

$$\overline{S} \quad M_1A + M_1\overline{A}B + M_1\overline{B}A$$

$$\overline{M_U} \quad \overline{A}B + \overline{M_1}(\overline{A}B) = \underline{\underline{\overline{A}B + \overline{M_1}\overline{A} + \overline{M_1}\overline{B}}}$$

M_1	B	A	S	M_U
0	0	0		0
0	0	1		0
0	1	0		
0	1	1		
1	0	0		0
1	0	1	0	
1	1	0	0	
1	1	1	0	

$$S = M_1 \oplus (A \oplus B)$$

$$M_0 = AB + M_1 \cdot (A + B) = AB + M_1 A + M_1 B$$

M ₁	B	A	S · M ₀	
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Print 6 ~ 7

	M	B	A	S	Mu
1	0	0	0	0	0
2	0	0	1	1	0
3	0	1	0	1	0
4	0	1	1	0	1
5	1	0	0	1	1
	1	0	1	0	1
	1	1	0	0	1
	1	1	1	1	1

← fehl Formelre
für B1 B2 von 2
Abgeleitet

Print 5

M	B	A	S	Mu
0	0	0	1	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	1
1	0	0	0	0
1	0	1	0	1
1	1	0	0	1
1	1	1	0	1

1. Teil p. 1. Ausgang af
B1

Ben 4 B1 source

OK

Print 3

M	B	A	S	MJ
0	0	0	1	0 X
0	0	1	1	0
0	1	0	0	0 X
0	1	1	0	1
1	0	0	0	0 X
1	0	1	0	1
1	1	0	1	1 X
1	1	1	1	1

S $\overline{M} \overline{B} \overline{A}$
 $\overline{M} \overline{B} \overline{A}$
 $M \overline{B} \overline{A}$
 $M B \overline{A}$

$\overline{M} \overline{A} B$
 $M \overline{A}$

Ben 1 ps B6 sweater

M	B	A	S	M _U
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	0 ÷
1	0	1	1	0 ÷
1	1	0	1	0 ÷
1	1	1	0	1 ÷

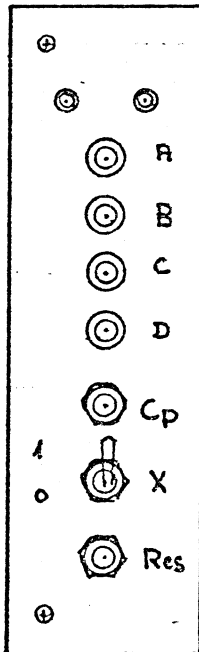
$M\bar{B}\bar{A}$ $M\bar{B}A$

MBA MBA

M kontakt defekt

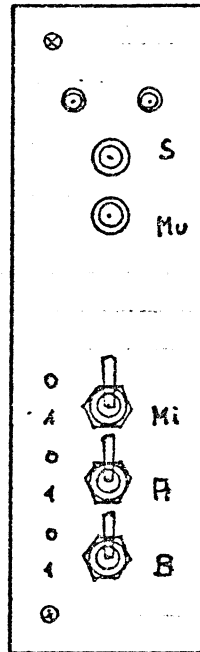
kontakt sluiting tel
stet

van 4 B_0 B3



Forplade til

Print nr. 1010



Forplade til

Print nr. 1020

$$\bar{X} = +$$

	A	B	C	D	
	0	0	0	0	Q
JK	11	00	00	00	
	1	0	0	0	Q+
JK	11	11	00	00	
	0	1	0	0	Q+
JK	11	00	00	00	
	1	1	0	0	Q+
JK	11	11	11	00	
	0	1	1	0	Q+
JK	11	00	00	00	
	1	1	1	0	Q+
JK	11	11	11	11	
	0	0	0	1	Q+
JK	11	00	00	00	
	1	0	0	1	Q+
JK	11	11	00	00	
	0	1	0	1	Q+
JK	11	00	00		
	0	1	0	1	Q+
JK	11	00	00	00	
	1	1	0	1	Q+

	A	B	C	D	
	0	0	0	0	Q
JK	11	00	00	00	
	1	0	0	0	Q+
JK	11	11	00	01	
	0	1	0	0	Q+
JK	11	00	00	00	
	1	1	0	0	Q+
JK	11	11	11	00	
	0	0	1	0	Q+
JK	11	00	00	00	
	1	0	1	0	Q+
JK	11	11	00	00	
	0	1	1	0	Q+
JK	11	00	00	00	
	1	1	1	0	Q+
JK	11	11	11	10	
	0	0	0	1	Q+
JK	11	00	00	00	
	1	0	0	1	Q+
JK	11	01	00	01	
	0	0	0	0	Q+

	A	B	C	D	
MY	1	1	0	1	Q
JK	11	01	11	00	
	0	0	1	1	Q+
JK	11	00	00	00	
	1	0	1	1	Q+
JK	11	11	00	00	
	0	1	1	1	Q+
JK	11	00	00	00	
	1	1	1	1	Q+
JK	11	11	11	10	
	0	0	0	1	Q+
					Q+
					Q+
					Q+
					Q+
					Q+
					Q+

HP

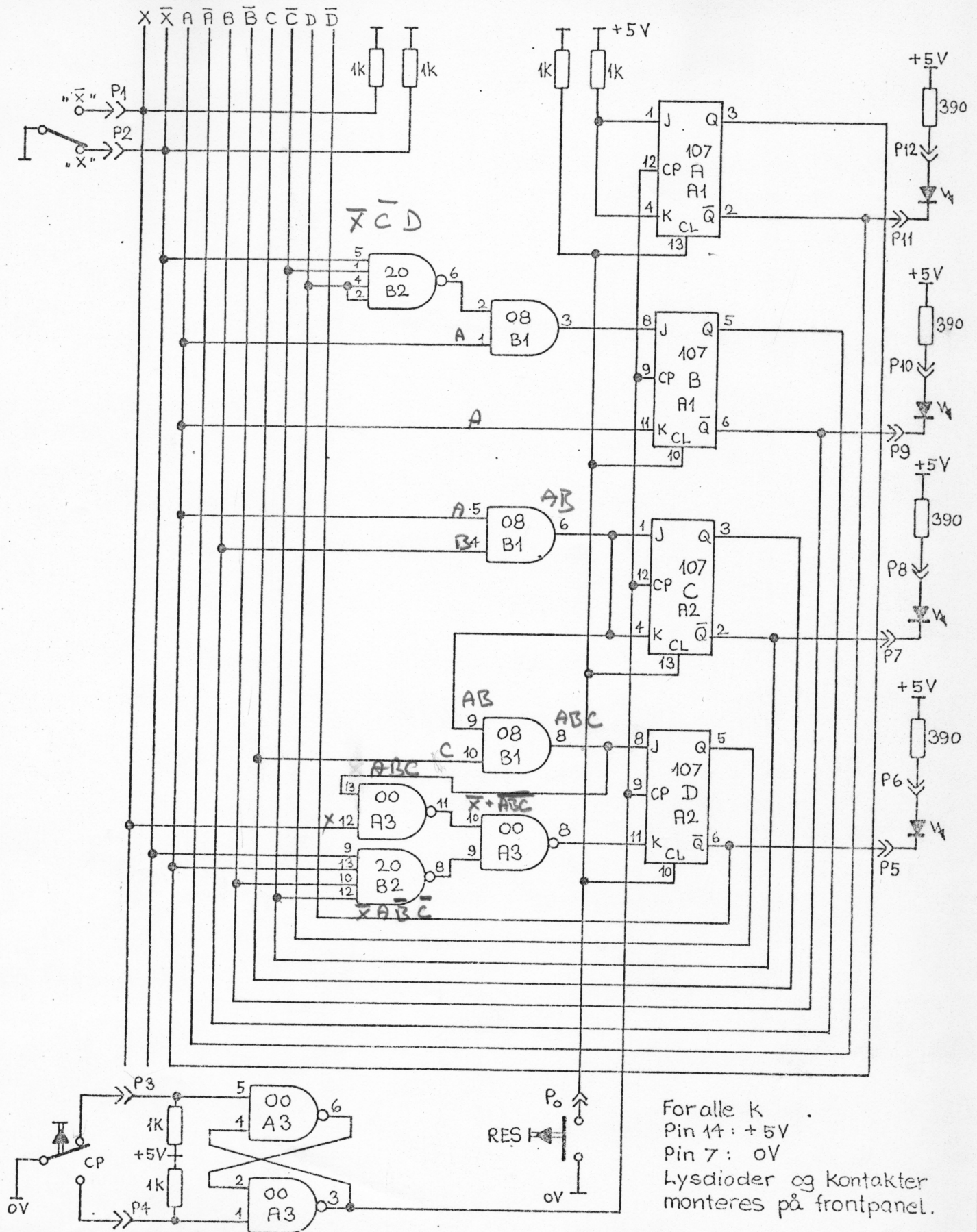
$$X = 1$$

	A	B	C	D	
	0	0	0	0	Q ₀
JK	11	00	00	00	
	1	0	0	0	Q ₊₁
JK	11	11	00	00	
	0	1	0	0	Q ₊₂
JK	11	00	00	00	
	1	1	0	0	Q ₊₂
JK	11	11	11	00	
	0	0	1	0	Q ₊
JK	11	00	00	00	
	1	0	1	0	Q ₊
JK	11	11	00	00	
	0	1	1	0	Q ₊
JK	11	00	00	00	
	1	1	1	0	Q ₊
JK	11	11	11	11	
	0	0	0	1	Q ₊
	11	00	00	00	
	1	0	0	1	Q ₊
	11	11	00	00	
	0	1	0	1	Q ₊

	A	B	C	D	
	0	1	0	1	Q
JK	11	00	00	00	
	1	1	0	1	Q +
JK	11	11	11	00	
	0	0	1	1	Q +
JK	11	00	00	00	
	1	0	1	1	Q +
JK	11	11	00	00	
	0	1	1	1	Q +
JK	11	00	00	00	
	1	1	1	1	Q +
JK	11	11	11	11	
	0	0	0	0	Q +
					Q +
					Q +
					Q +
					Q +
					Q +

[illegible]

Alle modst. CR 25



Print 7

X=0 X=1

0	0
1	1
2	2
3	3
4	4
5	5
6	6
7	7
8	8
9	9
0	0

JD = ugyldig
KD = move 1

~~ABC~~ X ~~ABC~~ X
~~1001~~ ~~1001~~

Ben 9 BZ må svare
sæner

Print 2

X=0 X=1

0	0
5	5
6	6
7	7
8	8
13	13
14	14
15	15
8	0

JC = må være 1

KC = ugyldig

AB skulle være 0

Skifter med en sekvens på 3

KC må styres og AB A2-1

JC må svare

Print 1

X=0 X=1

0	0
11	11
8	0
11	11

B og D skifter

JB og JD må være 1

AX ABC JB må svare

B 1 Gate defekt JD må være 1

Print 4

X=0 X=1

ingen sammenheng mellom telling
defekt klokke signal prelfanger defekt
Pul up modstand defekt
A 3 defekt (afledning i omvendt)

Print 1010

$$JA = 1$$

$$KA = 1$$

$$JB = A \cdot (\overline{X} \overline{C} D) = A(X + C + \overline{D}) = AX + AC + A\overline{D}$$

$$KB = A$$

$$JC = AB$$

$$KC = AB$$

$$JD = ABC$$

$$KD = A(BCX + \overline{A}\overline{B}\overline{C}\overline{X}) = A(\overline{B}\overline{C}\overline{X} + BCX)$$

X=0 X=1 Print nr 3

0	0
1	1
2	2
3	3
12	12
13	13
14	14
15	15
8	0
9	
0	

JD = 1 AB = 1 C skal være 0
 KD = ligegyldig ven 10 B1
 må succes

X=0 X=1 Print nr 5

0	0
1	1
2	2
1	1
2	2

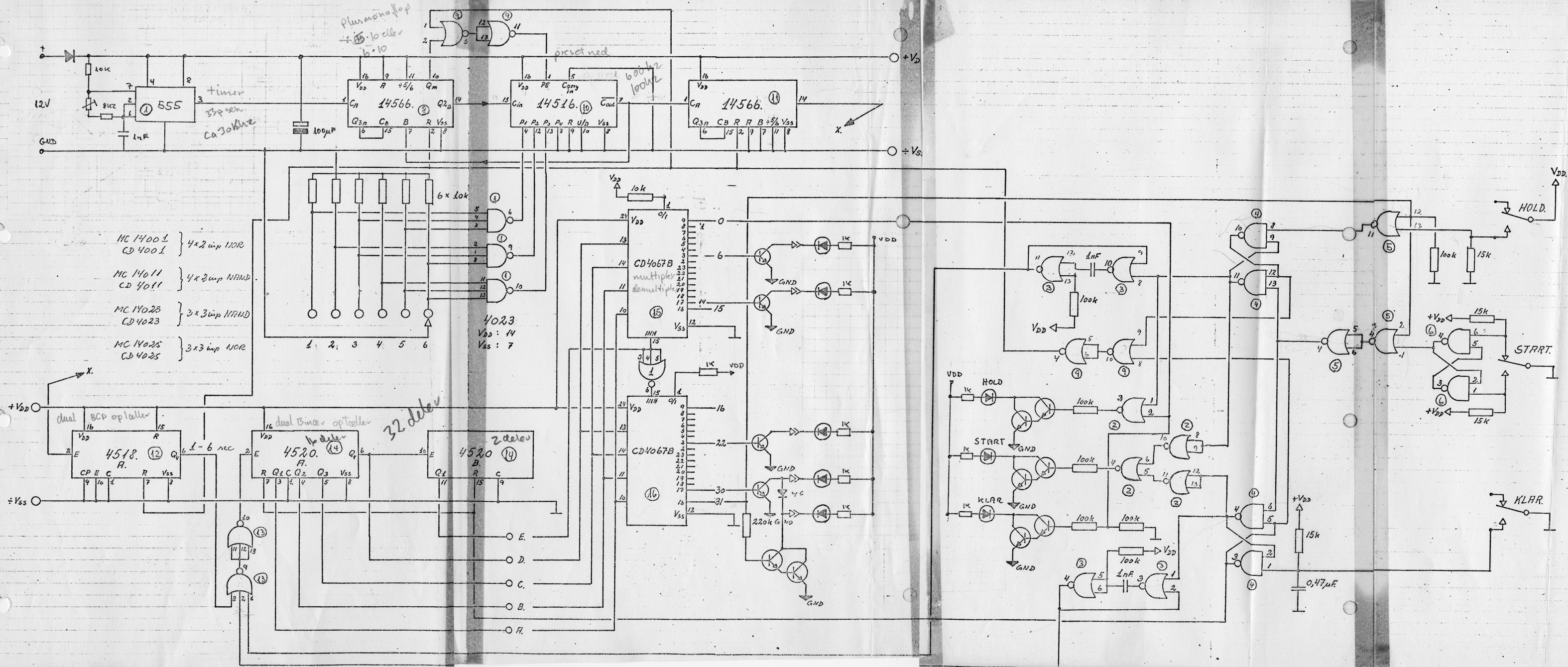
KB skal være 0 må være 1
 ven 11 A1 må succes

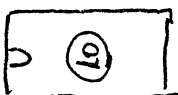
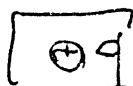
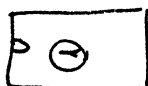
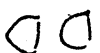
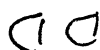
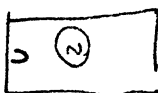
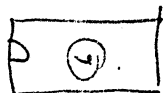
X=0 X=1 Print nr 6

0	0
4	4
8	8
5	12
8	0

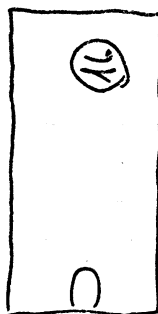
A starter ikke JA + KA kan ikke
 være 1 eller A får ingen clock
 JA + KA = 1 clockpulser kommer
 udgang QA må være defekt
 QB

A1 Ben 7 succes





D D



Component playing.

OF timer

KRAN STYRING

OP = A
 ned = B

T ₂	T ₁	X	Y
0	0	1	1
0	1	1	0
1	0	0	1
1	1	1	1

$$X = \overline{T_2} + T_1$$

$$Y = T_2 + \overline{T_1}$$

$$A = (\overline{Xa}) T_3 \cdot b$$

$$\frac{1000}{33} V$$

$$\frac{1}{33} \mu$$

$$100 \cdot 50 \cdot 6 \cdot 60$$

$$\begin{array}{r} 3600000 \\ 1,800,00 \end{array}$$

T ₃	T ₂	T ₁	A	B
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	0	0
1	0	0		
1	0	1		
1	1	0		
1	1	1		

TIME BASE GENERATOR

MC14566AL MC14566CL MC14566CP

INDUSTRIAL TIME BASE GENERATOR

The MC14566 industrial time base generator is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. This device consists of a divide-by-10 ripple counter and a divide-by-5 or divide-by-6 ripple counter to permit stable time generation from a 50 or 60 Hz line. By cascading this device as divide-by-60 counters, seconds and minutes can be counted and are available in BCD format at the circuit outputs. An internal monostable multivibrator is included whose output can be used as a reset or clock pulse providing additional frequency flexibility. Also a pin has been included to allow divide-by-5 counting for generating 1.0 Hz from European 50 Hz line.

- Negative Edge Triggered Counters for Ease of Cascading
- Pulse Shapers on Counter Inputs Accept Slow Input Rise Times
- Monostable Multivibrator Positive or Negative Edge Triggered
- Noise Immunity = 45% of V_{DD} typical
- Diode Protection on All Inputs

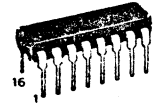
McMOS

(LOW-POWER COMPLEMENTARY MOS)

INDUSTRIAL TIME BASE GENERATOR



L SUFFIX
CERAMIC PACKAGE
CASE 620

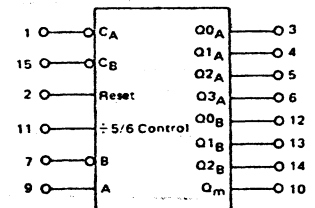


P SUFFIX
PLASTIC PACKAGE
CASE 648

MAXIMUM RATINGS (Voltages referenced to V_{SS} , Pin 8)

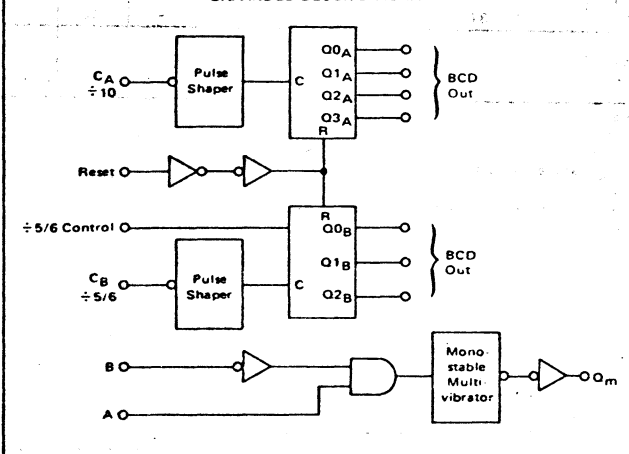
Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	+18 to -0.5 +16 to -0.5	Vdc
Input Voltage, All Inputs	V_{in}	V_{DD} to -0.5	Vdc
DC Current Drain per Pin	I	10	mAdc
Operating Temperature Range	T_A	-55 to +125 -40 to +85	$^{\circ}\text{C}$
Storage Temperature Range	T_{stg}	-65 to +150	$^{\circ}\text{C}$

BLOCK DIAGRAM



V_{DD} = Pin 16
 V_{SS} = Pin 8

EXPANDED BLOCK DIAGRAM



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields. However, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V_{in} and V_{out} be constrained to the range $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}).

MC14566 (continued)

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	VDD Vdc	Tlow*		25°C			Thigh*		Unit
			Min	Max	Min	Typ	Max	Min	Max	
Output Voltage "0" Level	Vout	5.0	—	0.01	—	0	0.01	—	0.05	Vdc
		10	—	0.01	—	0	0.01	—	0.05	
		15	—	0.05	—	0	0.05	—	0.25	
	"1" Level	5.0	4.99	—	4.99	5.0	—	4.95	—	Vdc
		10	9.99	—	9.99	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.75	—	
Noise Immunity [#] (ΔVout < 0.8 Vdc) (ΔVout < 1.0 Vdc) (ΔVout < 1.5 Vdc) (ΔVout < 0.8 Vdc) (ΔVout < 1.0 Vdc) (ΔVout < 1.5 Vdc)	VNL	5.0	—	—	1.5	2.25	—	1.4	—	Vdc
		10	3.0	—	3.0	4.50	—	2.9	—	
		15	4.5	—	4.5	6.75	—	4.4	—	
	VNH	5.0	1.4	—	1.5	2.25	—	1.5	—	Vdc
		10	2.9	—	3.0	4.50	—	3.0	—	
		15	4.4	—	4.5	6.75	—	4.5	—	
Output Drive Current (AL Device) (VOH = 2.5 Vdc) (VOH = 9.5 Vdc) (VOH = 13.5 Vdc) (VOL = 0.4 Vdc) (VOL = 0.5 Vdc) (VOL = 1.5 Vdc)	Source IOH	5.0	-0.62	—	-0.50	-1.7	—	-0.35	—	mA _{dc}
		10	-0.62	—	-0.50	-0.9	—	-0.35	—	
		15	-1.8	—	-1.5	-3.5	—	-1.1	—	
	Sink IOL	5.0	0.50	—	0.40	0.78	—	0.28	—	mA _{dc}
		10	1.1	—	0.90	2.0	—	0.65	—	
		15	4.2	—	3.4	7.8	—	2.4	—	
Output Drive Current (CL/CP Device) (VOH = 2.5 Vdc) (VOH = 9.5 Vdc) (VOH = 13.5 Vdc) (VOL = 0.4 Vdc) (VOL = 0.5 Vdc) (VOL = 1.5 Vdc)	Source IOH	5.0	-0.23	—	-0.20	-1.7	—	-0.16	—	mA _{dc}
		10	-0.23	—	-0.20	-0.9	—	-0.16	—	
		15	-0.69	—	-0.60	-3.5	—	-0.48	—	
	Sink IOL	5.0	0.23	—	0.20	0.78	—	0.16	—	mA _{dc}
		10	0.60	—	0.50	2.0	—	0.40	—	
		15	1.8	—	1.5	7.8	—	1.2	—	
Input Current	Iin	—	—	—	—	10	—	—	pA _{dc}	
Input Capacitance (Vin = 0)	Cin	—	—	—	—	5.0	—	—	pF	
Quiescent Dissipation (AL Device)	PQ	5.0	—	0.025	—	0.000025	0.025	—	1.5	mW
		10	—	0.10	—	0.00010	0.10	—	6.0	
		15	—	0.30	—	0.00023	0.30	—	18	
Quiescent Dissipation (CL/CP Device)	PQ	5.0	—	0.25	—	0.000025	0.25	—	3.5	mW
		10	—	1.0	—	0.00010	1.0	—	14	
		15	—	3.0	—	0.00023	3.0	—	42	
Power Dissipation**† (Dynamic plus Quiescent) (CL = 15 pF)	PD	5.0	PD = (1.5 mW/MHz) f + PQ							mW
		10	PD = (6.0 mW/MHz) f + PQ							
		15	PD = (13.5 mW/MHz) f + PQ							

*T_{low} = -55°C for AL Device, -40°C for CL/CP Device.T_{high} = +125°C for AL Device, +85°C for CL/CP Device.

#Noise immunity specified for worst-case input combination.

†For dissipation at different external load capacitance (C_L) use the formula:

$$P_T(C_L) = P_D + 1 \times 10^{-3} (C_L - 15 \text{ pF}) V_{DD}^2 f$$

where: P_T, P_D in mW (per package), C_L in pF, V_{DD} in Vdc, and f in MHz is input frequency.

**The formula given is for the typical characteristics only.

MC14566 (continued)

SWITCHING CHARACTERISTICS

Characteristics

Output Rise Time
 $t_r = (3.0 \text{ ns/pF}) C_L + 25 \text{ ns}$
 $t_r = (1.5 \text{ ns/pF}) C_L + 12 \text{ ns}$
 $t_r = (1.1 \text{ ns/pF}) C_L + 8.0 \text{ ns}$

Output Fall Time
 $t_f = (1.5 \text{ ns/pF}) C_L + 47 \text{ ns}$
 $t_f = (0.75 \text{ ns/pF}) C_L + 24 \text{ ns}$
 $t_f = (0.55 \text{ ns/pF}) C_L + 17 \text{ ns}$

Propagation Delay Time, Clock to Output
 $t_{PLH}, t_{PHL} = (1.75 \text{ ns/pF}) C_L + 90 \text{ ns}$
 $t_{PLH}, t_{PHL} = (0.70 \text{ ns/pF}) C_L + 300 \text{ ns}$
 $t_{PLH}, t_{PHL} = (0.53 \text{ ns/pF}) C_L + 200 \text{ ns}$

Turn-On Delay Time, Reset to Clock
 $t_{PHL} = (1.75 \text{ ns/pF}) C_L + 90 \text{ ns}$
 $t_{PHL} = (0.70 \text{ ns/pF}) C_L + 300 \text{ ns}$
 $t_{PHL} = (0.53 \text{ ns/pF}) C_L + 200 \text{ ns}$

Minimum Clock Pulse Width

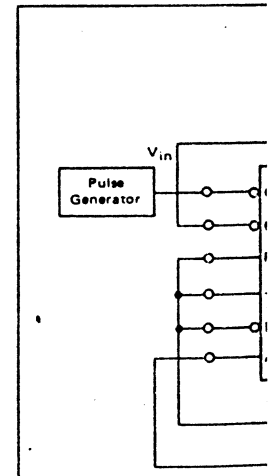
Minimum Reset Pulse Width

Maximum Clock Pulse Frequency

Maximum Clock Pulse Rise and Fall Time

Monostable Multivibrator Pulse Width

*The formula given is for the typical characteristics only.



MC14566 (continued)

SWITCHING CHARACTERISTICS* ($C_L = 15 \text{ pF}$, $T_A = 25^\circ\text{C}$)

Characteristic	Symbol	V_{DD}	Min		Typ	Max		Unit
			AL Device	CL/CP Device		AL Device	CL/CP Device	
Output Rise Time $t_r = (3.0 \text{ ns/pF}) C_L + 25 \text{ ns}$ $t_r = (1.5 \text{ ns/pF}) C_L + 12 \text{ ns}$ $t_r = (1.1 \text{ ns/pF}) C_L + 8.0 \text{ ns}$	t_r	5.0 10 15	— — —	— — —	70 35 25	175 75 55	200 110 80	ns
Output Fall Time $t_f = (1.5 \text{ ns/pF}) C_L + 47 \text{ ns}$ $t_f = (0.75 \text{ ns/pF}) C_L + 24 \text{ ns}$ $t_f = (0.55 \text{ ns/pF}) C_L + 17 \text{ ns}$	t_f	5.0 10 15	— — —	— — —	70 35 25	175 75 55	200 110 80	ns
Propagation Delay Time, Clock to Q3A $t_{PLH}, t_{PHL} = (1.75 \text{ ns/pF}) C_L + 1400 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.70 \text{ ns/pF}) C_L + 500 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.53 \text{ ns/pF}) C_L + 300 \text{ ns}$	t_{PLH}, t_{PHL}	5.0 10 15	— — —	— — —	1400 500 300	3000 1000 750	4500 1500 1000	ns
Turn-On Delay Time, Reset to Q3A $t_{PHL} = (1.75 \text{ ns/pF}) C_L + 900 \text{ ns}$ $t_{PHL} = (0.70 \text{ ns/pF}) C_L + 300 \text{ ns}$ $t_{PHL} = (0.53 \text{ ns/pF}) C_L + 200 \text{ ns}$	t_{PHL}	5.0 10 15	— — —	— — —	900 300 200	2000 600 450	3000 1000 750	ns
Minimum Clock Pulse Width	PW_C	5.0 10 15	— — —	— — —	400 125 90	750 250 180	1200 400 270	ns
Minimum Reset Pulse Width	PW_R	5.0 10 15	— — —	— — —	400 125 90	750 250 180	1200 400 270	ns
Maximum Clock Pulse Frequency	PRF	5.0 10 15	0.5 1.5 2.0	0.3 1.0 1.5	1.0 2.5 4.2	— — —	— — —	MHz
Maximum Clock Pulse Rise and Fall Time	t_r, t_f	5.0 10 15	No Limit No Limit No Limit	No Limit No Limit No Limit	— — —	— — —	— — —	—
Monostable Multivibrator Pulse Width	PW_{Q_m}	5.0 10 15	900 300 200	1200 400 300	2800 900 600	— — —	— — —	ns

*The formula given is for the typical characteristics only.

FIGURE 1 — POWER DISSIPATION TEST CIRCUIT AND WAVEFORM

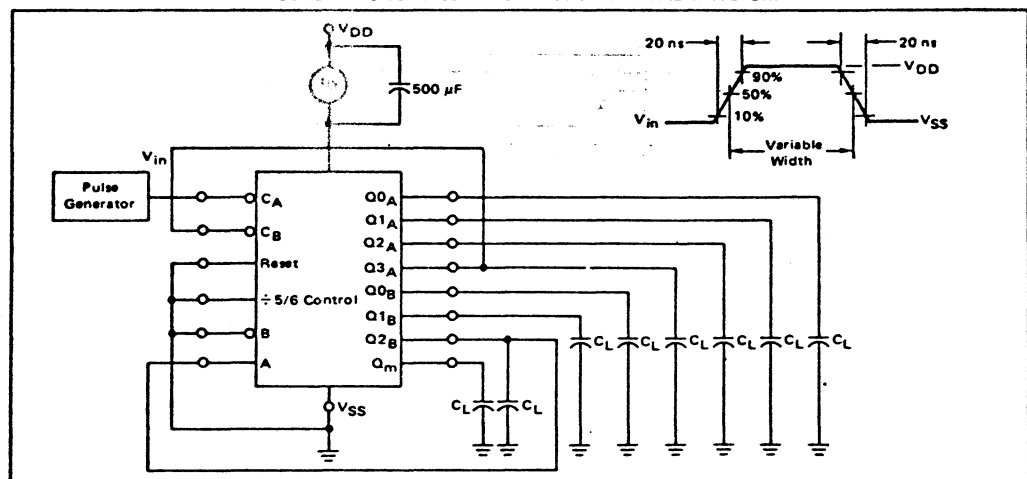
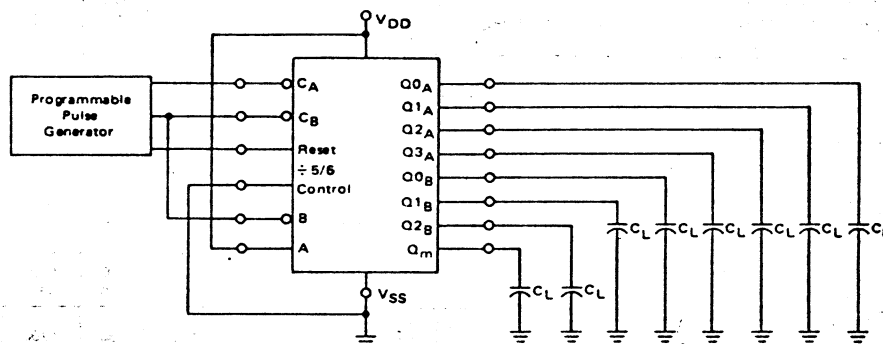
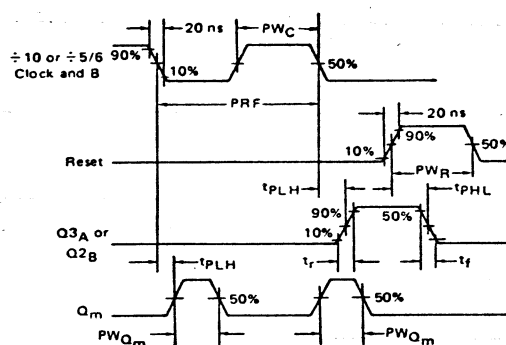


FIGURE 2 - SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



Note: Assume $\div 10$ Counter at "6" and $\div 5/6$ Counter at "2" at beginning of sequence.



Clock

Reset

Q0

Q1

Q2

Q3

Clock

Reset

Control

 $\div 5/6$

Q0

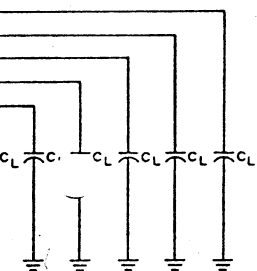
Q1

Q2

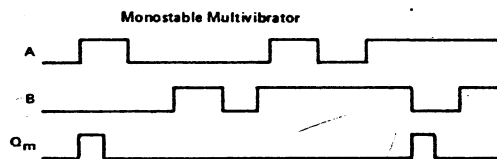
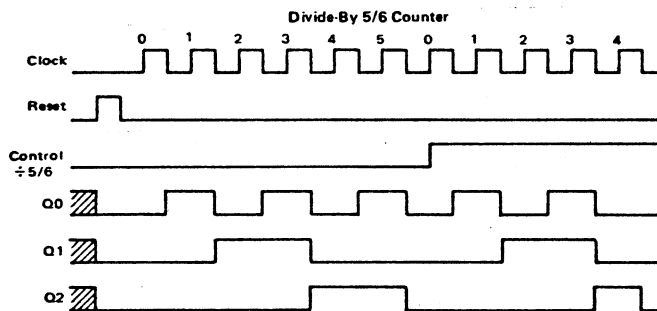
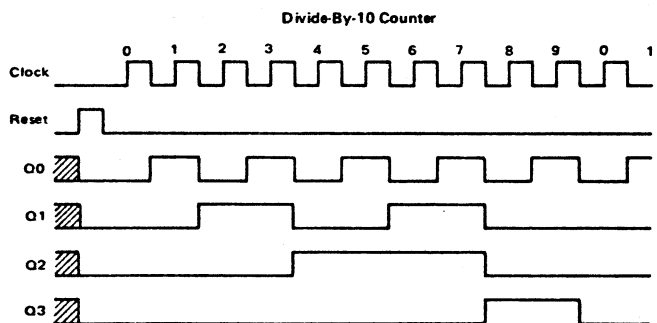
= Don't Care

MC14566 (continued)

ORMS

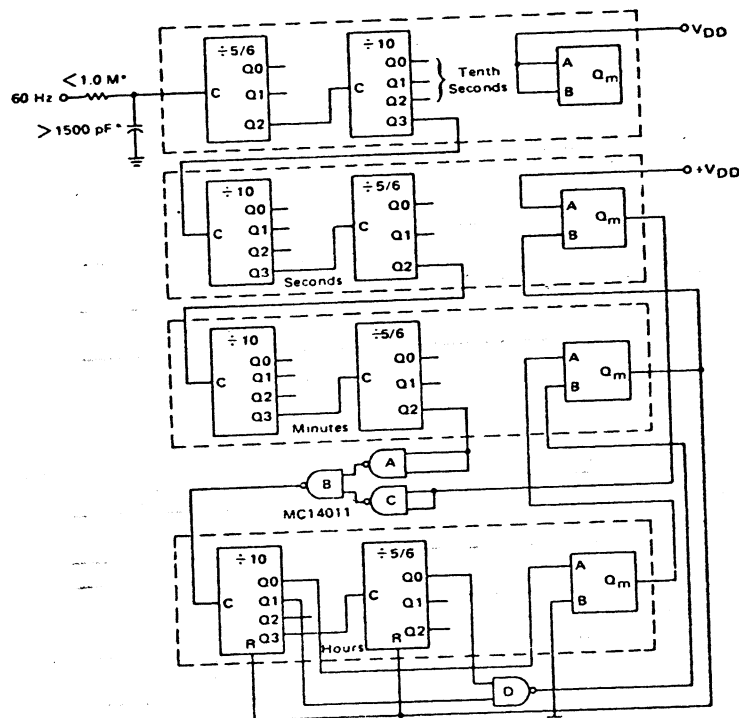


TIMING DIAGRAM



▨ = Don't Care

APPLICATION - 12 HOUR CLOCK



÷ 5/6 Control not shown = V_{SS}

Reset pins not shown = V_{SS}

*Care must be taken in the indicated circuit to filter line transients which may cause "false" counting.

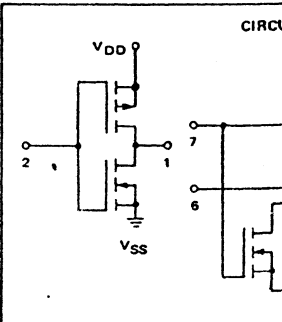
MC14
MC14
MC14

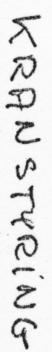
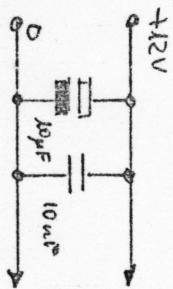
The MC14572 hex fur P-channel and N-channel monolithic structure. This primary use where low power is desired. The chip contain NAND gate.

- Quiescent Power Dissipation
- Noise Immunity = 45%
- Diode Protection on All Pins
- Single Supply Operation
- Fanout > 50
- Input Impedance = $10^9 \Omega$
- Logic Swing Independent
- NOR Input Pin Adjacent Inverter
- NAND Input Pin Adjacent Inverter
- NOR Output Pin Adjacent Application
- NAND Output Pin Adjacent Application

MAXIMUM RATINGS (Voltages rel

	Rating
DC Supply Voltage	— MC14 — MC14
Input Voltage, All Inputs	
DC Current Drain per Pin	
Operating Temperature Range	— MC14 — MC14
Storage Temperature Range	





$$A = (\overline{x+a}) \overline{b} = \overline{x} \overline{b} + a \overline{b} = \overline{b} (\overline{x+a})$$

$$B = (\overline{y+b}) \overline{a} = \overline{y} \overline{a} + b \overline{a} = \overline{a} (\overline{y+b})$$

$$A = \overline{b} (\overline{\overline{T_2 + T_1} + a}) = \overline{b} (\overline{T_2 T_1} + a)$$

$$B = \overline{a} (\overline{\overline{T_2 + T_1} + b}) = \overline{a} (\overline{T_2 T_1} + b)$$

$$A = \overline{b} a + \overline{b} \overline{T_2 T_1}$$

$$B = \overline{a} b + \overline{a} \overline{T_2 T_1}$$

$T_1 \backslash T_2$	0	0	1	1	1	0
0	0	0	0	0	0	0
1	0	0	0	0	0	0
2	0	0	0	0	0	0
3	0	0	0	0	0	0
4	0	0	0	0	0	0
5	0	0	0	0	0	0

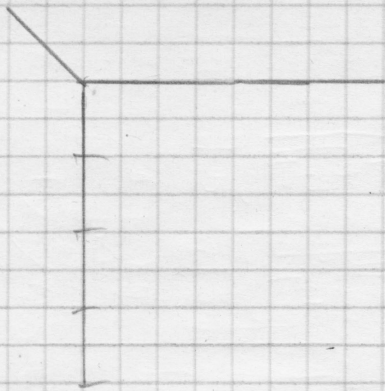
$$M = m(\overline{T_1} + \overline{T_2}) + \overline{T_3} + \overline{m}$$

$$N = n(\overline{T_2} + \overline{T_1}) + \overline{T_3} + \overline{n}$$

$T_1 \backslash T_2$	0	0	1	1	1	0
0	1	1	1	1	1	1
1	1	1	1	1	1	1
2	0	0	0	0	0	0
3	1	1	1	1	1	1
4	1	1	1	1	1	1

$T_1 \backslash T_2$	0	0	1	1	1	0
0	0	0	1	1	1	1
1	0	0	0	0	0	0
2	0	0	0	0	0	0
3	0	0	0	0	0	0
4	0	0	0	0	0	0

Print 2



Ben 10 1C 2 kortsluttet

Print 1

kan gå fra ned til op

$$\overline{\Phi_2} + \overline{I_1} + \overline{I_3}$$

Ben 13 1C 3 suener

Print 3

kan gå fra op til ned

Ben 7 1C 3 suener

Ved datatransmission forstås overføring af data til og fra samt mellem digitale systemer. Data kan overføres ved paralleltransmission eller ved serietransmission.

Ved paralleltransmission, der omtales i afsnit 7, overføres alle elementerne i et tegnsignal samtidigt. Paralleltransmission kræver lige så mange transmissionskanaler, som der er elementer i tegnsignalet.

Ved serietransmission overføres elementerne i tegnsignalet efter hinanden på én transmissionskanal.

Inden for både parallel- og serietransmission taler man om, at driftformen kan være simplex eller duplex.

Ved simplex transmission kan datatransmissionen kun ske i én retning.

Såfremt datatransmissionen kan ske i begge retninger (f.eks. både til og fra et databehandlingsanlæg), tales der om duplex transmission.

Ved duplex transmission skelnes mellem fuld duplex og halv duplex.

Ved fuld duplex kan overføringen af data ske samtidigt i begge retninger.

Kan overføringen ske i begge retninger, men ikke samtidig, er driftformen halv duplex.

Et datatransmissionssystem bestående af en sender, et transmissionskredsløb og en modtager betegnes som et synkronsystem, når senderen og modtageren er synkroniserede.

Såfremt sender og modtager ikke er synkroniserede, betegnes systemet som et asynkronsystem.

For synkronsystemer er modtagerens arbejdshastighed således bestemt af senderens arbejdshastighed.

Styringen af modtagerens arbejdshastighed kan ske ved overføring af særlige styresignaler = synkroniseringssignaler eller ved i modtageren at udskille synkroniseringssignaler af de modtagne informationsbærende digitale signaler.

Ved asynkron datatransmission, som skal behandles her, sendes ingen særlige styresignaler til modtageren. Synkroniseringen sker ved, at hver karakter (serie på et bestemt antal bit) omsluttet af en startbit og en eller flere stopbit. (Se afsnit 6.1.1). Når således hver karakter er forsynet med separate start/stopbit, er det ikke nødvendigt kontinuerligt at sende data over transmissionslinien. Dette er en fordel, der specielt er værdifuld, når f.eks. data fra et tastatur overføres.

6.1 Asynkron serietransmission:

Ved asynkron seriel datatransmission mellem et digitalt system og en ydre enhed indgår et antal hardwarekomponenter. Systemkonfigurationen afhænger af både det digitale system, den ydre enhed og den kommunikationsvej, der benyttes.

Da digitale systemer ofte arbejder med en datarepræsentation på parallel form, er det et af dataterminaludstyrets hovedformål at konvertere fra parallel til seriel datarepræsentation - og omvendt.

Ved dataoverføring over det offentlige telefonnet er det nødvendigt at indkoble en modulator/demodulator (MODEM) i begge ender af telefonnettet.

Blokdiagrammet fig. 6.1 viser nogle typiske systemkomponenter i et datatransmissionssystem.

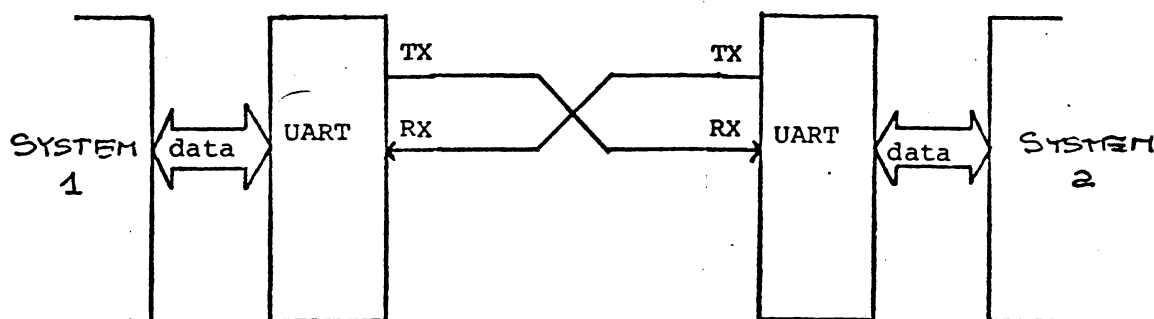


Fig. 6.1 Datatransmissionssystem.

undersøges *5. Funktion*
Komponenten UART (Universal Asynchronous Receiver Transmitter) er den komponent, der styrer transmissionsforløbet, d.v.s. konverterer data til og fra seriel form, tilføjer start- og stopbit, melder til datamat eller ydre enhed, at data er modtaget o.s.v. En typisk UART-komponent er beskrevet i afsnit 6.2.

6.1.1 Dataformat ved asynkron transmission:

Et typisk serielt dataformat er vist i fig. 6.2.

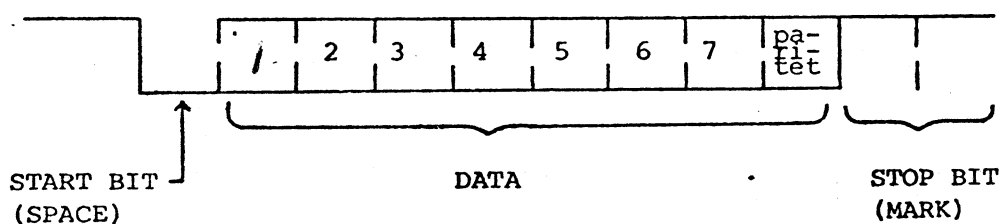


Fig 6.2. Typisk dataformat.

Dataformatet kan afgive fra det på fig. 6.2 viste ved f.eks. at indeholde flere eller færre databit, ingen paritetsbit, een stopbit i stedet for to. Det "høje" niveau kaldes MARK og det "lave" niveau kaldes SPACE. Ved transmission er det UART'ens opgave at generere startbit, stopbit og en evt. paritetsbit.

Ved modtagning vil UART'en undersøge om formatet er korrekt, d.v.s. undersøge for korrekt paritet og antal stopbit.

Da dataformatet er bestemt af brugeren, vil man ofte se, at UART-komponenten er programmérbar, d.v.s. den kan indstilles til at sende og modtage nøjagtig det format, brugeren ønsker.

6.1.2. Transmissionshastighed:

Ordet transmissionshastighed er ikke særlig veldefineret. Hvad dækker begrebet ?

Hvis vi taler om den hastighed, hvormed tegn i en given kode kan overføres har vi ikke særlig eksakt defineret udstyrets evne til at overføre data. Antallet af tegn er bestemt af det givne dataformat, f.eks. om der sendes paritetskontrolbit og antallet af stopbit. Vi må altså lede efter et begreb, der entydigt fortæller om udstyrets evne til at overføre data.

Her bruger vi modulationshastigheden. Modulationshastigheden er den hastighed, hvormed et system er i stand til at ændre tilstand. D.v.s. for transmission af binære data er det et udtryk for, hvor ofte der kan skiftes mellem de to betydende tilstande, nemlig de binære værdier "0" og "1".

Enheden for modulationshastigheden kaldes BAUD.

Dataformatet på fig. 6.2 er opbygget af et vist antal elementer f.eks. startbit, 8 databit o.s.v. Alle elementerne i dataformatet har samme varighed. Når alle elementer i signalet har samme varighed kaldes et enkelt element for et enhedselement. Startbitten har ét enhedselements længde.

Har det korteste interval (enhedselementet) i en signalfølge varigheden T , defineres disse signa-
lers modulationshastighed som $\frac{1}{T}$ BAUD.

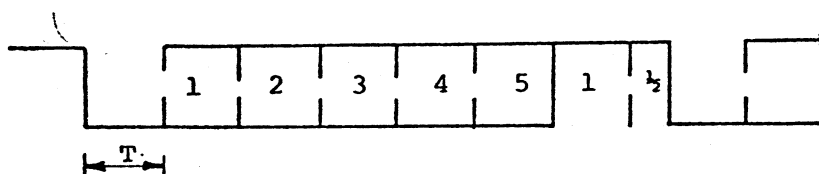


Fig. 6.3. Dataformat for telex.

Fig. 6.3 viser dataformatet for telextransmission. Startbitten består af ét enhedselement med en varighed på 20 msek.

Modulationshastigheden for telex kan da udregnes til:

$$\frac{1}{20 \text{ msek}} = 50 \text{ BAUD}$$

Sammenhængen mellem det antal tegn, der kan overføres pr. minut, kan udregnes når det eksakte dataformat kendes.

Bemærk! Telex benytter 5 databit og 1,5 stopbit.

Maksimalt kan telex overføre: $60 \times \frac{50}{1+5+1,5} = 400$ tegn pr. minut.

Maksimal modulationshastighed over det offentlige telefonnet er i Danmark 300 BAUD. (Systemer for transmission over telefonnettet med en hastighed på op til 1600 BAUD findes).

I nogle tilfælde er det datakommunikationsudstyret der begrænser hastigheden; i andre tilfælde kan det være den ydre enhed.

F.eks. er en teletype (TTY) i stand til at skrive 10 ASCII-karakterer i sekundet. En ASCII-karakter er kodet binært og består af 7 bit.

Ved at benytte et dataformat på 1 startbit, 7 databit, 1 paritetsbit og 2 stopbit (11 enhedselementer) fås da, at den maksimale modulationshastighed for TTY'en bliver på $10 \times 11 = 110$ BAUD.

Det maksimale antal ASCII-karakterer, der kan overføres på det offentlige telefonnet i Danmark er 30 karakterer pr. sek. Dette antal opnås ved kun at benytte én stopbit, således at dataformatet er på 1 startbit, 7 databit, 1 paritetsbit og 1 stopbit (10 enhedselementer).

6.2 Transmissionskredsløb:

6.2.1 UART-komponenter:

I de senere år har det kunnet lade sig gøre at fremstille integrerede kredsløb med meget stor kompleksitet.

Flere fabrikanter af komplekse integrerede kredsløb markedsfører specielle dataterminalkredsløb, der direkte kan tilkobles et digitalt system eller en ydre enhed, med det formål at være interface-enhed mellem kommunikationsudstyret og det digitale udstyr.

Hele den nødvendige interfacefunktion er indeholdt i en enkelt kreds; og ofte er kredsene programmerbare, således at forskellige dataformater kan genereres og modtages. F.eks. 5,6,7 eller 8 bit dataord, lige eller ulige paritet og 1 eller 2 stopbit.

Det at kredsen er programmerbar bevirker, at en stor funktionsfleksibilitet opnås; deraf navnet Universal Asynchronous Receiver Transmitter. (UART).

I det følgende gennemgås blokdiagrammet af en typisk UART-komponent.

Blokdiagrammet fig. 6.4 er hentet fra Texas Instruments UART TMS 6011, der er en typisk repræsentant for UART-komponenterne, hvad angår både funktion og fleksibilitet.

6.2.2 Typisk UART (TMS 6011):

Introduktion:

TMS 6011 er en enkelt integreret kreds, designet til at skabe interface mellem serielt kommunikationsudstyr og databehandlingsudstyr. Ved transmission konverteres parallelle data til serielle; og ved modtagning accepteres serielle data fra én linie og konverteres til parallelle data.

Fig. 6.4 viser et funktionsblokdiagram af enheden, og fig. 6.5 viser ben-konfigurationen. Det serielle ord vil have start-, data- og stopbit. Paritetsbit kan både genereres og testes.

Modtagersektionen vil godtage de modtagne data ved at checke for korrekt paritets-, start- og stopbit. Data konverteres til parallel form. Transmitteren vil acceptere parallelle data, konvertere dem til seriel form og generere start-, paritets- og stopbit.

Modtager- og transmitterdelen er adskilte, og enheden kan operere i fuld duplex. For at tillade stor operationsfleksibilitet er enheden programmerbar.

Den kan operere i fuld duplex eller i halv duplex. Længden af dataordet kan vælges eksternt til en længde på 5,6,7 eller 8 bit. Modulationshastigheden (BAUD) styres af en ekstern generator. Paritetsbitten, som genereres ved transmission og testes ved modtagning, kan vælges enten som lige eller ulige paritet. Det er også muligt helt at frakoble paritetsbitten. Dataregistrene er statiske, og vil holde et ord, indtil et nyt ord indlæses. Alle udgange (undtagen TROutput og TREmpty) har Three-state udgang, hvilket tillader umiddelbar forbindelse til data- og kontrolbus.

TMS 6011 JC, NC

ASYNCHRONOUS DATA INTERFACE (UART)

functional block diagram

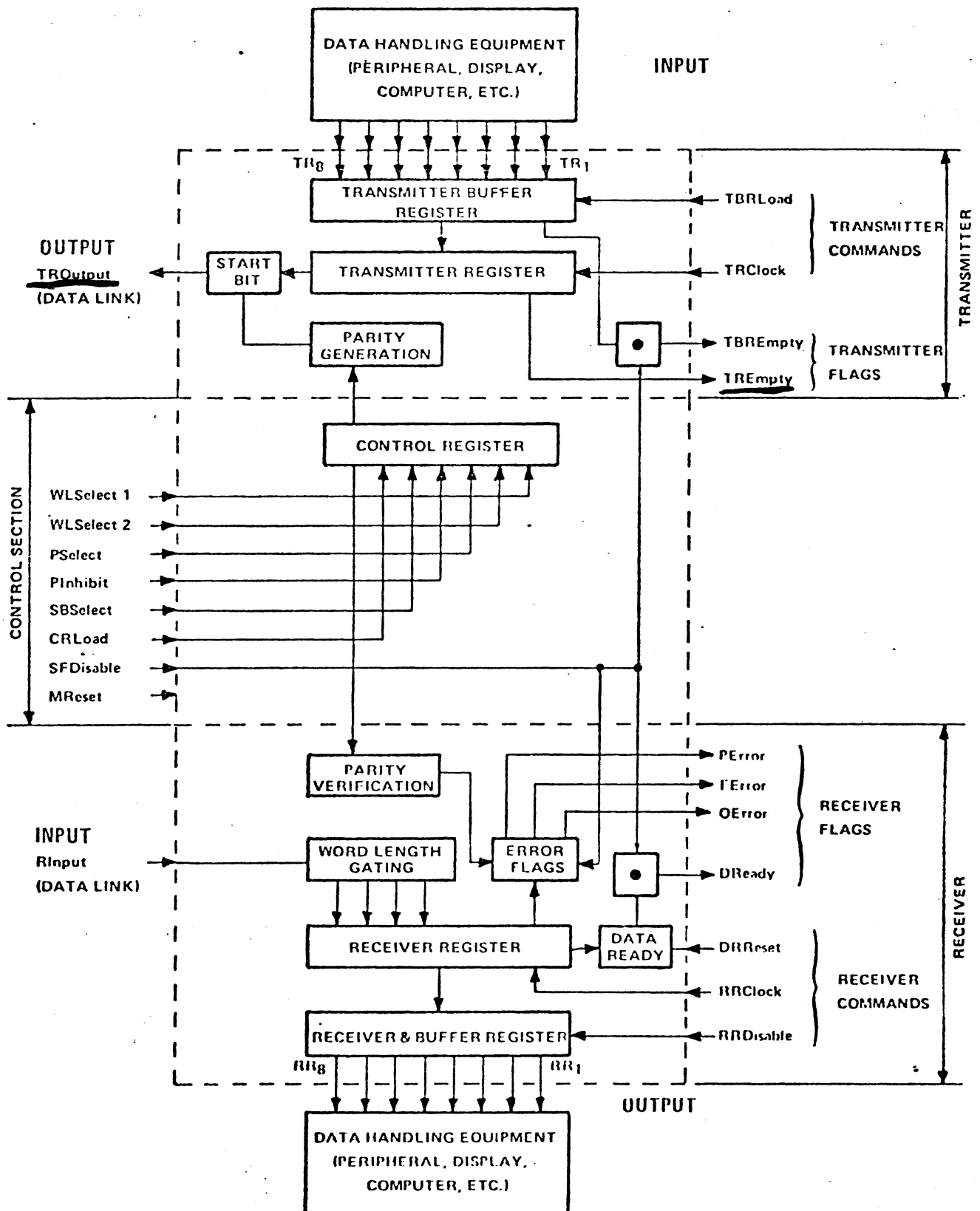


Fig. 6.4. Funktionsblockdiagram TMS 6011 - UART
(Texas Instruments).

TMS 6011 JC, NC ASYNCHRONOUS DATA INTERFACE (UART)

mechanical data and pin assignment

The device is available in both a 40-pin hermetically sealed ceramic dual-in-line package (TMS 6011 JC) and a 40-pin plastic package (TMS 6011 NC). These packages are designed for insertion in mounting-hole rows on 0.600-inch centers.

VSS	VSS Power Supply	1	40	Transmitter Register Clock	TRC
VGG	VGG Power Supply	2	39	Parity Select	PS
VDD	VDD Power Supply	3	38	Word Length Select	WLS ₁
RRD	Receiver Register Disable	4	37	Word Length Select	WLS ₂
RR ₈	Receiver Holding Register Data	5	36	Stop Bit(s) Select	SBS
RR ₇	Receiver Holding Register Data	6	35	Parity Inhibit	PI
RR ₆	Receiver Holding Register Data	7	34	Control Register Load	CHL
RR ₅	Receiver Holding Register Data	8	33	Transmitter Register Output	TR ₈
RR ₄	Receiver Holding Register Data	9	32	Transmitter Register Output	TR ₇
RR ₃	Receiver Holding Register Data	10	31	Transmitter Register Output	TR ₆
RR ₂	Receiver Holding Register Data	11	30	Transmitter Register Output	TR ₅
RR ₁	Receiver Holding Register Data	12	29	Transmitter Register Output	TR ₄
PE	Parity Error	13	28	Transmitter Register Output	TR ₃
FE	Framing Error	14	27	Transmitter Register Output	TR ₂
OE	Overrun Error	15	26	Transmitter Register Output	TR ₁
SFD	Status Flags Disable	16	25	Transmitter Register Output	TRO
RRC	Receiver Register Clock	17	24	Transmitter Register Empty	TRE
DRR	Data Received Reset	18	23	Transmitter Buffer Reg. Load	TBRL
DR	Data Ready	19	22	Transmitter Buffer Reg. Empty	TBRE
RI	Receiver Input	20	21	Master Reset	MR

TTL interface circuit

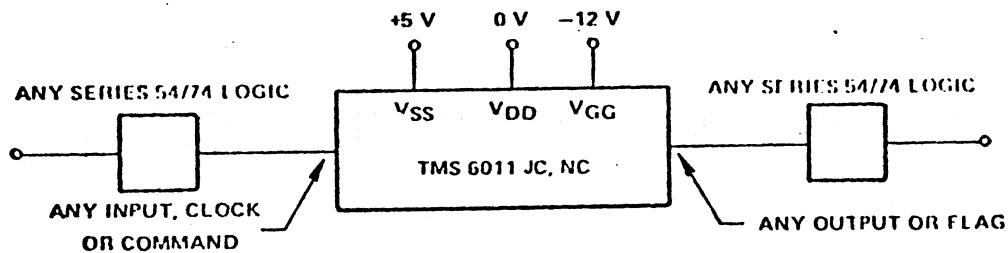


Fig. 6.5. TMS 6011 (UART).

(Texas Instruments).

Operation:

Enheden kan opdeles i tre separate sektioner:

- 1) Transmitter
- 2) Modtager
- 3) Fælles kontrolsektion.

Transmitter- og modtagersektionerne er uafhængige, medens kontrolsektionen styrer både transmitter og modtager.

Transmittersektion:

Parallelle ind-data modtages på indgangen af transmitter buffer registeret, TR1 til TR8. En "lav" på transmitter buffer register load, TBRLoad, vil indlæse dataordet i transmitter buffer registeret. Dataordet overføres til transmitter registeret når TBRLoad signalet går fra "lav" til "høj". Hvis transmittersektionen allerede sender (indikeret ved "lav" på TREmpty), forsinkes indlæsningen i transmitterregisteret, og det nye dataord holdes i transmitter buffer registeret, indtil den igangværende transmission er til ende. Fig. 6.6. illustrerer dette forhold.

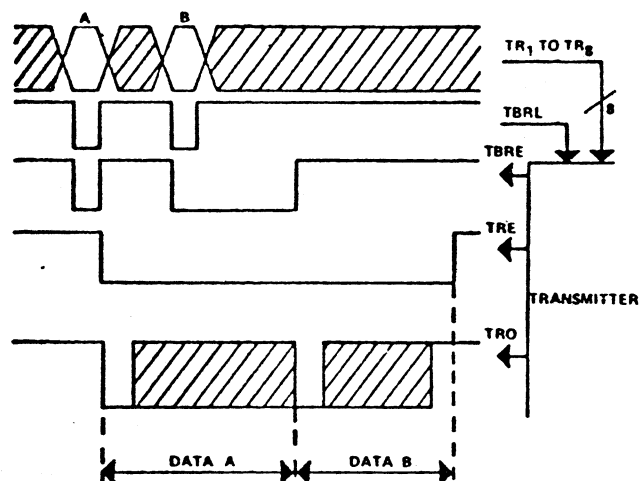


Fig. 6.6 Transmitteroperation ved høj hastighed.

(Texas Instruments).

Serielle data skiftes ved hjælp af transmitter register Clock, TRClock, ud af TROutput terminalen. Modulationshastigheden er 16 gange lavere end referencesignalet, TRClock. Når der ikke transmitteres data, er TROutput altid "højt". Starten på en datatransmission indledes ved, at TROutput går fra "høj" til "lav".

Transmitteren er forsynet med to flag. En "høj" på transmitter buffer register empty, TBREempty, flaget, indikerer, at et ord er blevet indlæst i transmitter registeret, og at transmitter buffer registeret nu er klar til at modtage et nyt ord. En "høj" på TREempty flaget indikerer, at transmittersektionen har fuldført transmissionen af et helt ord, inklusive stopbit.

Modtagersektionen:

Serielle data læses fra receiver input, RInput, ind i receiver registeret. Receiverinput terminalens interne forbindelse til receiverregisteret er bestemt af karakterlængden, paritetsbitten og antallet af stopbit. RInput skal holdes på "høj", når der ikke modtages data. Dataene indlæses ved hjælp af receiver register Clock, RRClock, hvis hastighed er 16 gange større end dataenes hastighed. Efter modtagning overføres dataene fra receiver registeret til receiver buffer registeret, og er til stede på parallelform på de 8 three-state udgange RR1 til RR8.

Når receiver register disable, RRDisable, er på "høj" er udgangene, RR1 til RR8, i høj-impedans tilstand. RR1 er LSB og RR8 er MSB.

Modtageren er forsynet med tre fejlflag (parity error, PError, framing error, FError, og overrun error OError).

Data ready flaget, DReady, indikerer med "højt" niveau, at et ord er blevet modtaget og indlæst i receiver registeret og er klar på RR-terminalerne. En lav på data ready reset, DReset, terminalen vil resætte data ready, DReady, udgangen til "lav".

En "høj" på PError terminalen indikerer paritetsfejl.

En "høj" på FError terminalen indikerer, at en forkert stopbit er modtaget.

En "høj" på OError terminalen indikerer, at et dataord ikke er blevet læst af det digitale system, inden et nyt ord er blevet modtaget og indlæst i receiver buffer registeret. Reset af data ready, DReady, udgangen er en kvittering på, at et ord er blevet læst fra receiver buffer registeret, RR.

Med "høj" på statis flag disable, SFDisable, kan statusflagene kobles fra (høj udgangsimpedans).

Den fælles kontrolsektion:

Resæt af enheden sker ved "højt" niveau på master reset, MReset, terminalen.

MReset resætter alle registre og sætter TROutput linien til "høj".

Alle statusflagene (PError, FError, OError, DReady og TBREmpty) kobles fra, når SFDisable er "høj". Status flagene er i høj-impedans tilstand, når de er frakoblede.

Antal bit pr. ord vælges med word length select terminalerne, WLSelect 1 og WLSelect 2, til henholdsvis 5,6,7 eller 8 bit efter følgende kode:

WLS1	WLS2	Ordlængde (databit)
"lav"	"lav"	5
"lav"	"høj"	6
"høj"	"lav"	7
"høj"	"høj"	8

En "høj" på parity select, PSelect, terminalen vælger lige paritet, en "lav" vælger ulige paritet. Paritetsbitten vil ikke blive genereret eller testet hvis parity inhibit, PInhibit er "høj", i dette tilfælde vil stopbitten(e) umiddelbart følge efter databittene. Når PInhibit er "høj", vil PError status flaget være konstant på "lav".

For at vælge én eller to stopbit benyttes stopbit select, SBSelect, terminalen. En "høj" på denne terminal vil resultere i to stopbit, medens der ved en "lav" kun vil produceres én stopbit.

For at indlæse kontrolordet (WLSelect 1, WLSelect 2, PSelect, PInhibit og SBSelect) tilføres en "høj" på Control Register Load, CRLoad, terminalen.

6.3 Grænseflade-spænding:

6.3.0 Generelt om grænseflader:

I foregående afsnit er systemkomponenten UART omtalt. Dens hovedopgave er at konvertere parallelle data, således at de kan sendes på seriel form til en anden systemkomponent. Modtageren kan være en teletype eller en anden ydre enhed, der kræver seriel dataindlæsning.

Den elektroniske karakteristik af UART-komponentens signaler er ofte ikke-sammenfaldende med den elektroniske karakteristik af den ydre enheds signaler.

For at systemkomponenter af forskellig art og fabrikat umiddelbart kan sammenkobles, er det nødvendigt, at den elektroniske karakteristik af grænsefladerne mellem dataterminaludstyret og transmissionslinien er nes. Tilpasningen mellem terminaludstyret og transmissionslinien og omvendt sker ved hjælp af h.h.v. linedrivers og linereceivers, hvilket er illustreret i fig. 6.9.

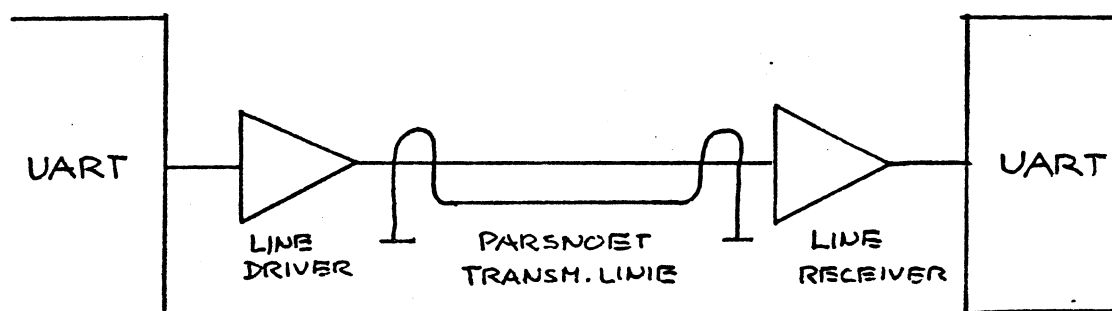


FIG. 6.9.

Principielt kan styringen af transmissionslinien opdeles i:

- spændingsstyring
- strømstyring.

Ved spændingsstyring eller spændingsgrænseflade har Den Internationale Rådgivende Telegraf- og Telefon Komité (CCITT) udgivet anbefalinger, der definerer både de elektriske specifikationer og brugen af de signaler, der tænkes anvendt mellem dataterminaludstyret og datakommunikationsudstyret. Disse CCITT anbefalinger omtales nærmere i de følgende afsnit (6.3.1, 6.3.2 og 6.3.3).

Grundet spændingsfald på transmissionslinien og som følge heraf mindre støjimmunitet må transmissionsafstanden ved spændingsgrænseflade begrænses til 20-30 m.

Ved strømstyring eller strømgrænseflade findes ingen formelle standardiserede anbefalinger. Strømgrænseflade vil blive omtalt nærmere i afsnit 6.4.1 og 6.4.2.

6.3.1-----V24 Standard:

Af CCITT's anbefalinger skal her omtales V.24 og V.28.

Anbefaling V.24 definerer de elektriske kredsløb (grænsefladekredsløbene), der kan tænkes anvendt mellem dataterminaludstyr og datakommunikationsudstyr, og giver en specifikation for anvendelsen af de enkelte kredsløb.

Anbefaling V.28 angiver specifikationerne og den ækvivalente elektriske opbygning af grænsefladekredsløbene.

V.24 er en normering af de funktionelle egenskaber for samtlige de kredsløb mellem kommunikationsudstyr og terminaludstyr, som står til rådighed for brugeren.

I det følgende er de kredsløb mellem kommunikationsudstyr og terminal, der kan komme på tale ved en hastighed på max. 300 BAUD, nummereret med samme kredsløbsnummer som specificeret i V.24. Desuden angives med en kode, om kredsløbet fører stel (S), data (D) eller kontrolsignaler (K).

Nr. 101 (S) Stalledning

Nr. 102 (S) Signal ground

Fælles returledning for alle signaler.

Stel

Nr. 103 (D) Transmitted Data

Afsendte data fra terminaludstyr til kommunikationsudstyr.

Nr. 104 (D) Received Data

Modtagne data fra kommunikationsudstyr til terminaludstyr.

Data

Nr. 105 (K) Request to send (RST)

Fra terminaludstyr til kommunikationsudstyr.

Hvis terminalen ønsker at sende må den anmode om det ved at sætte RST "on". Så længe RST er "on" kan der sendes data over transmissionslinien.

*Kontrol
eller
Håndshake*

Nr. 106 (K) Ready for Send (RFS)

Også kaldet Clear to Send (CTS) i den tilsvarende amerikanske norm RS 232.

Fra kommunikationsudstyr til terminaludstyr.

RFS er en kvittering fra kommunikationsudstyret på RTS og angiver, så længe RFS er "on", at kommunikationsudstyret er i stand til at sende data over transmissionslinien.

*spændings
styring*

Nr. 107 (K) Data Set Ready (DSR)

Fra kommunikationsudstyr til terminal.

Signalet er en kvittering fra kommunikationsudstyret til terminalen på signal 108 og angiver, så længe det er "on" at kommunikationsudstyret er

klar med data.

Nr. 108/2

(K)

Data Terminal Ready (DTR)

Fra terminal til kommunikationsudstyr.
Signalet angiver så længe det er "on"
at terminalen er klar med data.

6.3.2 V.28 Standard:

Grænsefladekredsløbene mellem dataterminaludstyret og datakommunikationsudstyret er ikke alene defineret med hensyn til deres anvendelse, men de enkelte kredsløbs karakteristisk er også specificeret, således at dataterminaludstyret problemfrit kan tilsluttes datakommunikationsudstyret, uanset fabrikat.

CCITT Recommendation V.28 specificerer den elektriske karakteristisk af grænsefladekredsløbene.

Fig. 6.11 viser et ækvivalent diagram af grænsefladen.

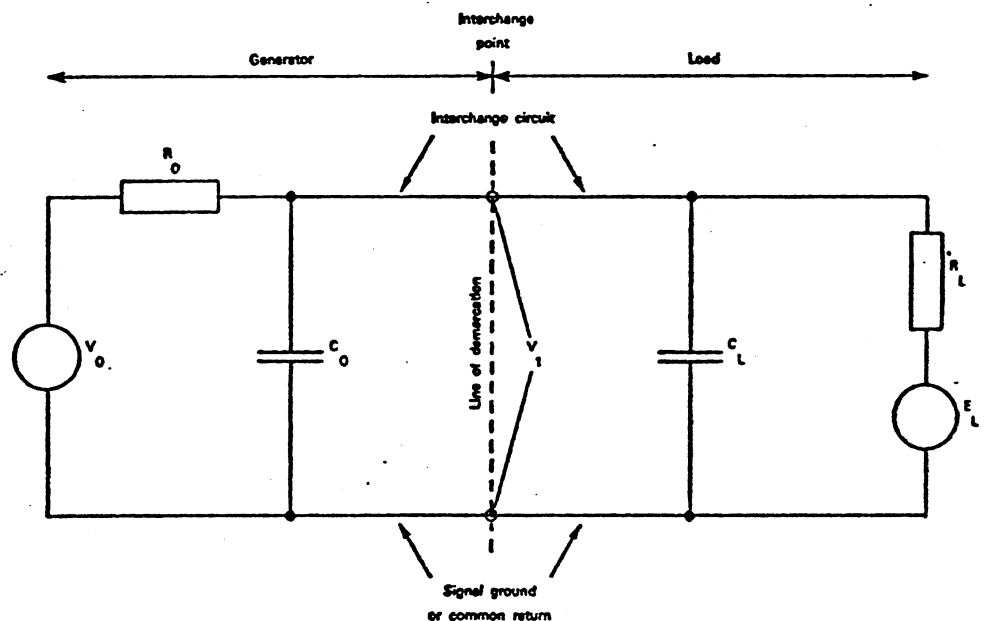


Fig. 6.11 CCITT'S V.18 ækvivalent kredsløb.

Modtagerside:

De vigtigste karakteristika for belastningssiden (modtageren) er:

- 1) Belastningsimpedansen R_L skal ligge mellem 3000 ohm og 7000 ohm.
- 2) Udgangsspændingen ved åbent kredsløb (E_L) må ikke overstige ± 2 volt.
- 3) Den effektive shunkapacitet (C_L) må ikke overstige 2500 pikofarad.

Senderside:

De vigtigste karakteristika for generatoren er:

- 1) Generatoren må ikke ødelægges ved åbning eller kortslutning i grænsefladepunktet.
- 2) Ubelastet må generatorspændingen ikke overskride 25 volt.
- 3) Generatorspændingen må for enhver belastning i området 3000-7000 ohm (og med E_L på nul) højst være 15 volt, og skal mindst være 5 volt (målt i grænsefladepunktet).
- 4) Generatoren skal være i stand til at drive generatorens egen kapacitet C_0 plus en effektiv belastningskapacitet på 2500 pikofarad.

Signalkarakteristik:

Fig. 6.12 angiver grænserne for signal niveauerne specificeret efter V.28.

1, OFF, MARK, FRA	$-15 \text{ Volt} \leq \text{Signal} \leq -3 \text{ Volt}$
0, ON, SPACE, TIL	$+3 \text{ Volt} \leq \text{Signal} \leq +15 \text{ Volt}$

Fig. 6.12. Tilladte signalniveauer efter V. 28.

Området mellem -3 volt og +3 volt kaldes "Transition Region".

CCITT normen V.28 foreskriver følgende for alle data-og kontrolsignaler:

- 1) Signaler, der skifter tilstand, må ikke have et indsvingningsforløb der bevirker, at signalet går ind i "Transition Region" flere gange.
- 2) Der må ikke ske skift af spændingsændringsretning, medens signalet er i "Transition Region".
- 3) For kontrolsignaler må tiden i "Transition Region" højst være 1 millisekund.
- 4) For datasignaler må tiden i "Transition Region" højst være 1 millisekund eller 3% af den nominelle element periode.
- 5) For at reducere krydstale skal den maksimale spændingsændringshastighed begrænses til højst 30 volt pr. mikrosekund.

Fig. 6.13 giver et resume af generatorens signalkarakteristik i grænsefladepunktet, og fig. 6.14 viser karakteristikken af det modtagne signal.

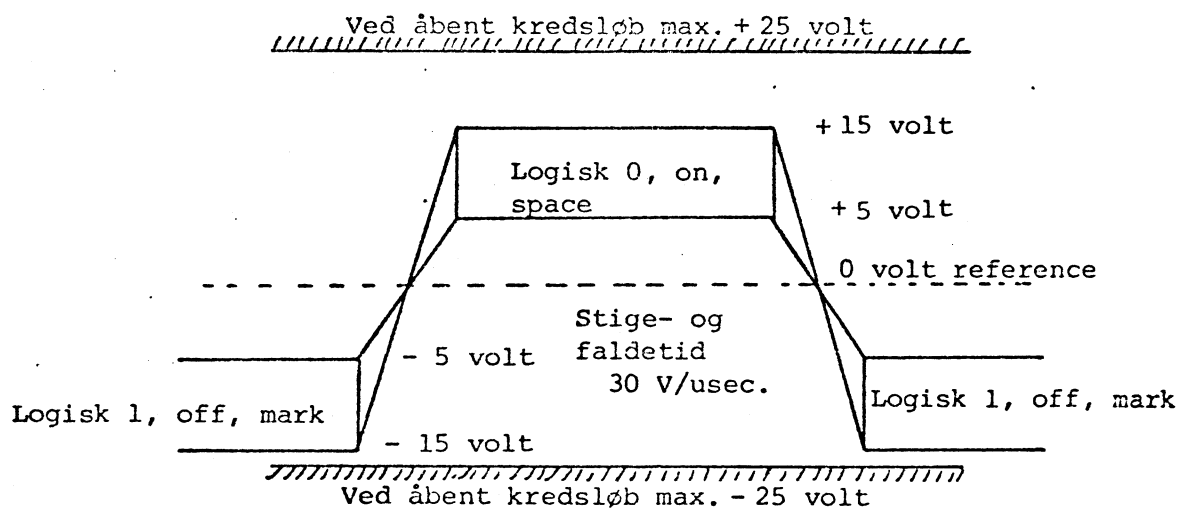


Fig. 6.43. Signalniveau for generator V. 28.

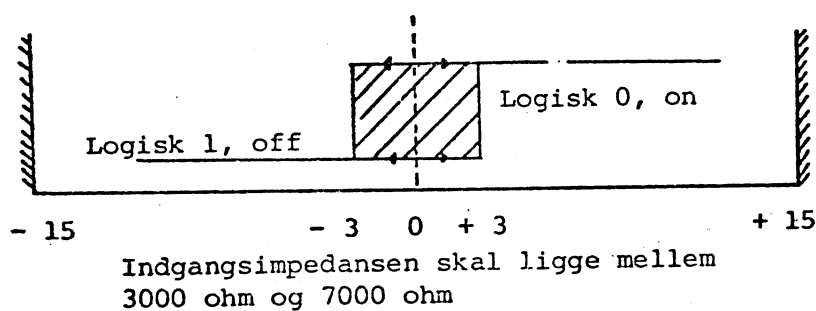


Fig. 6.44. Signalniveau for modtager V. 28

El-kredse:

I terminaludstyr indgår tit elektroniske kredse, specielt TTL-kredse.

Ved overgangen mellem logikniveauerne gældende for grænseflade og TTL-opstilling, kræves da nogle niveauomsætterkredsløb.

Sådanne kredse i integreret udførelse leveres af de fleste halvlederfabrikanter. Eksempler på omsættere fra TTL-niveau til V.28-niveau (line drivers) er:

Texas Instruments SN 75150 (dual driver) og SN 75188 (quad driver), Motorola MC 1488L (quad driver). Fra V.28 til TTL-niveau (line receivers): Texas SN 75152 (dual receiver), SN 75154 og SN 75189 (quad receiver), Motorola MC 1489 (quad receiver).

I databladene specificeres sådanne kredse tit i relation til EIA-normen RS 232 C, som er en amerikansk parallel til CCITT's V.24 og V.28. Forskellene mellem dem er små og i de fleste praktiske anvendelser kan normerne anses for at være overensstemmende.

6.4 Grænseflade-strøm:

6.4.1 Strømsløjfe:

Ved datatransmission over længere afstande anvendes ofte strømstyring. Herved reduceres visse ulemper som:

- spændingsfald i lange ledninger, der medfører reduceret støjmargin,
- extern støj (støj forårsaget af udefra kommende støjkilder).

Endvidere er visse datakommunikationsudstyr "født" med strømstyring.

Som nævnt i forrige afsnit eksisterer der formelt ingen standard for strømstyring ved seriel data-transmission.

Uformelt er der dog bred enighed om anvendelse af en 20 mA strømsløjfe som en slags standard.

I det følgende afsnit 6.4.2 vises et eksempel på en 20 mA strømsløjfe.

6.4.2 Eksempel på en strømgrænseflade:

Den almindeligt kendte teletype kan som nævnt i afsnit 6.1.2 sende og skrive 10 tegn pr. sek., hvilket svarer til en modulationshastighed på 110 BAUD.

Modulationshastigheden begrænses af TTY'ens mekaniske komponenter (indstilling af skrivehoved, "vognens" tilbageløbstid, fremrykning af papir o.s.v.).

TTY'ens skrivefunktion startes ved at lade en relævælger indstille et mekanisk system til den karakter, der skal skrives.

Relævælgeren styres af strømmen gennem en relæspole, og systemet aktiveres (opstartes), ved at afbryde relæstrømmen (startbit); indstillingen af den karakter, der skal skrives, sker ved at slutte og afbryde relæstrømmen i et bestemt mønster (databit). For at fuldføre den mekaniske funktion kræves yderligere en vis tid (stopbit).

Det serielle dataformat skal for at styre TTY'en omsættes til en strøm, der kan styre et relæ.

En almindelig standard er, at "højt" niveau (mark) svarer til 20 mA og at "lavt" niveau (space) svarer til 0 mA.

TTY'ens transmitterdel består af et kontaktsystem, der indstilles til en bestemt kode, når en knap på tastaturet aktiveres.

Selve sendecykklusen sker ved, at en roterende kontakt forbindes sekventielt til tastaturkontaktsystemet. Herved "afføles" om kontakterne er åbne eller lukkede.

En lukket kontakt tillader, at en strøm (20 mA) kan løbe gennem transmitterkredsløbet.

Fig. 6.45 viser et skematisk diagram af TTY'ens transmitterdel.

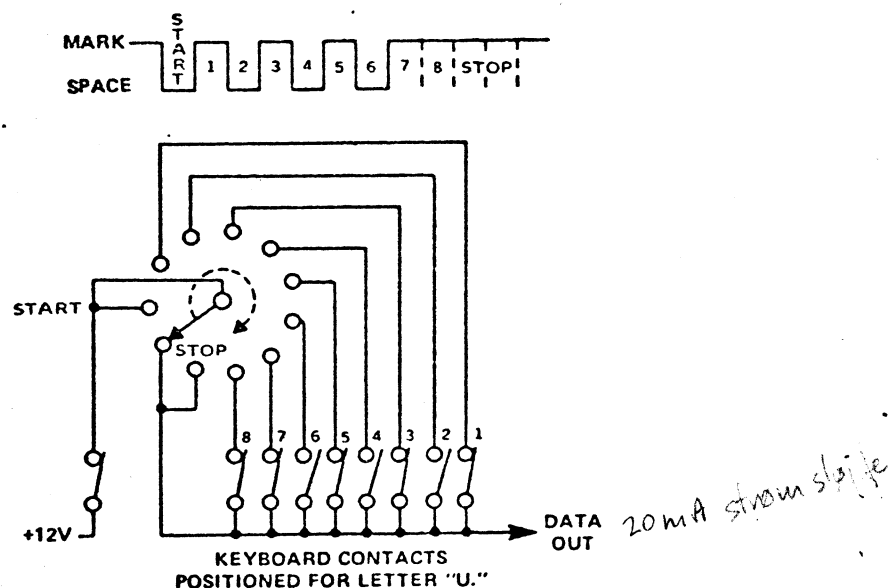


Fig. 6.15 Skematisk diagram af TTY'ens transmitterdel.

Det skal bemærkes, at tastaturdelen og skrivedelen på TTY'en er uafhængige af hinanden.

Ved et tryk på tastaturet vil den tilsvarende karakter ikke blive skrevet, medmindre TTY'ens dataudgang forbindes til TTY'ens dataindgang. (Dette sker, når TTY'ens LINE/OFF/LOCAL kontrolknop er i stillingen LOCAL).

Man vil ofte se, at en TTY er forsynet med en strimmellæser og/eller en strimmelhuller. Ind- og udkobling af disse enheder kan ofte styres automatisk fra en datamat. Disse styresignaler har en karakteristisk, der svarer til karakteristikken for transmitter- og modtagerlinierne; d.v.s. at tilkobling svarer til 20 mA, og at frakobling svarer til åbent kredsløb.

Fig. 6.16 viser et eksempel på et elektronisk grænsefladekredsløb, der kan benyttes ved tilkobling af en TTY til en elektronisk enhed, der arbejder på TTL-niveau. En strømsløjfe, der kan indkoble strimmellæseren, er ligeledes vist.

Med det viste kredsløb opnås også en galvanisk adskillelse mellem TTY- og TTL-kredsløbene.

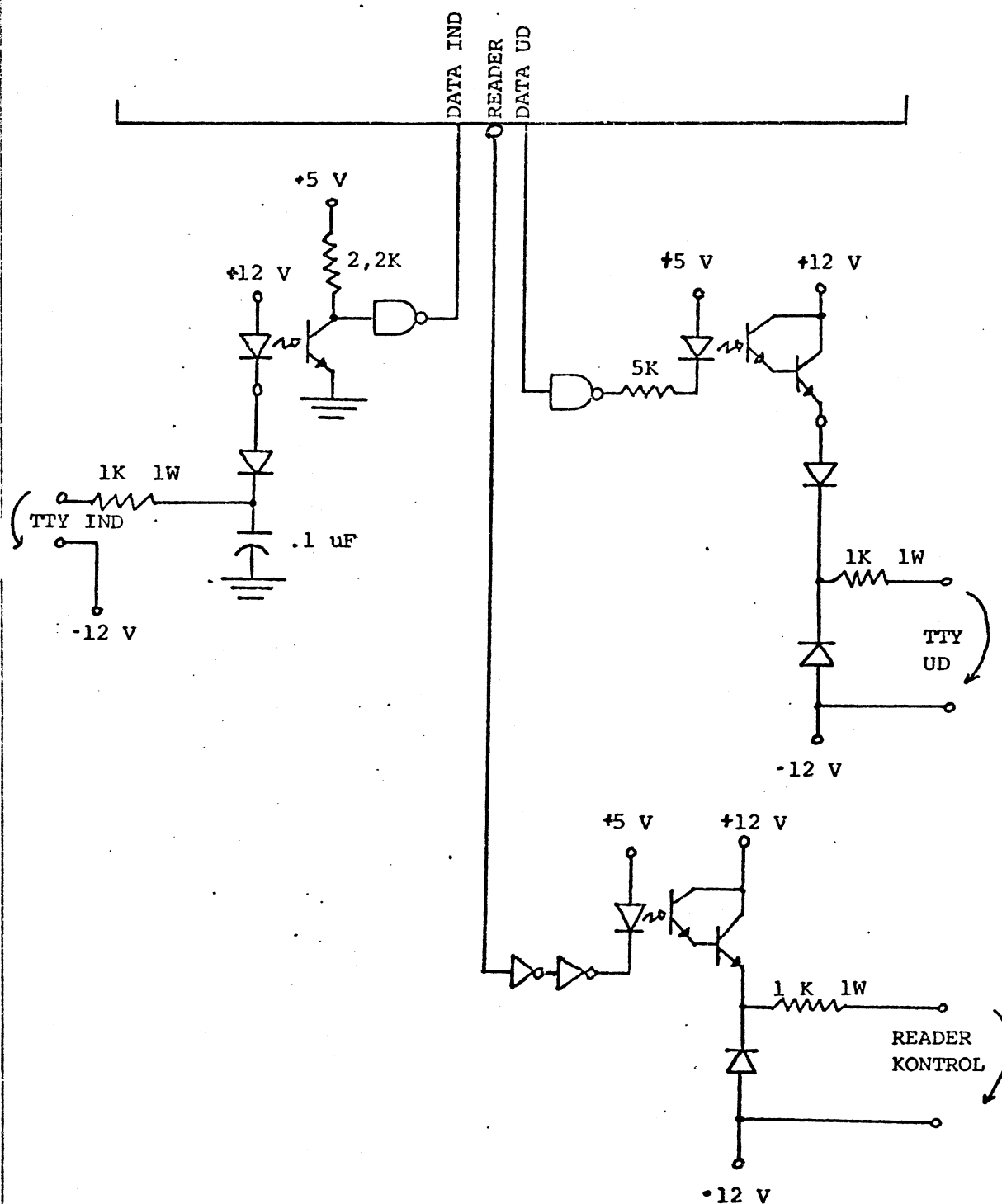


Fig. 6.16 20 mA TTY strømsløjfe.

Det skal til slut bemærkes, at man kan finde
TTY'er, der kræver en anden grænsefladekarakteristik end den her omtalte.

7. Datatransmission - parallel:

I forbindelse med sammenkobling af elektroniske enheder til komplekse systemer, vil der være behov for at de enkelte enheder i systemet kan kommunikere med hinanden. Mellem de enkelte enheder skal der ikke alene overføres data, men også forskellige former for kontrolsignaler.

Den transmissionsmetode, der vælges, når enheder i et system skal udveksle data og kontrolsignaler, kan afhænge af mange faktorer, bl.a.:

- hvor mange signaler skal der overføres?
- hvilken frekvens skal signalerne overføres med?
- hvor lang er transmissionsafstanden?
- skal signalerne gå fast fra én afsender til én modtager, eller gå fra én afsender til flere modtagere samtidig?

Ved flerkanal datatransmission over større afstande mellem centrale enheder og input-output-enheder, vil trådningen mellem disse enheder betyde en betydelig forøgelse af anlæggets pris, hvorfor man i lighed med andre signaltransmissionsformer må tage specielle overføringsprincipper i anvendelse. Principper, der primært reducerer linieantallet til et absolut minimum i lighed med f.eks. telefontransmission og videotransmission, der udnytter bærefrekvenssystemer til reduktion af transmissionslinieantallet.

Af systemer, der har til formål at reducere linieantallet mellem enheder i et system, skal her nævnes:

- Serietransmission.
- Tidsmultiplexing.
- Bussystemer.

Serietransmission:

Serietransmission bygger på skifteregister-teknikken, hvor data på parallel form tilføres et skifteregister, der derefter på een transmissionslinie skifter informationen ind i et skifteregister i den enhed, der er modtageren. Se afsnittet om serietransmission.

Multiplexing:

Ved multiplexing forstås, at man er i stand til at overføre et stort antal informationer over et mindre antal transmissionslinier.

Et multiplexsystem, fig. 7.1, er i princippet opbygget af en datasender (multiplexer), datamodtager (demultiplexer) og en styreenhed.

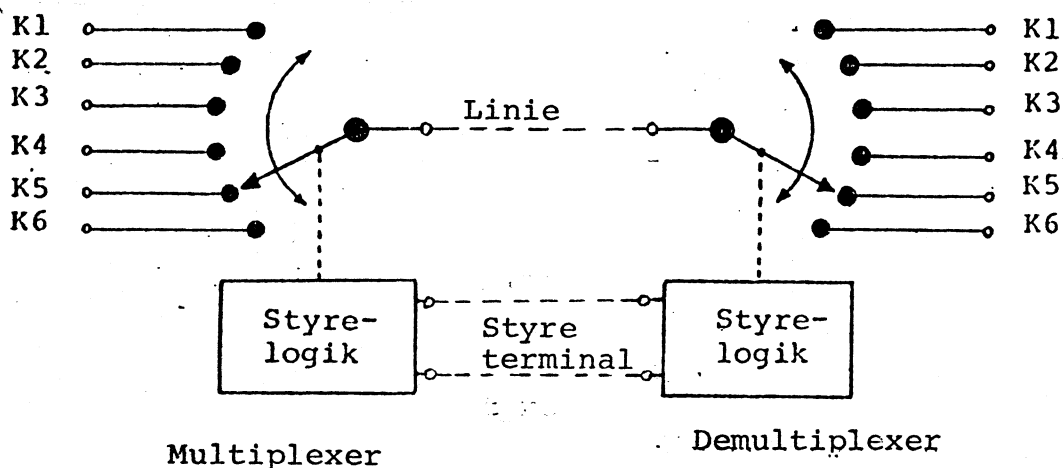


Fig. 7.1. Multiplexsystem.

Det i fig. 7.1 viste er et TDM-system, der står for Time-Division Multiplexing.

Som det fremgår af fig. 7.1 tilføres data til multiplexeren (senderen) i parallel og konverteres til seriedata. Alle indgangsdata transmitteres over een linie til demultiplexeren (modtageren), som konverterer de modtagne seriedata til parallel-data. Konverteringen af data i multiplexeren og demultiplexeren styres af styrelogikenheden, således at man er sikker på at K's datainformation på senderen, og K's dataoutput på modtageren er ens.

En multiplexer kan i princippet sammenlignes med en mekanisk roterende omskifter, hvis hastighed er bestemt af en tilhørende styrelogik, hvor rotorens position svarer til adressen på indgangsterminalen.

På samme måde kan demultiplexeren betragtes.

Styrelogikken har til opgave at få demultiplexerens omskifterarm til synkront at følge multiplexerens omskifterarm.

Dataoverføring ved hjælp af multiplexing kan foregå på to måder, enten ved seriel- eller parallel-overførsel. Ved paralleloverførsel er ovenfor beskrevne princip dubleret.

Bussystemer:

En bus er et sæt af signallinier, som parallelforbinder forskellige enheder i et digital system med det formål, at virke som bærer af information mellem dem, se fig. 7.2.

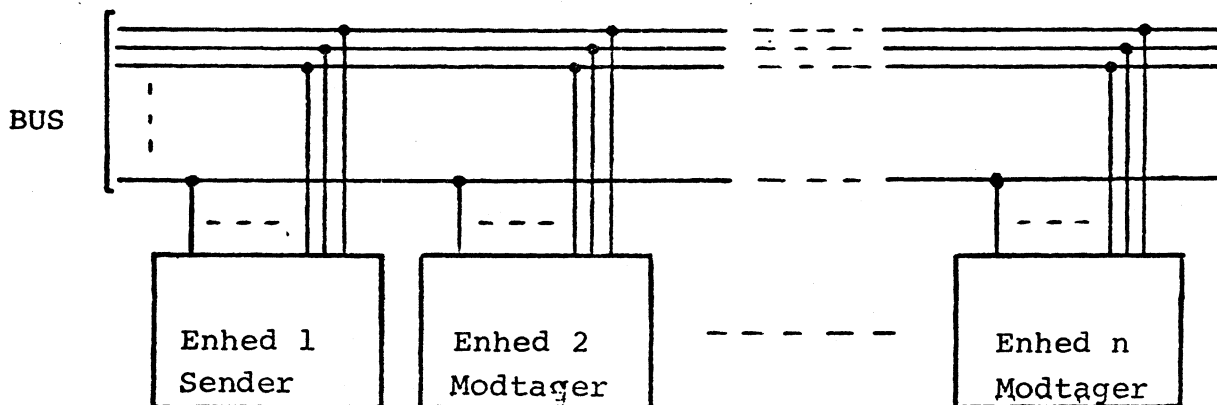


Fig. 7.2. Bussystem

Bussens virkemåde er baseret på at kun een enhed kan sende på et givet tidspunkt, mens een eller flere enheder kan modtage.

7.1 Begrebet "bus":

7.1.1 Generelt om bussystemer:

Eksempler på bussystemer findes under en eller anden form i praktisk taget alle EDB-systemer og i større digitale systemer. Selve bussen, der i sit grundbegreb er en samling ledninger, der parallelforbinder et vist antal elektroniske enheder i et system, kan være realiseret på mange forskellige måder, ligesom bussystemets kompleksitet kan variere meget.

En bus kan være envejs eller tovejs. På førstnævnte strømmer informationen altid i een retning, på sidstnævnte kan strømmen gå begge veje.

Bussen kan være indrettet til synkron eller asynkron transmission. På den synkrone bus er transmissionen styret af en clock, der er fælles for de tilsluttede enheder, på den asynkrone bus sikres transmissionen hyppigt gennem den såkaldte "handshake"-procedure, som beskrives senere.

Opdeling af signallinier efter funktion:

De enkelte signallinier i en bus kan inddeles i grupper efter deres funktion:

1. Databus. Over linier i denne bus transmitteres de data for hvis skyld hele bussen er konstrueret. Det kan være f.eks. 4 linier til overførsel af BCD-kodede cifre, 7 eller 8 linier til overførsel af ASCII-kodet information, 12 linier til samtidig overførsel af 3 BCD-kodede cifre o.s.v.
2. Kontrolbus. Her findes linier der udfører overordnede kontrolfunktioner, f.eks. at sætte hele bussystemet i en kendt begyndelsestilstand. For asynkrone busser er der endvidere linier, som varetager handshake-proceduren.

3. Adressebus. I mere komplekse bussystemer, hvor enhederne individuelt kan styres til at være sender eller modtager, kan styringen ske fra en fælles kontrolenhed.

Alle enheder er tilordnet hver sit nummer og kontrolenheden kommer i forbindelse med en given enhed ved at stille dens nummer (adresse) op på adressebussen. I visse bussystemer sker adresseringen over databussen, og en linie i kontrolbussen angiver da om databussen i et givet øjeblik fører data eller en adresse. Sidstnævnte version giver en langsommere bus, fordi databussen nu skal udføre en ekstra funktion.

Opdeling af enheder efter funktion:

De funktioner, der udføres i et busorienteret system kan inddeles i tre grupper. En enhed kan godt udføre flere funktioner samtidigt, ligesom en enhed kan skifte funktion under forløbet af en arbejdsproces. Funktionerne er:

1. Kontrol. Kun een enhed kan udøve kontrol på et givet tidspunkt. Den udnævner afsendere og modtagere og styrer afviklingen af den overordnede del af bustrafikken.

2. Afsender. Kun een enhed kan være afsender ad gangen.

3. Modtager. Et vilkårligt antal enheder kan være modtagere samtidigt.

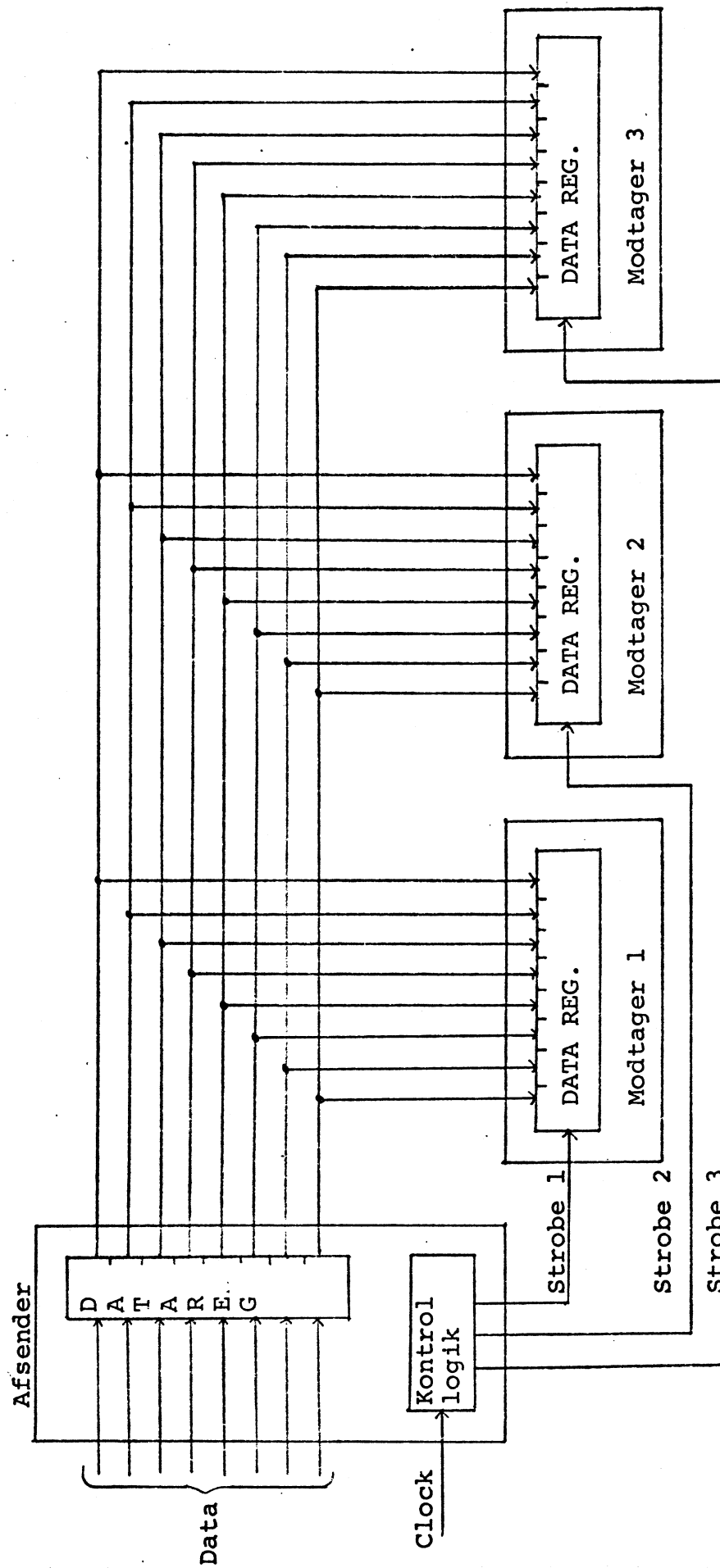


Fig. 7.3. Synkron Bus.

Fig. 7.3 viser et forholdsvis enkelt bussystem, hvor én afsender er forbundet til flere modtagere. Dataoverføringen foregår ved at afsenderens kontrollogik sender en strobe-puls til den eller de enheder, der skal modtage dataerne.

I det viste system er det afsenderen, der har den fulde kontrol over bussen med hensyn til overfø-
ringshastighed og timingen af signalerne.

Eksempel på asynkron bus:

Den asynkrone form for datatransmission bruges typisk i følgende situationer:

1. Når lange transmissionslinier forhindrer en præcis timing af transmissionsprocessen.
2. Når en transmission skal ske mellem enheder, hvor der er stor indbyrdes forskel på transmissionshastigheden.

En meget anvendt metode til styring af selve data-
transmissionen er det såkaldte "handshaking"-prin-
cip.

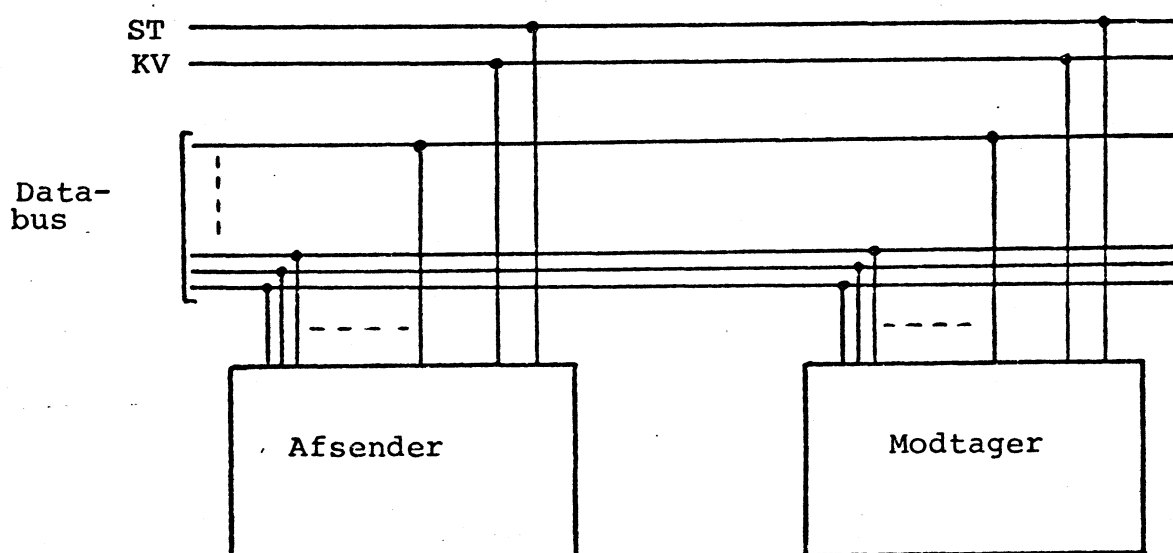


Fig. 7.4. Bussystem med hand-
shake-signaler.

På fig. 7.4 er vist en afsender og en modtager samt den del af bussen der fører data og "handshake"-signaler.

På fig. 7.5 er vist et eksempel på det tidsmæssige forløb af overførsel af data på datalinierne. Afsenderen styrer databuslinierne og ST (START) og modtageren styrer KV (KVITTERING).

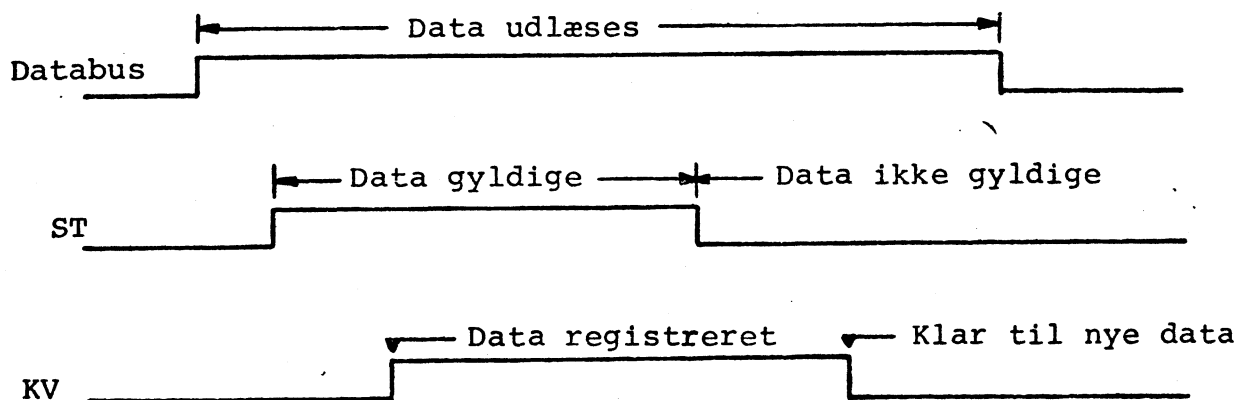


Fig. 7.5. Tidsmæssigt forløb af dataoverførsel.

En dataoverførsel starter med, at afsenderen indstiller databuslinierne til logiske niveauer svarende til de data, der ønskes overført.

Når indsvingningsforløbene på linierne er ebbet ud, sættes signal på ST. Dette signal kan registreres af modtageren og betyder, at data på bussen er gyldige. Modtageren kan nu registrere indholdet på bussen (f.eks. i nogle registre) og giver herefter meddelelse til afsenderen om at dette er sket på linien KV.

Nu kan afsenderen nulstille ST, og herefter er data ikke længere gyldige.

Til slut kan modtageren nulstille KV, hvad der for afsenderen betyder "klar til modtagelse af nye data". Herefter kan en ny overførsel påbegyndes.

7.1.2 Realisering af bussystemer:

Envejsbus:

Ved envejsbus overføres data i en retning fra én kilde til én eller flere modtagere.

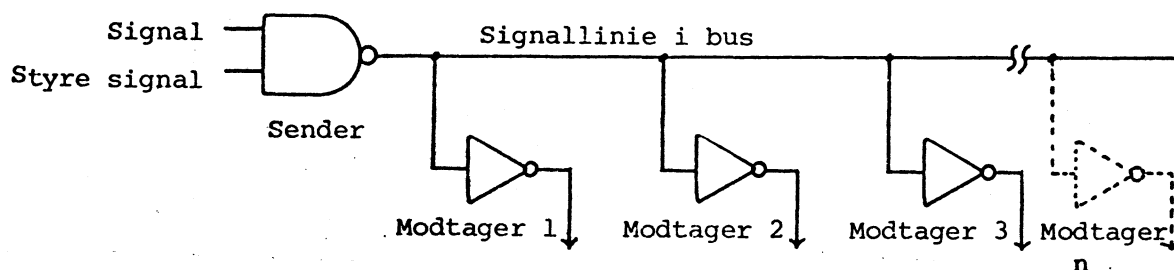


Fig. 7.6. Envejsbus (skematisk).

Tovejsbus:

Ved tovejsbussen deler adskillige sendere og modtagere en fælles transmissionslinie i databussen.

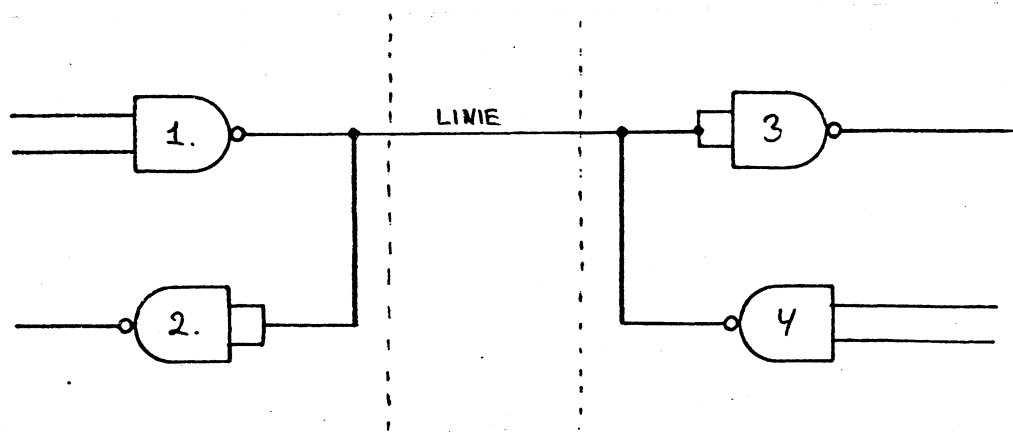


Fig. 7.7. Tovejsbus (skematisk).

Realisationsprincipper;

Man ser ofte at et bussystem er realiseret ved hjælp af gangse standard kredsløb (f.eks. TTL). Sammenkobling af de enkelte gata-udgange er forbundet med visse problemer. For gates med totem-pole udgange er en simpel sammenkobling for at realisere en tovejsbus ikke mulig, idet den gate, der er aktiv vil få kortsluttet et logisk "1" på bussen af de gates, der ikke er aktiverede.

For at overvinde dette problem benyttes i bussystemer gates, hvis udgange er af typen OPEN-collector eller THREE-state.

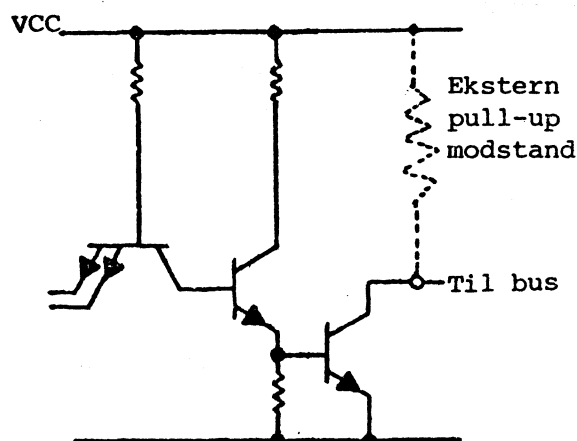


Fig. 7.8. Åben Collector gate.

På fig. 7.8 er vist et kredsløb med åben kollektor. Kredsløbskonstruktøren skal selv vælge en passende ydre modstand (Pull-up modstand).

Kredsløb med åben kollektor gør det muligt at lade flere kredsløb benytte den samme ydre modstand. (se fig. 7.9).

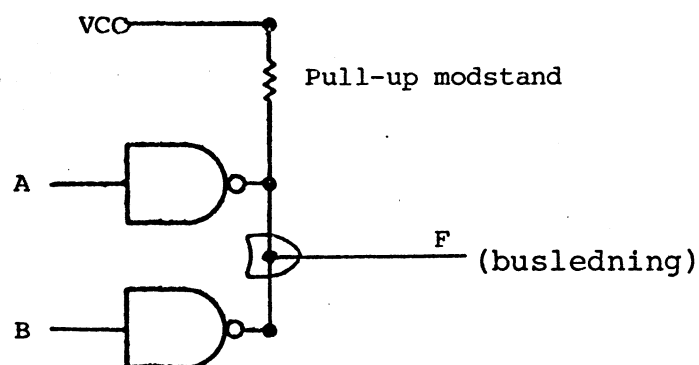


Fig. 7.9. To åben collector kredsløb forbundet til en fælles pull up modstand.

Når blot ét af de to kredsløb på fig. 7.9 er aktiv (leder), vil udgangsniveauet være "lavt", uanset det andet kredsløbs tilstand.

Sandhedstabellen for kredsløbet på fig. 7.9 får følgende udseende:

AB	F
00	1
01	0
10	0
11	0

Navnet WIRE-OR fremkommer ved, at en OR-funktion opstår, når de to kredsløb forbindes (wire) sammen. Det logiske udtryk for kredsløbet i fig. 7.9 bliver:

$$F = \overline{A+B}$$

I litteraturen kan man også møde andre udtryk for WIRE-OR funktioner (DOT-OR, PHANTOM-OR). Ofte vil man se, at udtrykket benævnes WIRE-AND. Dette er ikke så mærkeligt, da udtrykket $F = \overline{A+B}$ har samme logiske funktion som udtrykket $F = \overline{A} \cdot \overline{B}$.

Den symbolske OR-gate på fig. 7.9 findes ikke i det virkelige kredsløb, men anbringes ofte i diagrammer for at påpege WIRE-OR funktionen.

Brug af standard TTL-kredse som modtagere bevirker, at kun et lille antal kredsløb kan kobles til bussen.

Når afsenderen tvinger buslinien til "lavt" niveau, trækkes der strøm både gennem pull-up modstanden og fra alle modtagerne.

Fra standard TTL-kredsløb skal man trække op til 1,6 mA på indgangsterminalerne for at sikre et tilstrækkeligt lavt niveau ("0").

Standard TTL-udgangstrinet må maksimalt trække 16 mA, hvilket begrænser bussystemets modtagere til et antal af 8-9.

I nyere integrerede kredse, der specielt er konstrueret til bussystemer, sørger man for, at åben kollektor udgangstrinet er i stand til at trække en stor strøm (typisk 50-100 mA). Ligeledes sørger man for, at modtagerne har en lav indgangsstrøm (typisk mindre end 100 μ A).

Et praktisk eksempel på en sådan åben kollektor bus er vist på fig. 7.10, hvor busledningen er termineret i hver ende med 120 ohm til 3,2 volt. I eksemplet benyttes NATIONAL's DS 7838 transceivers.

Hvert åben kollektor udgangstrin er i stand til at trække 50 mA ved 0,7 V, hvilket er tilstrækkeligt til at trække busledningen ned til "lavt" niveau, selv med dobbelt terminering og med op til 20 modtagere.

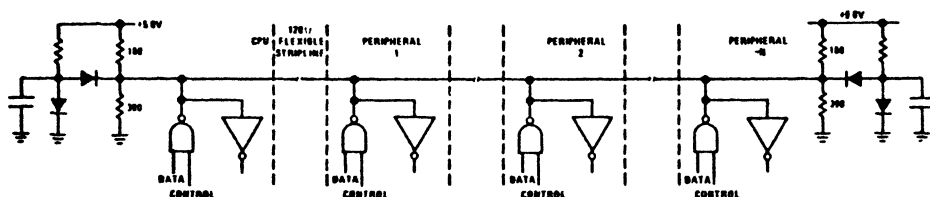


Fig. 7.10. Åben collector bussystem (national DS 7838).

Three-state udgang:

Ved at benytte sendekredsløb med three-state udgang, kan man eliminere den kraftige strøm, der nødvendigvis må gå ind i et bussystem af åben kollektor typen.

Et kredsløb med three-state udgang kan befinde sig i tre udgangskonditioner:

1. Aktivt højt niveau (logisk "1").
2. Aktivt lavt niveau (logisk "0").
3. Høj impedans (off).

Alle 3-state logikelementer har en ekstra indgangsterminal kaldet enable/disable, som bestemmer om kredsens funktion er normal, eller om udgangen er afbrudt fra resten af kredsløbet. Eks. på en 3-state kreds:

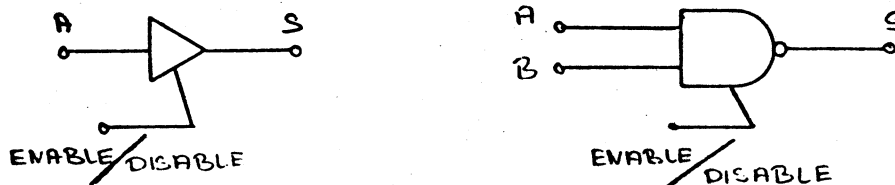


Fig. 7.11. Eksempel på Three-state kredsløb.

Fig. 7.12 viser udgangstrinets principielle virkemåde for et three-state kredsløb:

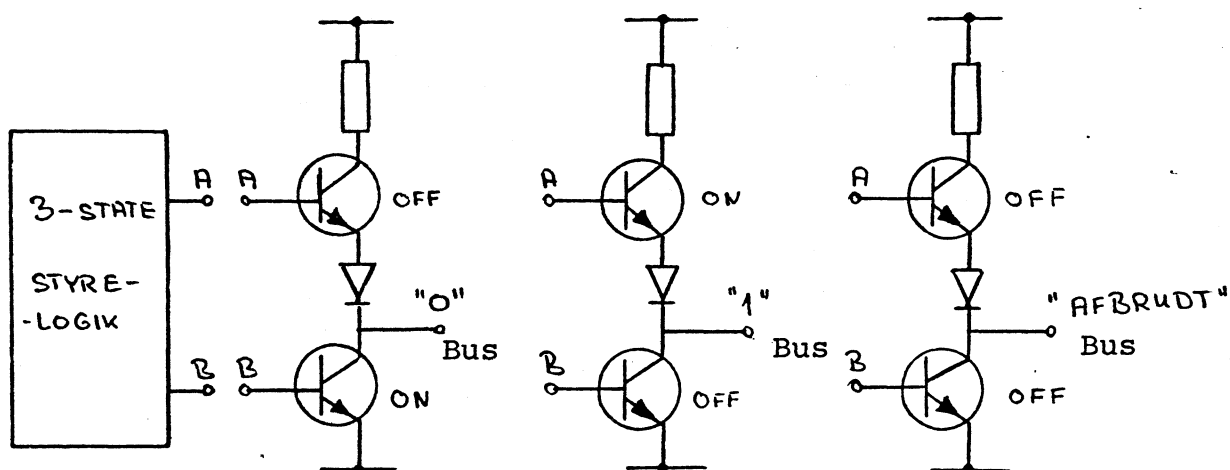


Fig. 7.12. Principopbygning for Three-state logik.

Som det ses ud fra fig. 7.12 udmærker 3-state logikken sig ved at have lav udgangsimpedans ved både logisk "0" og logisk "1".

Dette bevirker bl.a. hurtigere stigetider for udgangspulsene, hvorfor en øget transmissionshastighed opnåes.

7.2 Buskredse:

7.2.1 Datatransmissionskredsløb:

I datatransmissionssystemer, hvor transmissionsafstanden er forholdsvis kort (op til ca. 30 m) og hvor transmissionen foregår i støjfrie omgivelser kan der benyttes almindelige standardkredsløb, som sendere og modtagere, f.eks. TTL-åben collector eller three-state.

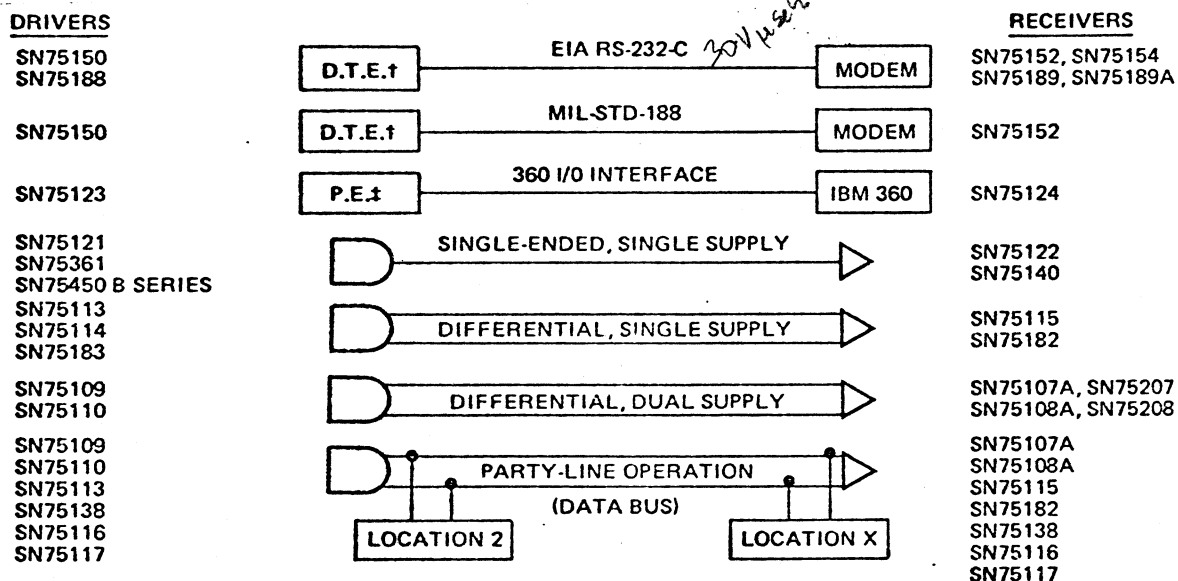
Transmissionen af fejlfrit data over længere ledninger i støjfyldte omgivelser kræver brug af specielle transmissionskredsløb, samt et omhyggeligt valg af brugbare transmissionsledninger.

Adskillige fabrikanter af integrerede kredsløb er i stand til at levere kredsløb, der kan interface mellem gængse kredsløbsfamilier og lange transmissionslinier, med det formål at få en hurtig og fejlfri dataoverførsel.

Man vil se, at kredsløbsfabrikanterne kan levere et antal af forskellige transmissionskredsløb, der hver især er specielt designet for typiske anvendelser.

Fig. 7.13 viser en liste over typiske transmissionskredsløb, Man vil se at visse kredsløb er designed for at opfylde krav der er fastsat i internationale anerkendte standarder; f.eks. EIA RS232-C (V24/28).

Man vil ligeledes se at visse kredsløb ikke kan benyttes i transmissionssystemer, der er busorienterede.



† Data terminal equipment.
‡ Peripheral equipment.

Fig. 7.13. Datatransmissionskategorier.

Et studie af datatransmissionsproblemer indikerer, at brugen af terminerede transmissionsledninger er ønskeligt, da signalrefleksioner herved elimineres.

Et balanceret eller to-trådssystem benyttes ofte af hensyn til støj. Da støj ofte er COMMON-MODE-støj, vil den blive udbalanceret af differential-input receiveere, der har et rimeligt common-mode-rejection-forhold (CMRR).

Følgende forhold er ønskværdige i et high-speed databussystem for transmission over lange linier;

1. Høj hastighed.
2. Brug af "populære" spændingsforsyninger.
3. Kompatibel med "populære" logikfamilier.
4. Høj følsomhed (50 mV) på indgangen af receiveren.
5. Høj indgangsimpedans for receiveren.
6. Høj common-mode-rejection ratio for receiveren.
7. Transmitteren skal kunne føde terminerede lavimpedans kabler.

8. Transmitteren skal have en enable indgang.
9. Transmitteren skal have en høj udgangsimpedans, når den er passiv (disabled).

Kabler:

Mange typer af ledninger og kabler benyttes for at forbinde digitale systemer. Ved transmission over korte afstande og ved lav hastighed er det ofte uden betydning, om kablet er af den ene eller den anden slags.

Men ved større afstande og ved store transmissionshastigheder kan et forkert valgt transmissionskabel være årsag til transmissionsproblemer.

Almindeligvis benytter man transmissionskabler af følgende type:

- Coax-kabler,
- Parsnoede-kabler.

I busorienterede systemer vil parsnoede ledninger, der har en karakteristisk impedans på 100 til 200 ohm, ofte være foretrukket.

7.2.2 Kredsløbsparametre for transmittere:

Transmittere for bussystemer kan være af to principielt forskellige typer:

- med spændingsudgang,
- med strømudgang.

Transmittere med strømudgang kan levere en konstant strøm, som skiftes mellem den ene eller den anden af kredsens to komplekse udgange. For databus-anvendelser må kredsløbet desuden kunne være i en tilstand (INHIBIT), hvor det ikke driver dataledningen, d.v.s. at udgangsimpedansen i INHIBIT mode bør være høj.

Transmittere af både spændings- og strømtypen vil øge støjimmuniteten når de benyttes til at drive en balanceret transmissionslinie, f.eks. parsnoede ledninger. For kortere afstande, hvor der ikke er alvorlige støjproblemer, kan det tillades at transmitterne bruges i et ubalanceret eller single-line system. I forbindelse med bustransmittere er det ønskeværdigt at transmitterne er kortslutningssikrede, ligesom det er væsentligt at common mode spændinger på linien ikke påvirker kredsens virkemåde.

7.2.3 Kredsløbsparametre for receive:

Receive, der benyttes i bussystemer, hvor bussen er lang, eller går i støjfyldte omgivelser, er ofte af en type med differential indgang med en stor følsomhed.

Input sensitivity defineres som den differential D.C.-spænding, der er nødvendig på indgangene af receiveren, for at frembringe den relevante logiske udgangsspænding. Differential D.C.-spændingen kan være så lav som 3 mV.

Ved at benytte differential indgang opnås et højt Common Mode Rejection Ratio (CMRR). Common Mode spænding er spænding, der samtidig tilføres begge receiverens indgange; f.eks. støj fra stel eller power supply, eller støj forårsaget af krydstale mellem ledningerne.

Man taler også om at receive skal have et højt differential input Common Mode Voltage Range (CMVR), der er defineret som den spænding, der tilført samtidig på begge indgange, bevirker at receiverens normale operation ikke påvirkes CMVR kan for line-receive være ± 3 Volt. Visse receive har indbygget hysteres, hvilket giver en øget

støjimmunitet. Hystereser er især værdifuld i single-ended bussystemer.

Endelig må det kræves, at receiveere har en stor indgangsimpedans, således at bussen belastes så lidt som muligt.

Belastningsstrømme på 100 μ A er ikke ualmindeligt for visse receiveere.

7.3 Standardiserede bussystemer:

7.3.1 Generelt om standardiserede bussystemer:

Standardisering inden for digitalområdet har fundet sted i stor udstrækning. Her behøver vi bare at tænke på de forskellige logikfamilier, f.eks. TTL, der kan sammenkobles efter byggeklodsprincippet, uanset fabrikat, når man blot overholder de specifikationer, der er foreskrevet for den pågældende familie.

Standardisering af logikkredse har været et gode for brugerne (designere, servicefolk etc.) af kredse. Igennem de senere år er der gjort et stort arbejde for også at prøve at standardisere sammenkoblingen af systemer, således at elektriske apparater og enheder af forskellig fabrikat umiddelbart kan fungere sammen i større elektroniske systemer.

Næsten alle større fabrikater af elektronisk udstyr, specielt dataudstyr, har benyttet en eller anden form for firma-standard, når udstyr skulle kobles sammen. Visse af disse firmaers egne busstandards har ofte bredt sig til andre fabrikater, som har set en fordel i at fremstille kompatibelt udstyr.

Internationalt er der gjort et stort arbejde for at udarbejde internationale standarder for sammenkobling af udstyr.

En af de mest kendte standarder er V.24 (RS232-C) - standarden for sammenkobling af udstyr, der kommunikerer på seriel form. Se afsnit 6.

Der er også udarbejdet standarder for udstyr, der overfører data på parallel form. De to mest kendte standarder er her:

- IEC-Instrumenteringsbussen,
- CAMAC-systemet.

Computer aided measurement and control

Standardisering af bussystemer er en nødvendighed, men kan også være farlig.

Det er en umiddelbar nødvendighed, da fabrikanter og brugere bruger megen tid på at tilpasse egne specifikke produkter til produkter af andet fabrikat.

Faren ved at benytte standardiserede bussystemer ligger i at det sædvanligvis tager mange år at få standarden accepteret generelt. Desuden må man forvente, at en international standard skal kunne benyttes i mange år. Med den hurtige teknologiske udvikling, der sker på det elektroniske område, er der en fare for at standarden kan forældes inden den rigtig kommer i brug.

Men en rationelt udformet standard kan også virke befordrende på udviklingen. Standardisering af data- og kontrolsignaler på en bus tillader en standardisering af kredsløbsdesign, hvilket kan have en tidsbesparelse til følge.

Brugere af standardiserede systemer er ligeledes ikke længere afhængig af en bestemt fabrikant.

Det må forventes, at internationale anerkendte standarder inden for det elektroniske område vil blive mere og mere almindelige.

De to mest kendte busstandards IEC-bussen og CAMAC, for sammenkobling af moduler fra forskellige leverandører til et system, skal her kort introduceres. Systemerne har mange lighedspunkter i den princi-

pielle virkemåde, hvorimod detailopbygningen afviger en del.

CAMAC:

CAMAC er en forkortelse for Computer Aided Measurement And Control, og er et modulært dataopsamlings- og kontrolsystem, som kan forbinde en computer til diverse måle- og kontrolmoduler. CAMAC er modulært i sin opbygning og så standardiseret, at CAMAC-moduler fra forskellige leverandører kan indgå i samme system. Systemet er standardiseret både med hensyn til mekanik, spændingsniveauer for logik, ordrenes udseende og timing af datatransmissionen. Systemet benyttes primært i forbindelse med industriel proceskontrol.

IEC-instrumenterings-bussen:

IEC-bussen er en bit-parallel, byte seriel, asynkron bus, som er udviklet med henblik på sammenkobling af sædvanlige signalgivende, målende, registrerende og kontrollerende instrumenter til afsluttede systemer.

IEC-bussen er standardiseret med hensyn til såvel mekanik (kabler og stik), som elektrisk (logiske niveauer) som funktion (præcis definition af de enkelte signalledninger og kommandoer).

Et område, der ikke er omfattet af normen er de operationelle specifikationer (f.eks. kodning af overførte data). Standarden benyttes primært til laboratoriebrug over kortere afstande.

I de efterfølgende afsnit omtales IEC-bussen mere udførligt.

IEC-bussen er valgt som et eksempel på et mere komplekst bussystem, fordi den har forholdsvis mange af de elementer, man sædvanligvis finder i større bussystemer.

7.4 IEC busstrukturen:

7.4.1 Målsætning med IEC Instrumenteringsbussen:

Arbejdet med at skabe et kommunikationssystem, for sammenkobling af laboratorieinstrumenter til et målesystem blev initieret af det amerikanske firma Hewlett Packard i midten af 60'erne. Firmaets mål var at realisere et interfacesystem, der kunne dække behovet for sammenkobling af firmaets egne forskelligeartede måleinstrumenter.

Sidenhen deltog flere firmaet, bl.a. Philips og Siemens i arbejdet med at skabe en standardiseret interface. I 1975 mundede dette arbejde ud i at The Institute of Electrical and Electronic Engineer (IEEE) vedtog at gøre interfacen til en amerikansk standard, ligesom også The American National Standard Institute (ANSI) også har godkendt interfacen. Interfacen er af disse to organisationer betegnet som h.h.v. IEEE std. 488-1975 og ANSI mc 1.1-1975. Gennem den internationale organisation IEC (International Electrotechnical Commission) er interfacen ophøjet til international standard under navnet "Standard interface systems for programmable measuring apparatus".

Hensigten med standarden er at skabe en digital interface standard for sammenkobling af almindelige laboratorie instrumenter af forskelligt fabrikat i mindre evt. kalkulator, mikro- eller minicomputer-styrede systemer uden anvendelse af andet interfaceudstyr end passive kabler. Hidtil har en opbygning af styrede små systemer i laboratoriet ofte været opgivet på grund af omkostningerne til og besværet med fremskaffelse af specielt materiel nødvendigt for at bøde på apparaternes indbyrdes inkompatibilitet. IEC-standardens anvendelse ved fremtidige instrument-konstruktioner kan radikalt ændre dette forhold ved at reducere eller praktisk taget eliminere disse besværligheder.

Ved sammenkobling af instrumenter af forskellig art og fabrikat er der mange ting, der må tilgodeses for at et effektivt system kan opbygges. Af de faktorer man har tilgodeset ved IEC-busstrukturen, skal her nævnes:

- at tillade at instrumenter fra de simpleste til de mest komplekse - kan kobles sammen,
- Sammenkobling sker gennem et enkelt passivt kabel, uden at det enkelte instruments egenskaber begrænses.
- Sammenkobling af flere instrumenter ved hjælp af en fælles busstruktur.
- Samtidig kommunikation mellem flere enheder i et system.
- Et system, der er nemt at bruge.

Hertil kommer, at systemet fungerer asynkront, signalledningernes antal er begrænset til normalt forekommende dataordlængder, og iøvrigt er kompatibelt med de mest anvendte informationsudvekslingskoder (f.eks. ASCII-koden).

7.4.2 IEC-bussens tre grundelementer:

Fig. 7.14 viser en typisk måleopstilling.

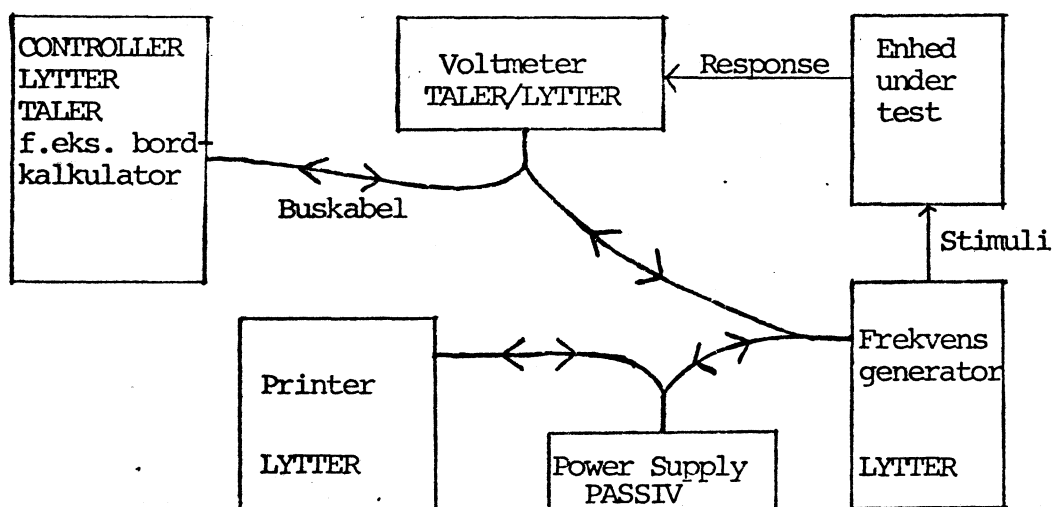


Fig. 7.14. IEC Bussystem (eksempel).

Systemet tænkes anvendt på følgende måde:

En bordkalkulator har den overordnede styringsfunktion (Controller).

Controlleren indstiller per. kommando over bussen frekvensgeneratoren til den ønskede funktion. Frekvensgeneratoren er en lytter (Listener).

På samme måde indstilles Voltmeteret til et bestemt måleområde. Voltmeteret virker her som en lytter, der modtager kommandoer over bussen. Kalkulatoren, der udsender kommandoerne, virker som bussystemets taler (Talker). Kalkulatoren har, samtidig med at den er controller, også talerfunktion.

Når frekvensgeneratorens og voltmeterets funktionsområder er indstillet, vil Controlleren kommandere Printereren til at være lytter, hvorefter talerfunktionen overgives til Voltmeteret.

Voltmeteret, der nu har kontrol over databussen (den der taler), kan sende måleresultater ud på bussen.

Den eller de enheder, der er aktive lyttere (her kun Printereren) vil modtage de udsendte måledata.

På fig. 7.14 er vist en styrbar spændingsforsyning, der ikke indgår i den viste måleopstilling. Spændingsforsyningen er gjort passiv (er ikke lytter/taler), og man kan fysisk fjerne den fra bussystemet, uden at det påvirker bussens funktion.

Fig. 7.14 skitserer de tre grundlæggende funktioner i IEC-bussystemet, nemlig:

- Controller, der er i stand til at stille instrumenter tilkoblet bussen som enten lytter eller taler, ligesom Controlleren kan sende kommandoer,
- Talker, der er i stand til at sende data ud på bussen,
- Listener, der er i stand til at modtage data eller instruktioner fra et andet instrument tilkoblet bussen.

IEC-bussen tillader at op til 14 Listener kan være tilkoblet bussen samtidig, hvorimod kun een Talker kan være aktiv ad gangen. Systemet kan have flere Controllere, men kun een ad gangen kan være aktiv.

7.4.3 Interaktion mellem instrumenter tilkoblet IEC-bussen.

I det følgende gives en helt generel beskrivelse af bussystemets overordnede samspil:

Det primære formål med interfacen er at kunne overføre information fra en enhed til en anden i en udvalgt gruppe. Informationen kan være: Resultatet af en undersøgelse, styringsdirektiver, status information, eller anden kommunikation der er nødvendig, for at gruppen kan virke som en enhed.

Endvidere må interfacen indeholde visse styringsmuligheder, og et medlem, der kan udnytte disse muligheder, må udvælges som leder, for at gruppen kan virke effektivt.

Gruppelederen skal kunne sammenkalde gruppen eller dele heraf til møde, når som helst det skønnes nødvendigt. Mødets formål kan være at udstede nye direktiver, modtage status rapport, indsamle resultater eller udveksling af information medlemmerne imellem. Gruppelederen må endvidere have mulighed

for at kunne overgive ansvaret for indkaldelse og ledelse af møder til et andet medlem af gruppen med de fornødne egenskaber til at være ordstyrer, da det kan være en hæmmende belastning for lederen altid at skulle være ordstyrer.

Et tilfredsstillende styringsmedium må også give mulighed for, at enkelte individer kan påkalde sig lederens opmærksomhed, når som helst et behov måtte opstå, evt. for at rapportere uforudsete hændelser.

Gruppelideren er i IEC-standard kaldt "SYSTEM CONTROLLER", og den ansvarlige ordstyrer "CONTROLLER-IN-CHARGE". Ordstyreren giver taleret til "TALKER"e og udpeger "LISTENER"e ved afsendelse af styreord. Diskrete hændelser kan af enkeltapparater markeres over for CONTROLLEREN ved afsendelse af en "SERVICE REQUEST". En CONTROLLER har to muligheder for at undersøge årsagen til en "SERVICE REQUEST". Den kan udspørge gruppen i fællesskab, og det eller de apparater, der ønsker opmærksomhed, kan markere dette. Proceduren herfor kaldes "PARALLEL POLL". Eller den kan spørge apparaterne et efter et og bede dem aflægge status rapport. Denne procedure hedder "SERIAL POLL".

Der kræves imidlertid mere end et effektivt kommunikationsmiddel for, at enkeltapparater kan samarbejde tilfredsstillende i et system. De må også have de nødvendige måletekniske egenskaber for at kunne bidrage til systemets funktion, og de må kunne indordne sig under systemets disciplin ved entydigt at følge de givne direktiver og give utvetydige resultater i et forståeligt sprog. IEC-standard fastlægger kommunikationssystemet samt den nødvendige styring for at sikre systemets funktion, men ikke kommunikationssproget hinsides interface kredsløbet, der er transparent til apparatdata; dette giver øget fleksibilitet i dets anvendelse, men også en alvorlig kilde til inkompatibilitet apparater imellem.

7.4.4 Interfacesystemet i det enkelte instrument:

På fig. 7.15 er skitseret de elementer, der indgår i interfacesystemet.

- I. Interface Bussen, der er et passivt kabel med 25 linier, der ved hjælp af standardiserede stik forbinder de individuelle instrumenter.
- II. Interface funktionen, der er den del af det enkelte instrument/apparat, der muliggør, at instrumentet/apparatet kan modtage, behandle og sende meddelelser over interfacebussen.
- III. Instrumentfunktionen, der er at betragte som den del af instrumentet, der skal løse instrumentets primære funktion (f. eks. frekvensgenerator- eller voltmeterfunktionen).

Det skal kraftigt pointeres, at det kun er ovenstående punkt I og II (Interfacebussen og Interfacefunktionen), der er nedfældet i IEC-standarden.

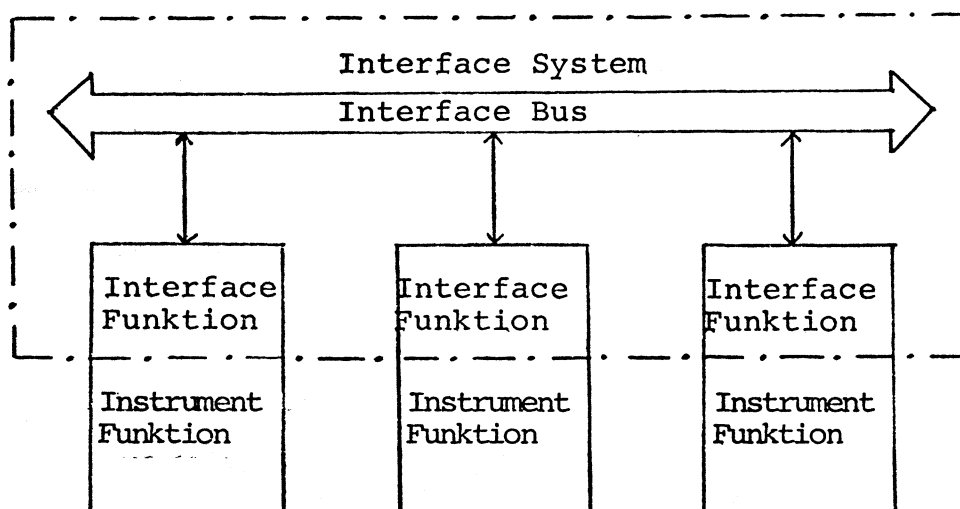


Fig. 7.15. Interfacesystem.

7.4.4.1 Interfacebussen:

Den fælles interface bus er et 2-vejs bussystem, der består af 8 datalinier, 3 linier for styring af data-overførslen og 5 kontrollinier, for interface system styring. De 8 datalinier benævnes "DATA BUS", de 3 styresignaler: "DATA BYTE TRANSFER CONTROL BUS", og kontrollinierne: "GENERAL INTERFACE MANAGEMENT BUS". Fig. 7.16 skitserer bussystemet og giver en oversigt over de enkelte signalnavne, der vil blive omtalt senere. Foruden de 16 signalledere består bussen af 7-8 signal retur og en skærm.

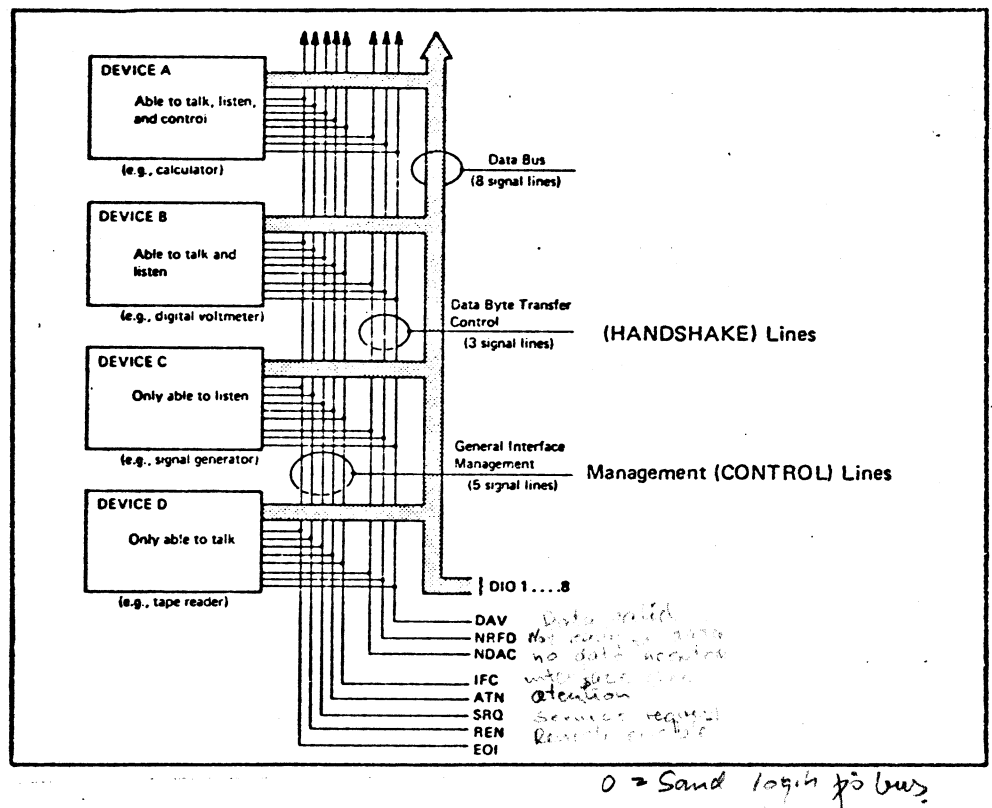


Fig. 7.16. Interface Bussen.

7.4.4.2 Interfacefunktionen:

For at kunne tilfredsstille en passende stor gruppe apparaters varierende interface krav er interface-systemet opbygget efter byggeklodsprincippet, hvor de enkelte klodser benævnes funktioner. Et apparat kan da indeholde en eller flere af disse funktioner, afhængig af, hvilke kommunikations- og systemkrav der måtte stilles til netop det instrument.

Fig. 7.17 viser hvorledes byggeklodsprincippet er realiseret. IEC-interfacen har 10 separate funktioner, hvis virkemåde og samspil med hinanden og med omverdenen (Instrumentdelen og Interfacebussen) er nøje beskrevet i standarden.

Det er sjældent at finde et instrument, der indeholder alle 10 interface-funktioner. Formålet med de enkelte interfacefunktioner beskrives senere. Et instrument vil altid bestå af en basic interface (Bus drivere og receive), der indeholder de nødvendige minimum funktioner, for at kunne tilslutte apparatet til bussen. Derudover kan der tilføjes ekstra funktioner efter behov.

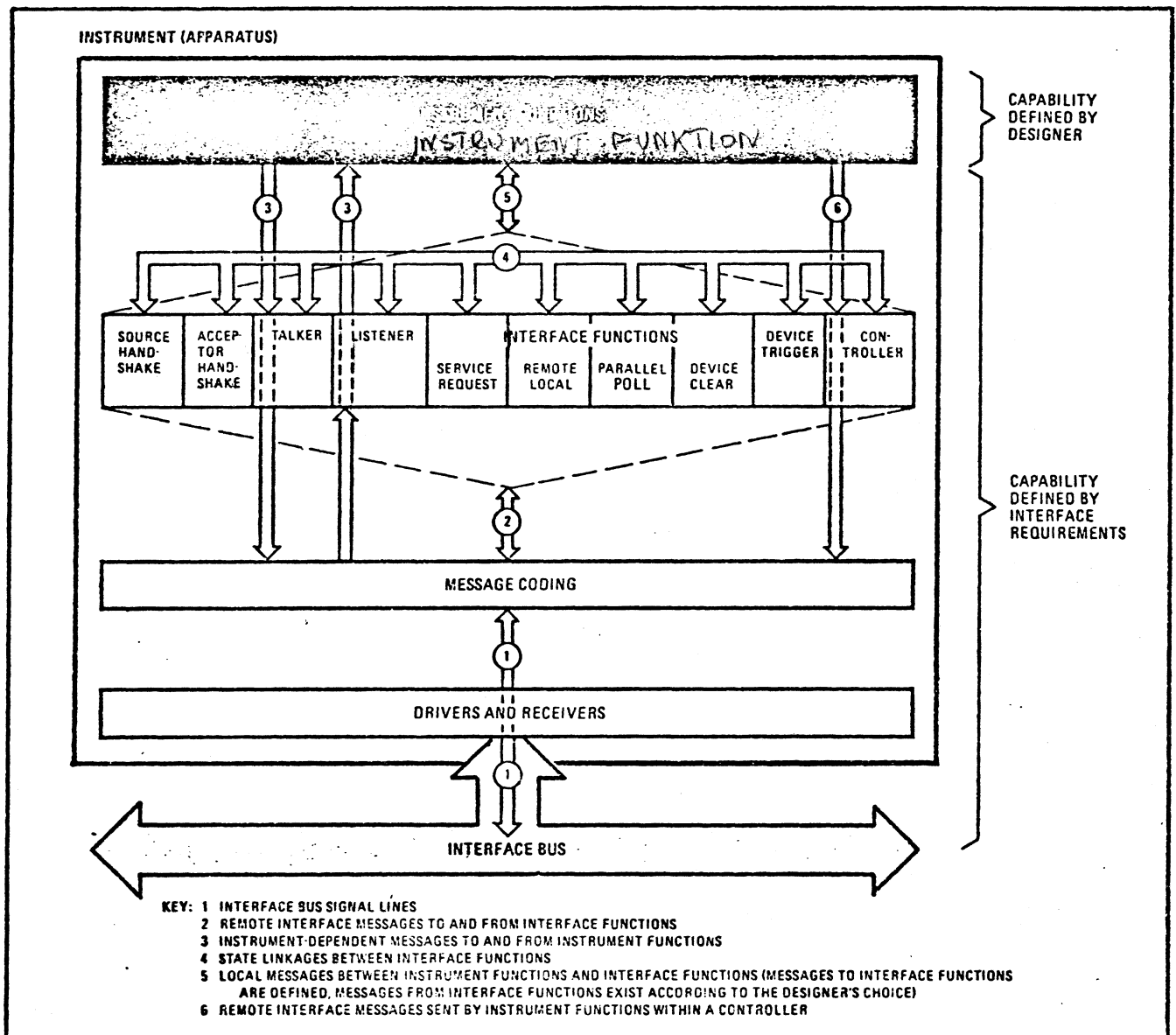


Fig. 7.17. Opdeling af Interface Funktion (oversigt).

Interfacefunktionen skal kommunikere med både Interface Bussen og med apparatets instrumentfunktion.

De meddelelser, der sendes via Interface Bussen imellem Interface Funktionerne i forskellige apparater kaldes REMOTE MESSAGES.

I et apparat hvori der indgår indtil flere af de 10 standardiserede funktioner, vil det ofte være sådan, at de enkelte funktioner skal tilpasses hinanden med hensyn til timing- og kontrolsignaler. Sådanne interne styresignaler kaldes STATE LINKAGES.

7.4.4.3 Instrumentfunktionen:

Selve instrumentfunktionen i et apparat (f.eks. voltmeterfunktionen) er ikke standardiseret. Derimod er de signaler, der benyttes til at styre Interface Funktionen standardiseret. D.v.s., man kan opfatte et apparat som bestående af to separate elementer - nemlig Instrument Funktionen og Interface Funktionen. Grænsefladen mellem Instrument Funktionen og Interface Funktionen er specificeret i IEC-standarden, men dog kan for de signaler, der går fra Instrument Funktionen og til Interface Funktionen. Signaler den modsatte vej er ikke standardiserede.

Selv om man teoretisk opdeler et apparat i en Instrument Funktion og en Interface Funktion, afstedkommer det ikke nødvendigvis at man finder de to funktioner adskilt rent fysisk i apparatet.

7.5 Data-Handshake- og Managementsignaler:

De engelske signalnavne, som er specificeret i IEC-standarden, skal i det følgende benyttes til at identificere de 16 bussignaler.

Interface Bussens 16 signalledninger er opdelt i tre hovedgrupper:

- Data Bus,
- Data Byte Transfer Control Bus,
- General Interface Management Bus.

Desuden findes signal-retur ledninger og en skærm for selve kablet.

For de 16 signalledninger er det specificeret, at den binære kommunikation skal være på TTL-niveau. Dette sammenholdt med at adskillige apparater kan være koblet på bussen samtidig, sætter visse begrænsninger for bussen, se under afsnit 7.5.4 - Specifikationer.

7.5.1 Data Bus:

Data Bussen består af de 8 signaler: DIO (1.8)
Data Input Output 1 til 8.

Disse 8 signaler overfører kodet information mellem de tilkoblede apparater. Transmissionen er bit-parallel byte-serie, og kontrolleres af de tre signaler, der udgør "DATA BYTE TRANSFER CONTROL BUS"en.

Den kodede information, der overføres fra en Talker til den/de aktive Listener kan være:

- Device Dependent Messages. (Data).
- Interface Messages (Kommandoer).
- Status Messages.

Device Dependent Messages er de kodede data (f.eks. måleresultater) en Talker sender til en Listener, når bussystemet er i "Data Mode".

Den specifikke kode for Device Dependent Messages er ikke nedfældet i standarden, men kan frit vælges af brugeren (apparatfabrikanten).

Interface Messages er de binært kodede buskommandoer, der sendes ud til de forskellige apparater, der er tilkoblet bussen.

Bus-kommandoerne udsendes af Controlleren, når bussystemet er i "Command Mode".

Bus-kommandoerne er specielle binære koder, der initierer visse operationer i de apparater, der er i stand til at reagere på disse koder. Apparaterne er konstruerede til kun at reagere på de koder, der er relevante for de pågældende apparater; alle andre koder ignoreres.

Status. Når der over datalinierne DIO 1.8 sendes Status information, er det en kodet information, der går fra apparaterne til Controlleren, for at fortælle denne om "tingenes tilstand" i de enkelte apparater.

En Controller har to muligheder for at få Status fra apparaterne, nemlig:

- Seriel Poll
- Parallel Poll

Ved Seriel Poll vil Controlleren bede de enkelte apparater om efter tur at sende en enkelt status byte over Data Bussen. Det er Controlleren, der bestemmer hvilket apparat, der skal sende status; og status byten sendes over Data Bussen ved hjælp af handshake signalerne.

Informationen i en status byte kan ofte være at en enkelt ledning (DIO-7) angiver om apparatet har anmodet Controlleren om at blive betjent. Selve anmodningen om betjening sker over manage-

ment-ledningen SRQ (Service Request); men da alle apparater er tilkoblet SRQ-ledningen kan Controlleren ikke se, hvilket apparat anmodningen kommer fra. Controlleren udfører derfor Serie Poll Sekvensen, og det apparat, der har anmodet om betjening indikerer dette ved at sætte "sandt" signal på Data Bus ledning DOI-7.

Ved Parallel Poll kan Controlleren samtidig undersøge status af op til 8 apparater.

Dette sker ved at hvert enkelt apparat er tildelt een af de 8 data Bus ledninger. Når Parallel Poll sekvensen udføres af Controlleren, vil den eller de apparater der har anmodet om Service Request (over SRQ-ledningen) sætte "sandt" signal på den tildelte Data Bus ledning. Controlleren kan da øjeblikkeligt se hvorfra et evt. Service Request er kommet. Overførsel af status ved Parallel Poll metoden foregår uden at benytte handshake signaler.

Det gælder for både Serie og Parallel Poll, at apparaterne skal være forsynet med de nødvendige interface funktioner for at kunne afvikle Serie og Parallel Poll.

7.5.2 Data Byte Transfer Control Bus:

DATA BYTE TRANSFER CONTROL BUS. Over denne bus sammenkobles og synkroniseres systemets indlæse- og udlæse kontrol funktioner.

De tre signaler, der udgør styringsbussen, er:

DATA VALID ("DAV"), der indikerer, at informationen på Data bussen er klar til indlæsning.

NOT READY FOR DATA (QNRFD"), der indikerer, at mindst en af de adresserede lyttere ikke er parat til at modtage data.

NOT DATA ACCEPTED ("NDAC"), der indikerer, at mindst en af de adresserede lyttere endnu ikke har afsluttet modtagelsen af data på data bussen.

Teknikken benyttet ved overførelsen af et byte over data bussen er blevet kendt som "three-wire-handshake", hvortil HP har visse patentrettigheder.

Ved enhver byte, der overføres over bussen benyttes disse tre handshake signaler. Disse tre handshake i Transfer Bussen muliggør asynkron dataoverførsel mellem en adresseret Talker og samtlige adresse-rede Listener.

Talkeren (Source) styrer signalet Data Valid (DAV) Listener (Acceptor) styrer signalerne Not Ready for Data (NRFD) og NOT DATA ACCEPTET (NDAC). Disse tre signaler skal drives af en OPEN-collector udgang.

Timing sekvensen for overføring af to bytes er vist på fig. 7.18.

Fig. 7.19 viser et rutediagram af timing sekvensen.

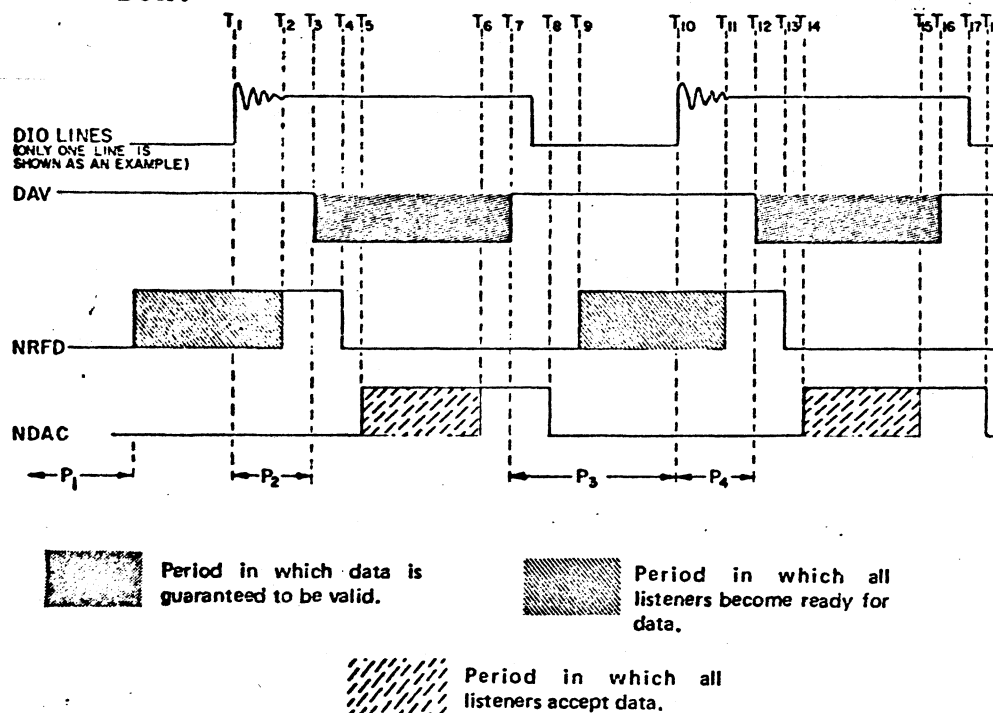


Fig. 7.18. Handshake Timing Sekvens.

Dataoverføringen sker som følger:

Når samtlige Listener er klar til at modtage en byte, er NRFD høj og NDAC lav. (Grundet wire-or går NRFD først høj når alle Listener er klar).

Når Talker har sat data på de 8 dataledninger, sættes Talker signalet DAV til lav, herved informeres Listener om at data på bussen er "sande".

Hver enkelt listener vil nu acceptere data byten. Når data byten er accepteret af en Listener vil denne sætte NDAC ledningen høj.

(Grundet wire-or forbindelsen går NDAC ledningen først høj, når den sidste Listener har accepteret data). Når Talker "ser" at NDAC er høj sættes DAV høj, hvilket er afslutningen på en dataoverførsel. Når de individuelle Listener "ser" at DAV er høj sættes NDAC til lav.

Systemet står nu i sin udgangsposition, klar til at overføre næste byte.

7.5.3 General Interface Management Bus:

GENERAL INTERFACE MANAGEMENT BUS er en gruppe af 5 signalledninger, der benyttes til generelle styringsformål.

Informationen overført over Management bussen er transmitteret som diskrete signaler, der kan sendes i parallel med kodede signaler sendt over DATA BUSSEN.

INTERFACE CLEAR ("IFC"). Signalet bringer interface kredsløbet i en kendt (begyndelses) tilstand. I denne kendte tilstand er "SYSTEM CONTROLLER" lig "CONTROLLER-IN-CHARGE", og alle andre "CONTROLLER"-funktioner i systemet er passive. Kun "SYSTEM CONTROLLER" kan aktivere signalet.

REMOTE ENABLE ("REN"). Det kan i lighed med "IFC" kun afsendes af den overordnede system controller. Det kontrollerer sammen med andre interface styreord omskiftningen mellem lokal (forplade) kontrol og remote kontrol via styreord transmitteret over interfacen.

ATTENTION ("ATN"). Det indikerer, hvornår data transmitteret over "DATA BUS"en skal opfattes som interface data, og hvornår det er apparat data.

Når ATN er lav (sand) er bussystemet i "Command Mode", og når ATN er høj (falsk) er systemet i "Data Mode", d.v.s. at systemet skal opfatte data transmitteret over "DATA BUS"en som Interface styreord, når signalet "ATN" er sand og kun da. Er "ATN" falsk, da er "Data Bussen" fri til overførsel af apparat-data, over for hvilke interface kredsløb er transparente.

Signalet kan kun aktiveres af "CONTROLLER-IN-CHARGE", der følgelig har den fulde kontrol over afsendelsen af interface styreord.

SERVICE REQUEST ("SRQ"). Signalet modtages af "CONTROLLER-IN-CHARGE" og kan aktiveres af ethvert apparat tilsluttet systemet. Det kan benyttes af apparaterne til at indikere en diskret hændelse over for "CONTROLLER". Styrefunktionen (CONTROLLER) vil normalt svare et aktivt "SRQ" signal med et "SERIAL POLL", der består i at bede de enkelte apparater om at sende en status byte over interfacen.

END OR IDENTIFY ("EOI"). Signalet benyttes af senderen til at indikere afslutning af en transmission af en følge af bytes eller af styrefunktionen sammen med "ATN" til at udføre en "PARALLEL POLL" sekvens.

7.5.4 _____ Specifikationer for IEC-bussen:

IEC-specifikationen er delt i en funktionel, elektrisk og mekanisk specifikation.

Den funktionelle beskrivelse specificerer de til-ladte interface funktioner samt de interface sty-reinstruktioner som påvirker disse funktioner. Styre-instruktionerne, der sendes via Interface bussen, er "CONTROLLER"-funktionens administrative værktøj.

Nogle styre-instruktioner transmitteres over "GE-NERAL INTERFACE MANAGEMENT BUS"en, andre som bi-nære ord over "DATA BUS"en. For instruktionerne sendt over Management Bussen henvises til ovenstå-ende signalbeskrivelse for denne. Afsnit 7.5.3.

Vedrørende styre-instruktionerne sendt over "Data-Bus"en, se afsnit 7.8.

Den elektriske beskrivelse specificerer de elek-triske kredsløbsdata, der skal opfyldes for Drivere og receiveere.

Her skal det bl.a. nævnes, at kredsløbene skal være baseret på TTL teknologi.

Driveren skal være af OPEN Collector eller Three-state typen. SRQ, NRFD og NDAC skal dog altid være OPEN Collector.

For receiveere anbefales det at benytte Schmitt-type kredsløb for at øge støjimmuniteten.

Hver enkelt buslinie skal være termineret, således at linien har en ensartet impedans uden hensyn til om drivere er koblet på linien eller ej.

Termineringsmodstandene sørger også for at linien er termineret, således at signalreflektioner und-gås. Fig. 7.20 viser en typisk driver-receiver konfiguration.

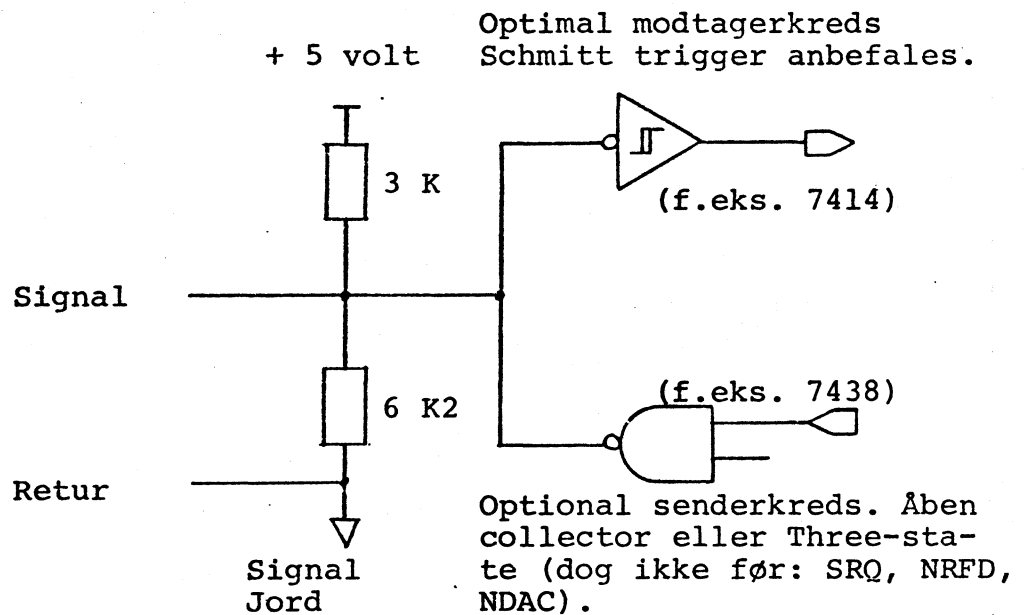


Fig. 7.20. Driver-Receiver kredsløb.

Brugen af standard TTL-kredsløb til at drive bussen sætter visse begrænsninger vedr. antal af apparater, der kan kobles på bussen, samt længden af buskablet.

IEC-standarden foreskriver følgende:

- max. 15 apparater tilkoblet,
- max. 2 meter mellem hvert apparat, dog max. 20 meter i total kabellængde,
- transmissionshastigheden kan normalt ikke overstige 256 K byte/sec. Dog kan op til 1 M byte/sec. opnås over kort afstand, når der benyttes Three-state drivere.

Den mekaniske specifikation beskriver hvilke stik og kabler, der skal benyttes, når apparater forbindes sammen.

IEC-standarden foreskriver, at selve stikket skal være af 25 bens typen, hvorimod den tilsvarende amerikanske IEEE 488 standard foreskriver et stik med 24 ben. Fig. 7.21 viser de to alternativer, samt den benforbindelse, der er nedfældet i

skemaet.

de to standarder.

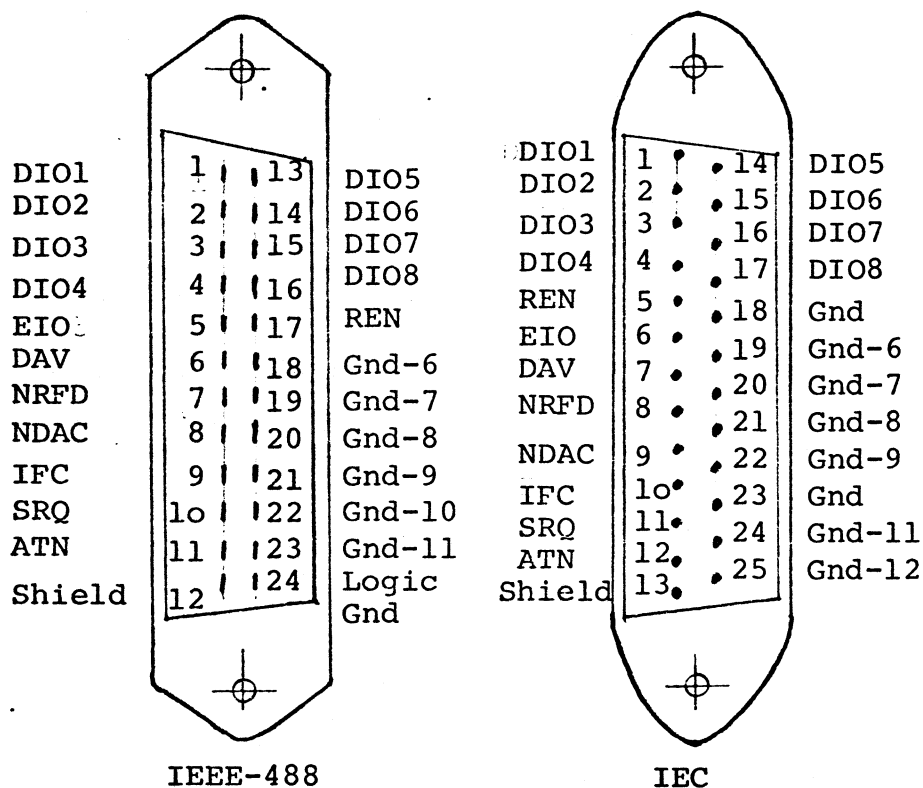


Fig. 7.21. Standardiserede stik.

Interface-kablet skal have mindst 24 ledere samt skærm. DAV, NRDF, NDAC, IFC, ATN og SRQ skal sammen med deres respektive retur-leder udgøre tvundne par.

Skærmen forbindes i begge ender til Chassic. Dobbelstik (Piggy-back) i begge ender af kablerne anbefales, således at kablerne kan stables.

7.6 Basic Interface Funktioner:

Et apparat kan indeholde fra 1 til 10 forskellige interface funktioner, hvoraf flere har alternative udformninger, d.v.s. i et system kan de enkelte apparater have interface kredsløb med ret forskellige egenskaber, men er de enkelte funktioner i overensstemmelse med IEC-standarden, er systems kompatibiliteten garanteret inden for de rammer, der er givet i IEC-standarden.

Der skal her gives en kort oversigt over de 5 hovedfunktioner. De engelske funktionsnavne fra IEC-standarden er bibeholdt for at opnå kompatibilitet med tilsvarende engelske skrifter og de specificerede funktionsidentifikationsbogstaver, der er tilføjet i parenteser.

De sidste 5 interface funktioner beskrives i afsnit 7.7.

I beskrivelsen benyttes interface styreord; disse er nærmere beskrevet i afsnit 7.8.

7.6.1 Controller Interface Function (C):

CONTROLLER INTERFACE FUNCTION (C) styrer kommunikationen over interface bussen og har fuld kontrol over dens anvendelse, idet den udvælger de instrumenter, der skal deltage i en kommunikation, endvidere kan den til enhver tid stoppe en løbende transmission. Med andre ord: Den er ordstyrer i gruppen af apparater.

Et system vil normalt kun have én "CONTROLLER"; skulle der være flere, findes der procedurer for overførsel af styringsansvaret fra en til den næste, så de kan skiftes til at være "ordstyrer".

I systemer med flere styrefunktioner skal én inden opstart af systemet udnævnes til at være overordnet styringsenhed ("INTERFACE SYSTEM CONTROLLER").

Denne vil have den fulde kontrol over signalerne "IFC" og "REN".

Den aktive "CONTROLLER", d.v.s. den, der har det øjeblikkelige styringsansvar, benævnes "CONTROLLER-IN-CHARGE". Den kontrollerer som den eneste signalet "ATN" (ATTENTION) og bestemmer dermed over transmissionen af interface styre-ord.

Styrefunktionen kan indbygges i et vilkårligt apparat tilsluttet systemet. Dog vil det almindeligste nok være, at den tilhører en speciel styreenhed (kalkulator/mini-/mikro- computer).

Foruden at Controlleren kan udsende interface-styreord ved at sætte interfacen i "Command Mode" (ATN sand (0)), kan Controller-funktionen indeholde delfunktioner (Subsets), der sætter denne i stand til at modtage et SRQ, og besvare dette ved evt. at lave et parallel Poll. SRQ kan også besvares ved at lave et serie Poll, men her administreres denne funktion af TALKER/Listener funktionen.

7.6.2 ----- Acceptor Handshake Interface Function (AH):

ACCEPTOR HANDSHAKE INTERFACE-FUNCTION (AH) synkroniserer dataoverførselen på bussen. Den er nødvendig ved modtagelse af data sendt over "DATA BUS"en (apparat data såvel som interface data). Funktionen aktiveres af "ATN" sand (modtagelse af interface data) eller "LISTENER" funktion, når apparatet adresseres.

7.6.3 Source Handshake Interface Function (SH):

SOURCE HANDSHAKE INTERFACE FUNCTION (SH) modsvarende "ACCEPTOR HANDSHAKE" funktionen og er nødvendig for transmission af data over "DATA BUS"en. I lighed med "ACCEPTOR HANDSHAKE" funktionen aktiveres denne gennem andre interface funktioner ("CONTROLLER"-funktionen for transmission af interface data og "TALKER"-funktion ved apparat data).

7.6.4 Listener Interface Function (L):

LISTENER INTERFACE FUNCTION (L) er nødvendig for selektiv modtagelse af apparatdata. Den aktiverer "ACCEPTOR HANDSHAKE" funktionen ved modtagelse af et forvalgt LISTENER-adresse styre-ord over "DATA BUS"en. Den er resat af interface styre-ordet: "UNLISTEN".

Den "BASIC LISTENER" funktion kan have følgende ekstra delfunktioner: "LISTEN ONLY MODE" og "UNADDRESS IF MTA (MY TALK ADDRESS)".

LISTEN ONLY MODE muliggør en manuel aktivering (adressering) af LISTENER-funktionen, og vil dermed være uafhængig af en CONTROLLER-funktion for at kunne modtage apparatdata transmitteret over "DATA BUS"en.

UNADDRESS IF MTA, med denne delfunktion vil et apparats LISTENER-funktion ikke alene blive resat af "UNLISTEN" styre-ordet fra CONTROLLEREN, men også såfremt apparatet genkender sin egen "TALKER ADDRESS". Herved undgås, at et apparat modtager sine egne data (lytter til sig selv).

7.6.5 Talker Interface Function (T):

TALKER INTERFACE FUNCTION (T) er nødvendig for selektiv transmission af apparatdata. Den aktiverer den tilhørende SOURCE HANDSHAKE-funktion, ved modtagelse af pre-valgt TALKER-adresse fra Data Bussen. Den er resat af enhver TALKER-adresse forskellig fra den pre-valgte, således at kun den sidst aktiverede Talker kan sende data over bussen.

En "BASIC TALKER" funktion kan kompletteres med: "TALK ONLY MODE", "UNADDRESS IF MLA (My Listen Adress") og "SERIAL POLL".

TALK ONLY MODE muliggør manuel aktivering (adressering) af TALKER-funktionen, og den bliver dermed uafhængig af en evt. CONTROLLER-funktion i systemet. Dog må der aldrig findes mere end en aktiv "TALKER"-funktion i et system, da flere vil tale i munden på hinanden.

UNADDRESS IF MLA. Denne funktion vil afadressere (resette) et apparats TALKER-funktion, når det adresseres til at lytte. Funktionen sikrer, at apparatet ikke kommer til at tale til sig selv.

SERIAL POLL funktionen sætter apparatet i stand til ikke alene at sende "almindelige" data, men også status information under en SERIAL POLL sequense. Funktionen er nødvendig i alle apparater, der kan aktivere "SRQ"-signalet. SERIAL POLL funktionen aktiveres i et apparat af styreordet "SPE" (Serial Poll Enable). Er funktionen aktiv, da skal apparatet transmittere status information over "DATA BUS" en, når det adresseres til at tale. Status informationen er en speciel form for apparatdata, der giver oplysninger om dets "status". Den aktive tilstand forlades ved modtagelse af styreordet "SPD" (Serial Poll Disable).

TALKER- og LISTENER funktionerne kan forekomme med udvidede adresser, d.v.s. de kræver en to-byte adresse for at blive adresseret modsat de "almindelige" TALKER/LISTENER-funktioner, der har enkelt byte adresse. De med udv. adresse benævnes: Extended Listener og Extended Talker.

7.7 Supplerende Interface Funktioner:

Alle IEC-bussystemer vil indeholde en TALKER eller en LISTENER funktion eller måske begge. SOURCE og ACCEPTOR handshake funktionerne benyttes altid sammen med TALKER og LISTENER funktionerne.

CONTROLLER funktionen vil normalt findes i systemer af en vis kompleksitet.

I det efterfølgende er kort beskrevet de 5 supplerende Interface Funktioner.

Visse af disse eller måske alle funktioner kan findes i apparater, der har behov for at kunne udføre disse specielle funktioner.

7.7.1 Service Request Interface Function (SR):

SERVICE REQUEST INTERFACE FUNCTION (SR) kan markere en diskret hændelse over for CONTROLLER-funktionen ved at aktivere "SRQ" (Service Request) signalet. Dette kan ske uafhængigt af systemets tilstand iøvrigt. Funktionen kan af et instrument f.eks. benyttes til at indikere en overload tilstand under en løbende udlæsning.

Ved modtagelse af et aktivt "SRQ" signal vil en CONTROLLER-funktion iværksætte en undersøgelse for at identificere kilden og spørge efter et statusord for at identificere årsagen til den aktive "SRQ". Proceduren herfor benævnes "SERIAL POLL".

7.7.2 Remote Local Interface Function (RL):

REMOTE LOCAL INTERFACE FUNCTION (RL) styrer omskiftning mellem remote- og lokalkontrol af visse apparat parametre.

Funktionen overvåger "REN"-signalets tilstand, og sammen med andre interface styre-ord, der modtages over DATA BUSSEN, dirigeres omskiftningen mellem Lokal- og Remote-styring af apparatet.

Er "REN" falsk, vil apparatet altid være skiftet til Lokal-styring.

For "REN" sand vil apparatet skifte til Remote-styring, når det adresseres til at lytte, d.v.s. det modtager interface styre-ordet "MLA" (MY LISTENER ADDRESS).

Er apparatet under Remote-styring, kan det skiftes tilbage til lokal ved modtagelse af styre-ordet "GTL" (Go To Local) eller ved manuelt at vælge lokal kontrol. Det sidste dog kun, når apparatet ikke er i "Local Lock Out" mode, der aktiveres af styre-ordet: "LLO" (Local Lock Out). "Local Lock Out" delfunktionen er optional og kan udelades.

7.7.3 Parallel Poll Interface Function (PP):

PARALLEL POLL INTERFACE FUNCTION (PP) kan præsentere et enkelt status-bit for "CONTROLLEREN" uden brug af "SOURCE HANDSHAKE" funktionen.

Ved modtagelse af aktive "ATN" og "EOI" signaler fra Controlleren vil "PARALLEL POLL" funktionen overføre tilstanden af det lokale status bit til en valgt data linie.

Valg af data linie kan foretages manuelt eller fjernstyres; det sidste er optional og betegnes "REMOTE CONFIGURING".

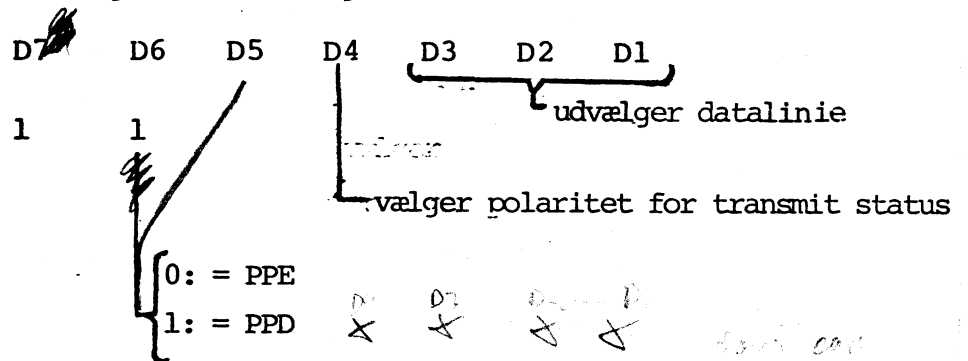
Fire styre-ord benyttes i forbindelse med fjernvalg: "PPC" (Parallel Poll Configure) "PPE" (Parallel Poll Enable), "PPD" (Parallel Poll Disable), og "PPU" (Parallel Poll Unconfigure).

"PPC" er første byte af en to-byte instruktioner, hvor "PPE" og "PPD" udgør anden byte.

"PPE" forbereder funktionen for at deltage i en Parallel Poll sequence ved at vælge en data linie

for overførsel af status bit'en samt den polaritet, hvormed den skal transmitteres. "PPD" bringer funktionen i en passiv tilstand.

Kodning af "PPE" og "PPD":



"PPU" (Parallel Poll Unconfigure) hindrer funktionen i at deltage i en Parallel Poll sequence.

7.7.4 Device Clear Interface Function (DC):

DEVICE CLEAR INTERFACE FUNCTION (DC) er modtagelig for to interface styre-ord: "DCL" (DEVICE CLEAR) og "SDC", (SELECTIVE DEVICE CLEAR).

Ved modtagelse af "DCL" bringes apparatet i en defineret reset-tilstand. Ligeså ved modtagelse af "SDC", dog kun, hvis apparatet på forhånd er adresseret. "Selective Device Clear" er optional og kan udelades.

7.7.5 Device Trigger Interface Function (DT):

DEVICE TRIGGER INTERFACE FUNCTION (DT) starter en forud programmeret procedure i apparatet, evt. som medlem af en gruppe apparater, når interface styre-ordet "GET" (GROUP EXECUTE TRIGGER) modtages, og apparatet iøvrigt er adresseret til at lytte.

7.8 Interface Styre-ord:

Vi har set at Interfacen kan kommunikere med sine omgivelser (instrumentfunktionen eller en Interface Funktion i et andet apparat) ved at sende eller modtage meddelelser (Messages). Man har i den forbindelse to former for meddelelser, nemlig:

- Local Messages,
- Remote Messages.

7.8.1 Begrebet "Local Messages":

Grænsefladen mellem Interface Funktionen og Instrument Funktionen i et apparat er nøje specificeret i IEC-standarden. Over denne grænseflade udveksles også styresignaler. Se fig. 7.22. Disse signaler kaldes "Local Messages".

Local Messages kan f.eks. være et signal, der går fra apparatets instrument til Interface Funktionen SR (Service Request) for at anmode SR-funktionen om at sende en Service Request til Controlleren, eller det kan være et signal, der går fra Interface funktionen DC (Device Clear) til instrumentet for at resette dette, når et Clear-styreord modtages over Interface bussen. Fig. 7.22 viser et eksempel på disse Local Messages.

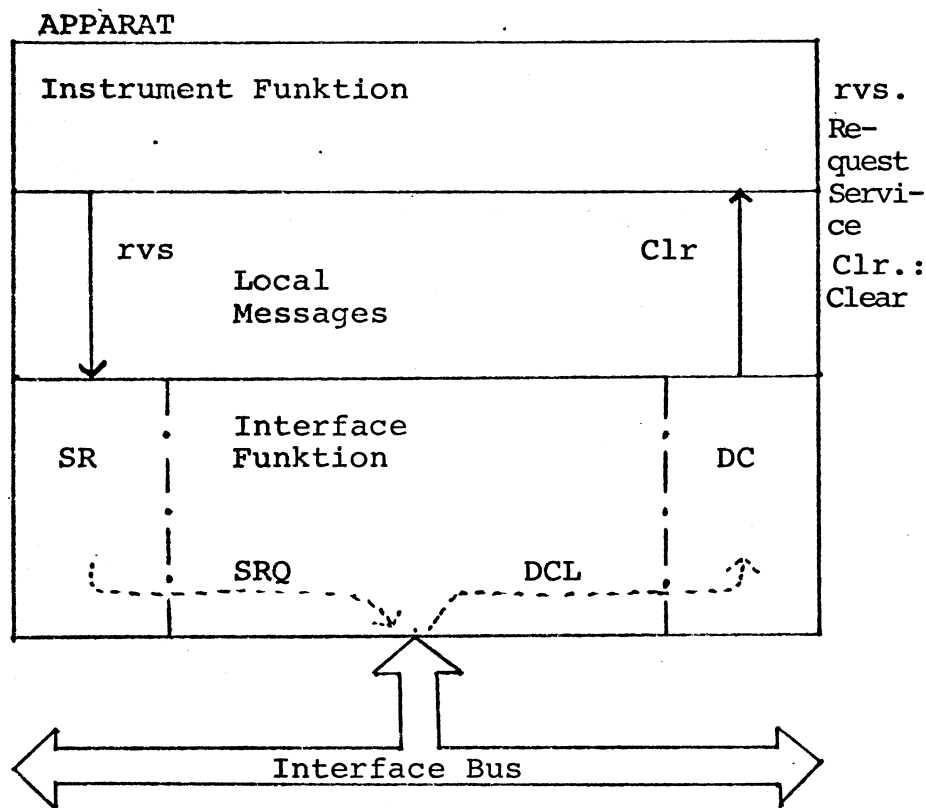


Fig. 7.22. Local Messages.

Alle signaler til Interface funktionerne er standardiserede. Det er ikke tilladt at introducere nye Local Messages, der går til Interface funktionen.

Derimod kan signaler fra Interface Funktionen vælges frit, både med hensyn til antal og navn. Af de to Local Messages vist på fig. 7.2.2 er signalet rvs standardiseret, hvorimod signalet clr er frit opfundet.

7.8.2-----Begrebet "Remote Messages":

Meddelelser, der sendes via Interface Bussen mellem Interface funktioner i forskellige apparater kaldes "Remote Messages". Et "Remote Message" er enten et Interface Message (styre-ord) eller et Device Dependent Message (apparat-data).

Et Interface styre ord udsendes af Controlleren når bussen er i Command Mode.

Apparat-data er de data (f.eks. måleresultater eller status), der overføres fra én Instrument Funktion til en anden Instrument Funktion.

I det foregående afsnit blev det nævnt, at der over Interface Bussen sendes styre-ord, der i de individuelle apparater "aktiverer" visse apparat-funktioner. Disse styreord er Interface Messages.

Interface styre-ord er binært kodede signaler. De binære koder er valgt ud fra ISO-7 bit koden (ASCII), idet b_1 til b_7 fra ISO-koden svarer til signalerne DIO1 til DIO7 fra Data Bussen. Signalet DIO8 benyttes ikke, når der sendes styre-ord (Command Mode).

Fig. 7.23 viser ISO-7 bitkoden, samt betydningen af de enkelte tegn når Interface Bussen er i Command Mode.

Styre-ordene er grupperet i 5 grupper, og fig. 7.24 giver en oversigt over disse. Ved at sammenligne fig. 7.23 og fig. 7.24 ses, at ADDRESSED- og UNIVERSAL COMMAND GROUP svarer til kontroltegnene i ISO-koden (column.: 0 og 1) samt LISTEN- og TALK ADDRESSED GROUP til de skrivende tegn (column.: 2,3,4 og 5).

(SENT AND RECEIVED WITH ATN TRUE)

NOTES: ① MSG - INTERFACE MESSAGE

- ASC 11 266 / 50
Fig. 7.23

Gruppering af INTERFACE-STYRE-ORD

<u>DIO</u> 8 7 6 5 4 3 2 1	MNEMONIC	NAVN
= 0 0 0 x x x x	ACG	ADDRESSED COMMAND GROUP
= 0 0 1 x x x x	UCG	UNIVERSAL COMMAND GROUP
= 0 1 x x x x x	LAG	LISTEN ADDRESS GROUP
= 1 0 x x x x x	TAG	TALK ADDRESS GROUP
= 1 1 x x x x x	SCG	SECONDARY COMMAND GROUP

Fig. 7.24

7.8.3 Adressed Command Group (ACG):

Styre-ord tilhørende "Adressed Command Group" påvirker kun de apparater, der på forhånd er adresseret til at modtage disse, d.v.s. at apparatet skal være en aktiv Listener for at blive påvirket. Desuden skal apparatet være forsynet med den Interface Funktion, som styre-ordet er tiltænkt.

Omstående er vist de styreord, der tilhører Adressed Command Group. Det ses, at de 5 styre-ord, der falder i denne gruppe, alle findes i ISO-7 bit kodetabellen i søjle 0. (Se fig. 7.23).

Styreordenes oktale værdi er ligeledes vist.

ADDRESSED COMMAND GROUP

NAVN	MNEMONIC	OCTAL VALUE	FUNCTION
Go To Local	GTL	001	PROGRAMMERET SKIFT TIL LOKAL (FORPLADEKONTROL).
Selective Device Clear	SDC	004	SKIFTER ALLE ADRESSEREDE APPARATER TIL DEFINERET TILSTAND.
Parallel Poll Configure	PPC	005	FORBEREDER ALLE MODTAGELIGE APPARATER FOR REMOTE-INDSTILLING AF "PARALLEL POLL".
Group Executive Trigger	GET	010	STARTER EN FORUD PROGRAMMERET SEQUENS.
TAKE CONTROL	TCT	011	OVERFØRER KONTROL TIL ADRESSEREDE STYREENHED.

7.8.4 Universal Command Group (UCG):

Styreord tilhørende Universal Command Group påvirker alle apparater, uanset om disse er adresserede eller ej, blot apparatet er forsynet med den relevante Interface Funktion.

Universal Command Group består af 5 styreord, der alle har en kodeværdi svarende til ISO-7 bit koderne i søjle 1 (se fig. 7.23).

UNIVERSAL COMMAND GROUP

NAVN	MNEMONIC	OCTAL VALUE	FUNCTION
Local Lock Out	LLO	021	HINDRER MANUEL OMSKIFTNING TIL FORPLADEKONTROL. HVIS REMOTE-KONTROL ER PROGRAMMERET.
Device Clear	DCL	024	SÆTTER ALLE MODTAGELIGE INSTRUMENTER I EN DEFINERET TILSTAND.
Parallel Poll Unconfigure	PPU	025	HINDRER MODTAGELIGE INSTRUMENTER I AT SVARE EN "PARALLEL POLL".
Serial Poll Enable	SPE	030	SÆTTER "SERIAL POLL" MODE I HVILKEN APPARATER SENDER STATUS-DATA.
Serial Poll Disable	SPD	031	TERMINERER "SERIAL POLL" MODE.

7.8.5 Adress Group:

De binære værdier fra søjle 2 til 5 i ISO-7 bit koden benyttes som styre-ord, der alle svarer til en adresse for et apparat.

Koderne fra søjle 2 og 3 anvendes til Listener-adresser og koderne fra søjle 4 og 5 anvendes til Talker-adresser.

Der findes 32 forskellige koder for henholdsvis Listener- og Talker-adresser. Kun de 31 af disse koder kan benyttes som apparatadresse, da de to sidste i hver gruppe benyttes til at afadressere henholdsvis alle Listener og alle Talker.

Nedenfor er listet alle de huskekoder (MNEMONICS), som IEC-standarden benytter inden for Listener Adress Group (LAG) og Talk Adress Group (TAG).

MNEMONICS:

- "TAD" (Talk Address):
Et styreord fra TALK ADDRESS gruppen.
- "LAD" (Listen Address):
Et styreord fra LISTEN ADDRESS gruppen.
- "MTA" (My Talk Address):
En valgt adresse for et apparat.
- "MLA" (My Listen Address):
En valgt lytte adresse.
- "OTA" (Other Talker Address):
En adresse forskellig fra et apparats "MTA".
- "UNL" (UNListen):
Kontrolord, der afadresserer alle lyttere.
- "UNT" (UNTalk):
Kontrolord, der afadresserer alle talere.

Når et styreord fra "Listener Adress Group" eller "Talk Adress Group" udsendes over Interface Bussen udvælges de apparater, der skal deltage i en data-transmission. Hvert apparat i et system tildeles en ID-kode (adresse) ved systemopbygningen. Denne adresse kan normalt vælges individuelt ved at indstille adressen på nogle kontakter, som apparatet er forsynet med.

Søjle 6 og 7 i ISO-7 bit koden i fig. 7.23 kaldes "Secondary Command Group", og er styreord, der altid benyttes sammen med de øvrige for at danne et to-byte styreord og dermed udvide kode-mulighederne, når dette måtte være nødvendigt.

7.9 Styring af Interfacen:

De fleste operationer ved hjælp af IEC-bussen kræver, at denne først "indstilles" til den bestemte operation.

"Indstilling" af bussen sker ved at lade Controlleren sende en sekvens af styreord til Interfacen.

I det følgende skal gives et par eksempler på anvendelse af interface operationer.

I eksemplerne er de mnemoniske betegnelser fra afsnit 7.8 anvendt, samt:

"DAB" (Data Byte) for et apparat-afhængigt ord transmitteret over DATA BUSen.

7.9.1 Data Transmission fra et apparat til et eller flere andre.

ATN DIO (1:8)

- 1 "UNL" Afadresserer alle lyttere i systemet.
(fortsat modtagelse af interface-styreord er uafhængig af denne afadressering).
- 1 "LAD₁"
- 1 "LAD₂" Adresserer de apparater, der har LAD₁...
- . . LAD_n som MLA (My Listener Address) til at
- . . modtage apparatdata, der transmitteres
- 1 "LAD_n" for ATN = 0 (falsk),
- 1 "TAD" Udvalger apparat med "MTA" = "TAD" som taler, når "Data Bus"en frigøres til transmission af apparatdata.
- 0 DAB₁ Apparatdata sendt af sidst adresserede . taler, nu da "Data Bus"en er frigivet . (ATN = 0). Transmission kan fortsættes . indtil CONTROLLEREN sender ATN = 1. Hvis . taleren selv afslutter sit indlæg kan det .

gøres ved at aktivere "EOI" samtidig med afsendelsen af sidste "DAB" og dermed indikere afslutningen over for systemet.

7.9.2 Overgivelse af kontrol:

Den følgende operation er den, der skal foretages, når en Controller i et system ønsker at overgive kontrollen til en anden Controller.

ATN DIO (1:8)

- 1 (TAD) Adressen på den enhed til hvilken, der skal overgives kontrol udsendes.
- 1 TCT Styreordet Take Control adviserer den adresserede enhed om at overtage kontrollen.
- 0 Den nye Controller In Charge overtager kontrollen på dette tidspunkt.

7.10 Eksempel på simpel IEC-Interface Funktion:

Et eksempel på en forholdsvis enkel bus-Interface er vist på fig. 7.25, hvor fig. 7.25 viser Interface Funktionen af en Paper-tape Punch. Selve Punchen (Instrument Funktionen) er ikke vist.

En Interface Funktion af denne kategori må være i stand til at:

- blive stillet som LISTENER med en bestemt adresse,
- afadresse når UNL-styreordet modtages,
- formidle data fra Bussens databus til Puncheren,
- gå til en kendt tilstand ved Power ON,
- forsyne Puncheren med et handshake signal, der fortæller, hvornår data kan punches. (Punch Initiate),
- kunne modtage et handshake signal, der fortæller Interface funktionen at Puncheren er klar til at modtage nye data. (Punch Ready).

Den mest iøjnefaldende Interface Funktion for et sådant system er LISTENER-funktionen. Listener funktionen er den, der husker, når Puncheren er adresseret til at lytte. Den eneste anden Interface Funktion, der er nødvendig er Acceptor Handshake Funktionen. Denne funktion synkroniserer timingen mellem Bussens handshake signaler og Puncherens handshake signaler.

En nærmere analyse af diagrammet fig. 7.25 vil blive foretaget i afsnit 8.

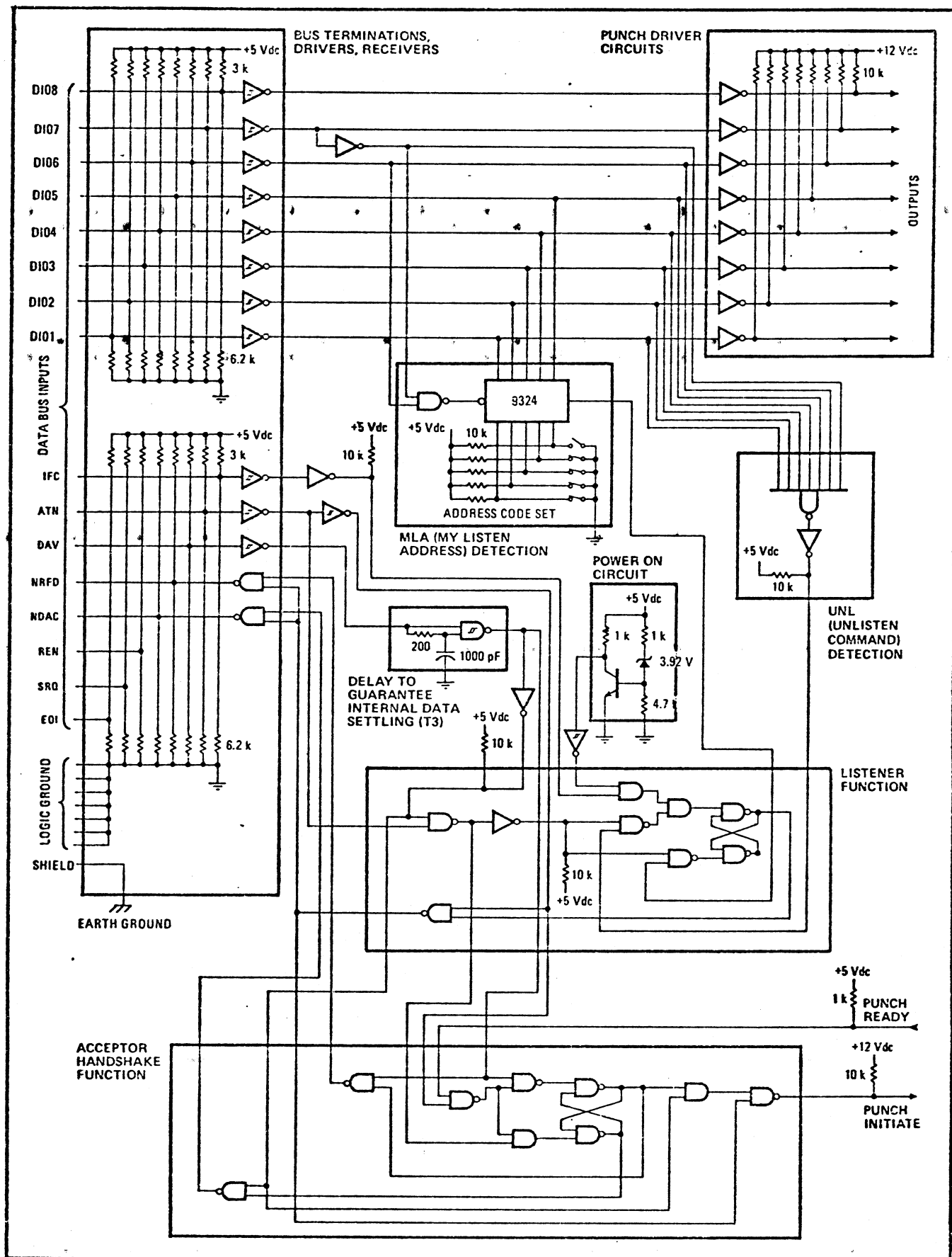


Fig. 7.25. Tape-Punch Interface.

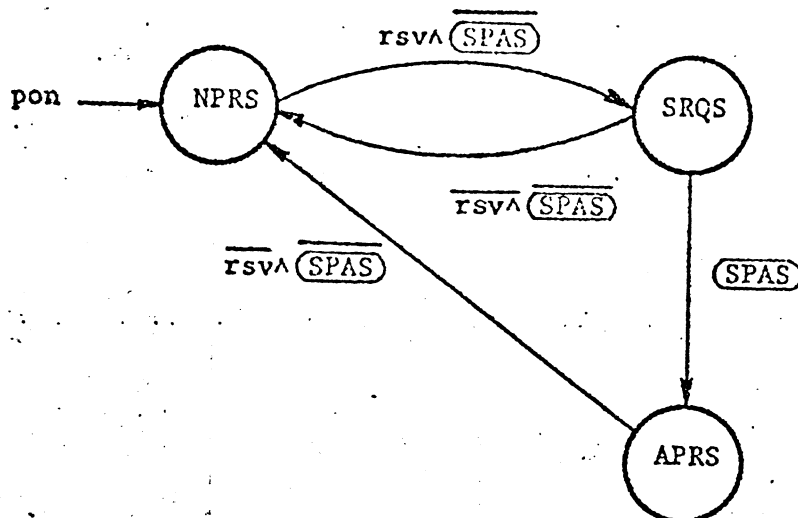


Figure 9 - Service Request State Diagram

TABLE XVIII - SR Mnemonics

<u>Messages:</u>	<u>Interface States:</u>
pon - power on	NPRS - NEGATIVE POLL RESPONSE STATE
rsv - request service	SRQS - SERVICE REQUEST STATE
	APRS - AFFIRMATIVE POLL RESPONSE STATE
	(SPAS) - SERIAL POLL ACTIVE STATE (T FUNCTION)

TABLE XIX - SR Message Outputs

SR STATE	Remote Message Sent	Device Function Interaction
	SRQ	
NPRS	(F)	None
SRQS	T	
APRS	(F)	

8. Systemanalyse:

Ved systemanalyse forstår vi den proces, der omfatter nedbrydning af et system i delsystemer med det formål at få kendskab til systemets virkemåde.

På fig. 8.1 er vist, hvordan et system kan nedbrydes i delsystemer. På fig. 8.1 ses endvidere, at når nedbrydningen når en vis detaileringsgrad, taler vi om funktioner og delfunktioner.

Når vi taler om systemniveau, befinder vi os på det niveau, der er tilknyttet formuleringen af den opgave systemet skal løse.

Når vi taler om funktionsniveau, befinder vi os på det niveau, der er tilknyttet opbygningen af den opgave systemet skal løse.

Det laveste niveau vi kan befinde os på i fig. 8.1 er komponentniveau, hvilket også er det laveste niveau vi vil beskæftige os med i forbindelse med fejlfinding. (Man vil ved fejlfinding på elektroniske systemer næppe reparere en komponent).

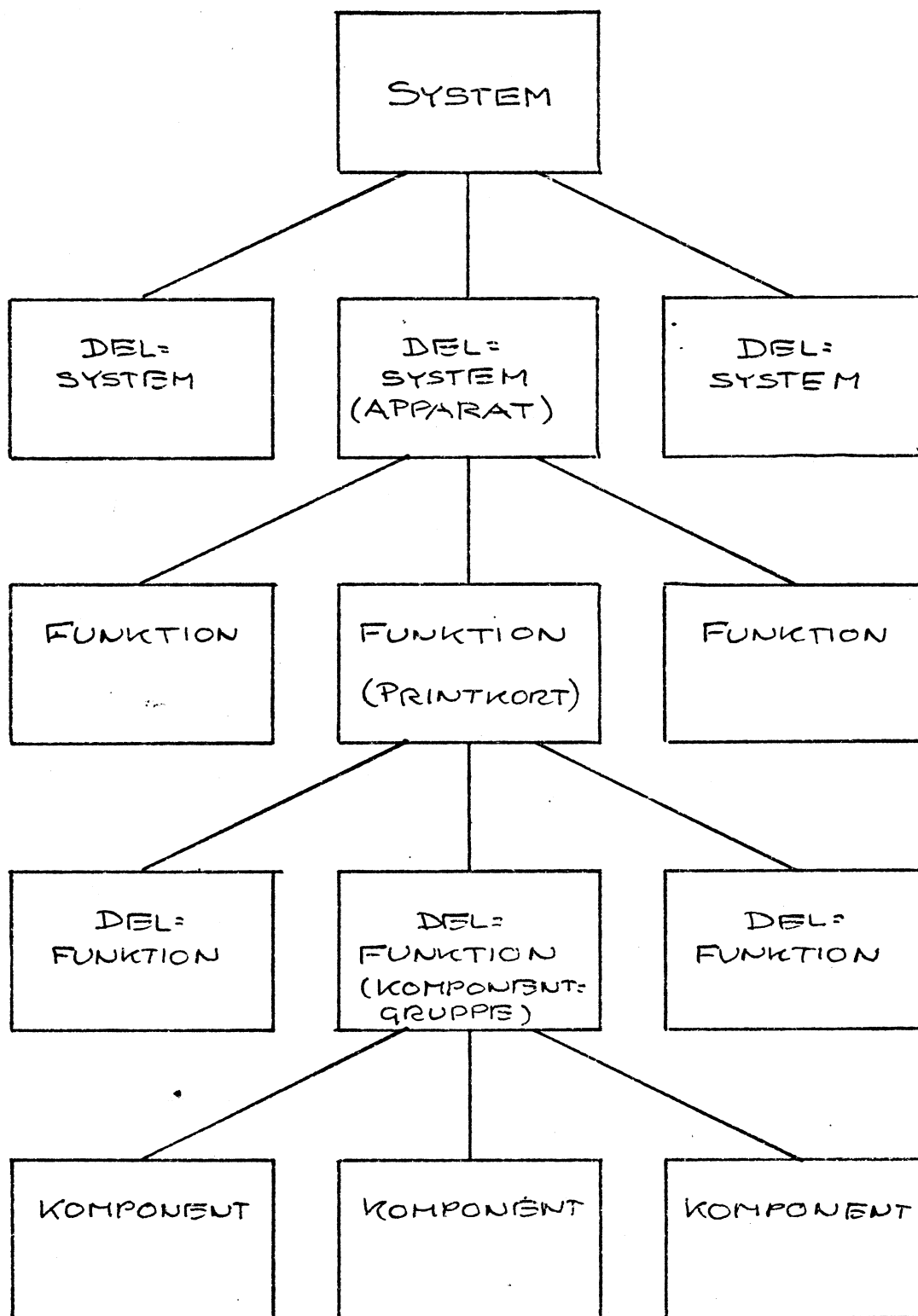


FIG. 8.1

8.1 Dokumentation:

Dokumentation er en formålsorienteret beskrivelse af relevante egenskaber ved systemet. Denne beskrivelse spiller en væsentlig rolle både for brugeren og leverandøren af systemet.

- For brugeren spiller det en rolle med hensyn til planlægning af drift, service og vedligeholdelse.
- For leverandøren spiller det en rolle med hensyn til at kunne yde brugeren den fornødne assistance i forbindelse med drift, service og vedligeholdelse.

Desværre er dokumentationen ofte af svingende kvalitet, hvorved der ofte må foretages rettelser eller tilføjelser. Dette giver i de fleste tilfælde store problemer med opdateringer, især hvis dokumentationen forefindes i flere eksemplarer og udgaver.

Et system sammensat af flere delsystemer fra forskellige leverandører, er dokumentationsformen for det meste forskellig. Dette betyder dog ikke at det ene system nødvendigvis er dårligere dokumenteret end det andet; forklaringen er mere det, at der ikke findes veletablerede systematiske metoder til opbygning af en entydig dokumentationsform.

Der må nødvendigvis være et sammenhæng mellem system og dokumentation. På fig. 8.2 er vist et sammenhæng mellem på den ene side system- eller funktionsniveau og på den anden side forskellige dokumentationsformer. Den i fig. 8.2 viste opdeling har til formål at dokumentere systemets omfang, virkemåde og opbygning.

Niveau	Dokumentation	
	Beskrivelse	Diagramform
System	Systembeskrivelse/procesbeskrivelse. Brugervejledn.	Blokdiagram
Delsystem: apparat	Systembeskrivelse eller apparatbeskrivelse. Brugervejledning.	Blokdiagram
Funktion Printkort-modul(er)	Funktionsbeskrivelse	Blokdiagram eller logikdiagram eller komponentdiagram.
Delfunktion: Komponentgruppe.	Funktionsbeskrivelse eller kredsløbsbeskrivelse.	Logikdiagram eller komponentdiagram.
Komponent	Komponentbeskrivelse.	Datablad

Fig. 8.2

Dokumentationen må desuden på alle niveauer indeholde beskrivelser for fejlfinding og vedligeholdelse.

Det fremgår endvidere af fig. 8.2, at dokumentationen, uafhængigt af hvilke niveau vi befinder os på, kan opdeles i:

- en beskrivende dokumentation (semantik niveau), der typisk indeholder:
 - systembeskrivelse
 - funktionsbeskrivelse
 - service beskrivelse
- en entydig dokumentation på diagramform (syntaks niveau), der typisk indeholder:
 - blokdiagram
 - logikdiagram
 - kredsløbsdiagram
 - funktionsdiagram
 - tilstandsdiagram
 - programdokumentation.

I det følgende vil vi se lidt nærmere på de forskellige beskrivelser og diagramformer.

8.1.1 Beskrivelser:

Beskrivelser har til formål at beskrive, hvorledes det enkelte systems eller funktions egenskaber skal behandles og tolkes.

System-, funktionsbeskrivelse:

System- og funktionsbeskrivelse vil vi her opfatte som 2 sider af samme sag, idet det afhænger af på hvilket niveau vi befinder os.

I et færdigt dokumenteret elektronisk system vil system- og funktionsbeskrivelse typisk indeholde:

1. Oversigtsbeskrivelser, der viser totalsystemet og de delsystemer/-funktioner, det er opdelt i.
2. Beskrivelser af indgange, udgange såvel eksterne som interne.

3. Symbolbeskrivelser, der beskriver de anvendte symbol- eller signalnavne.
4. Proces- eller procedurebeskrivelser, der eksempelvis beskriver de trin processen eller proceduren er inddelt i (eksempelvis rutediagrammer).
5. Programdokumentation (såfremt systemet er programmerbart). Eksempelvis på rutediagramform med tilhørende kommentarer.
6. Brugervejledninger.
7. Vedligeholdelsesbeskrivelser, der beskriver den daglige vedligeholdelse af systemet.

System- og funktionsbeskrivelse har ikke alene betydning for de forskellige brugerkategorier, men også for serviceteknikeren. Jo mere serviceteknikeren har kendskab til systemets opbygning, virkemåde og andre sammenhænge, jo hurtigere kan fejlen findes og afhjælpes.

Servicebeskrivelse:

Foruden system- og funktionsbeskrivelse vil serviceteknikeren have brug for en servicebeskrivelse.

Denne kan for et fuldt dokumenteret elektronisk system typisk bestå af:

1. Installationsbeskrivelse.
2. Afprøvnings- og justeringsbeskrivelse.
3. Fejlfindingsbeskrivelse (troubleshooting).
4. Reparationsbeskrivelse.
5. Beskrivelse af fejlrisiko.

Installationsbeskrivelsen indeholder typisk følgende:

- installation af eventuelle delsystemer,
- tilslutning af eksterne ind- og udgange (evt. spec. af kabeltype),
- nettilslutning.

Installationsbeskrivelsen kan ofte være af svingende kvalitet, især når flere apparater fra forskellige leverandører indgår som delsystemer. Det betyder ikke at dokumentationen for det enkelte delsystem behøver at være dårlig, men det skyldes derimod, at der let kan opstå vanskeligheder, når der skal etableres forbindelse mellem udstyr, som aldrig før har været koblet sammen, og som primært er dimensioneret eller beregnet til helt andre krav.

Afprøvnings- og justeringsbeskrivelsen omhandler dels afprøvning og justering i installations- og indkøringsfasen dels afprøvning og justering efter reparation. Sidstnævnte kan ofte blive mere problematisk, idet en opjustering af en funktion kan have indflydelse på en anden funktion.

Dette skyldes ofte at en gradfejl, der bliver til en bratfejl, vil når denne fejl fjernes helt, udløse en bratfejl et andet sted (ofte forårsaget af en gradfejl).

Beskrivelsen indeholder typisk:

- afprøvn./just. udstyr,
- tilslutninger (målepunkter)
- testprocedure
- slutkontrol.

Fejlfindingsbeskrivelsen har til formål at opstille en systematik for fejlfinding når fejlsymptomet er kendt. Fejlfindingsbeskrivelse vil typisk indeholde:

- generelt om fejl i systemet,
forudsætninger:
 - kendskab til indikations- eller overvågningspaneler,
 - kendskab til systemets funktionelle virkemåde,
 - geografisk kendskab til systemets modulære opbygning (hvor er hvad placeret)
- nødvendige instrumenter
- hvad man først bør undersøge:
 - kontrol af forsyningsspændinger,
 - kontrol af at alle omskiftere og kontakter på betjeningspanelet "står rigtigt",
 - kontrol af sekundære spændinger (5V, 12V m.v.),
 - kontrol af luftfilter for støv,
 - kontrol af omg. temperatur hvis nødvendigt.
- fejlfindingsskemaer (troubleshootingsskemaer).

Ved anvendelse af fejlfindingsskemaer må det forudsættes at:

- Fejlsymptomet er bekendt.
- Fejlen eller fejlsymptomet er forudsigeligt.
- Fejlen er en bratfejl.

Endvidere må det pointeres, at blot fordi ovenstående krav er opfyldt, vil man ikke automatisk finde frem til fejlen; men man vil blive ført frem imod den fejlramte funktion. Selve fejlfindings-skemaerne er opbygget delvis på grundlag af logiske

På fig. 8.3 er vist eksempler på fejlfindings-
maer.

Skema nr. 3.01

Pos.	Svar ↓	Spørgsmål	Svar →	Aktion	Brug skema	Bemærkninger
1	ja	Er der spænding på forsyningsnettets faser	nej	Undersøg nettet		
2	ja	Er alle sikringer i orden	nej	Udskift og evt. reparer		
3	ja	Er motorværnet ud-koblet	nej	Undersøg motor		
4	ja	Er indstillingen af overstrømsrelæerne i orden	nej	Indstil		Mål motorens strømforbrug og undersøg om det overskrider motorens påstemplede fuld-laststrøm
5	ja	Er motorværnets spole i orden	nej	Udskift		
6	ja	Er der spænding på motorværnets spole	nej	Undersøg styre-strømskredsløb		
7	ja	Kan motoren tøres	nej	Reparer eller udskift		Rotor eller tilsluttet kompo-nent fastklemt
8	ja	Er der strømgennem-gang i viklingerne	nej	Udskift motor		Motor har sandsynligvis været overbelastet. Undersøg årsag. Viklinger afbrudt.
9			→	Tilkald elek-triker		

FIG. 8.3

FIG. 8.3

Beskrivelse af fejlrisiko, der er en sjælden dokumentationsform, angiver hvilke komponenter eller enheder, der kan fejle ved en given miljøpåvirkning, der igen er forårsaget af en eller flere kritiske handlinger. På fig. 8.4 er vist hvorledes et fejlriskoskema kan være udformet.

Miljøpåvirkning	Berørte komponenter	Forårsaget af	Bemærkning
Acceleration	Panel-metre Konnektorer power supply	Drift	
Temperatur	Ferrit-lage ✓	Drift	Luftfilter skal være rent
Brand	Følere Aktuatorer Printkort	Drift, transport, lagring, betjening.	Anlægget styrer brandbare væsker.

Fig. 8.4

8.1.2 Diagramformer:

Diagramformer har til formål entydigt at beskrive de enkelte systemers eller funktioners opbygning og virkemåde.

Blokdiagrammer:

Et blokdiagram er en grafisk afbildning af et system, delsystem eller en funktion, i hvilken alle dele er repræsenteret ved kasser med kommentarer, som normalt er forbundet med linier eller pile.

På fig. 8.5 er vist et eksempel på et blokdiagram.

Logik- og kredsløbsdiagrammer:

Sammen med blokdiagrammerne danner logik- og kredsløbsdiagrammerne kernen i hele dokumentationsprocessen.

Diagrammer i digitale systemer er opbygget af 3 symbolsæt.

1. Logiske symboler, der symboliserer SSI komponenter eller de grundlæggende logiske elementer (gates og flip-flop), se fig. 8.7.
2. "Black box" symboler, der symboliserer MSI og LSI komponenter (decodere, latches, lagerkomponenter og andre sammensatte logiske funktioner).
3. Elektriske symboler, der symboliserer diskrete komponenter (modstande, kondensatorer, dioder og transistorer m.v.).

Et eksempel på anvendelse af disse 3 symbolsæt er vist i fig. 8.6.

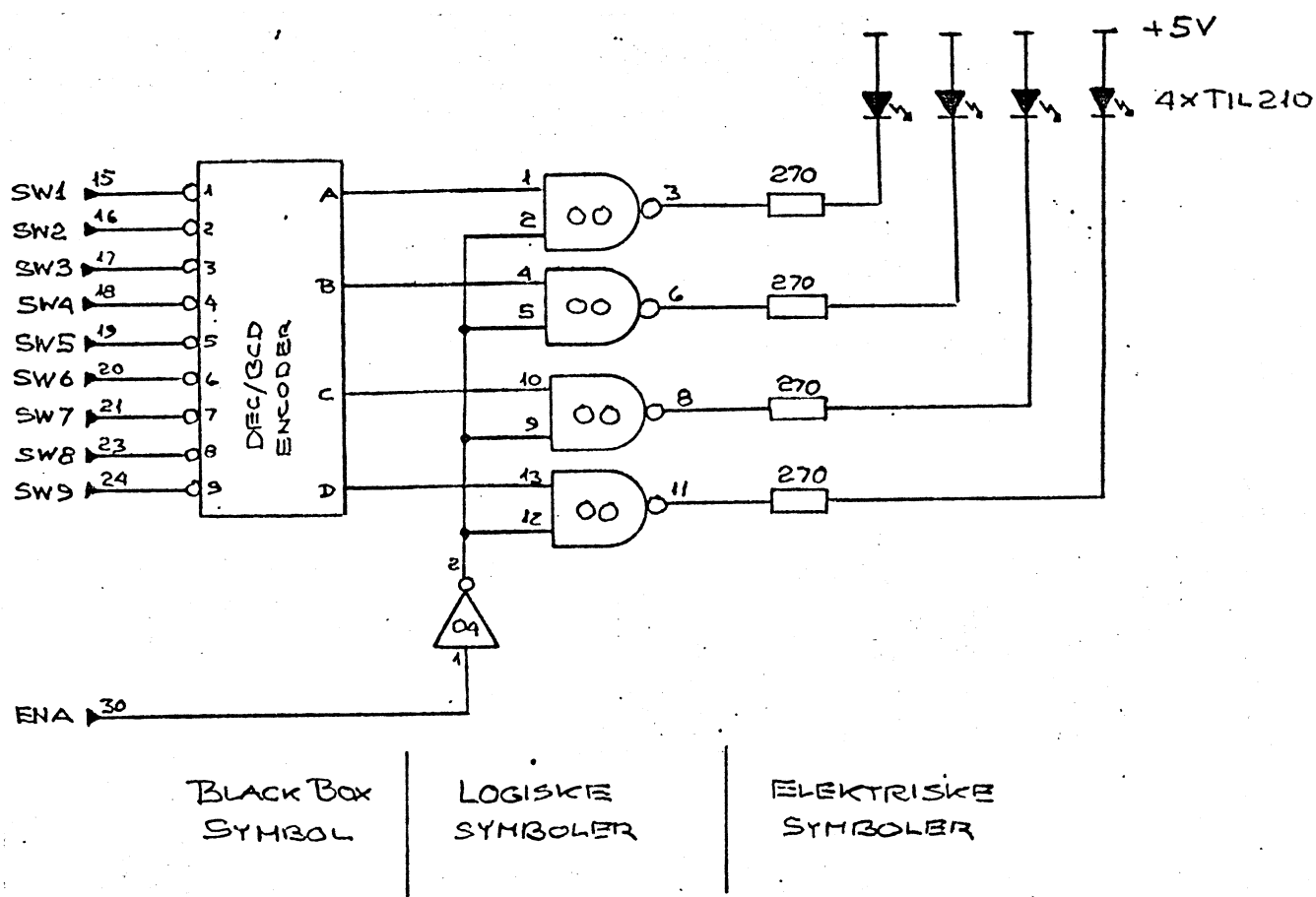


FIG. 8.6

STANDARD FOR LOGISKE ELEMENTER

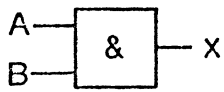
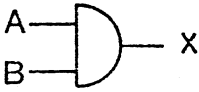
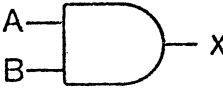
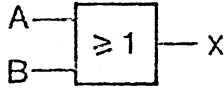
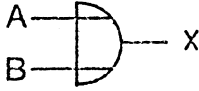

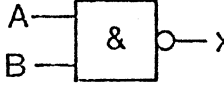
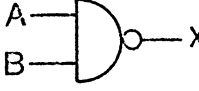

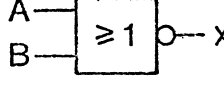
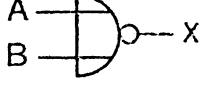

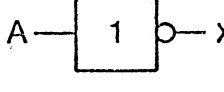
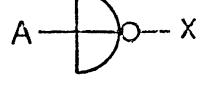
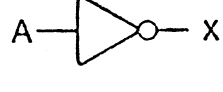
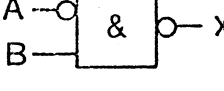
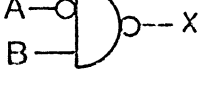


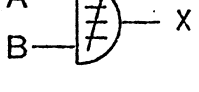

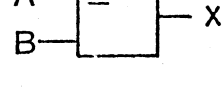
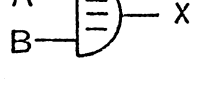



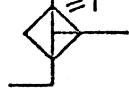

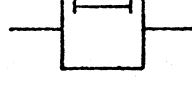
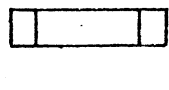
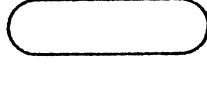
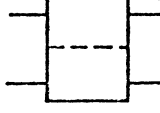
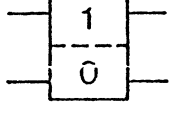
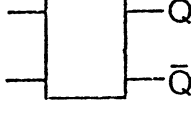
Kredsløb	IEC	DIN 40700	Amerikansk standard	Boole-funktion
AND				$X = AB$
OR				$X = A + B$
NAND				$X = \overline{AB}$
NOR				$X = \overline{A + B}$
NOT				$X = \overline{A}$
NAND med een inv. indgang				$X = \overline{\overline{A}B}$
Exclusive OR				$X = A\overline{B} + \overline{A}B$ $X = A \oplus B$
Comparator				$X = AB + \overline{A}\overline{B}$
Destributed AND				
Destributed OR				
Delay				
Flip-Flop				

FIG. 8.7

Anvendelsen af integrerede kredsløb i digitale systemer har en kraftig indflydelse på udformningen af diagramtegningerne, idet man udformer de enkelte diagrammer, således at de svarer til et kredsløbsmodul, der igen, i de fleste tilfælde, svarer til et printkortmodul. På denne måde vil diagramtegningerne indeholde en færdig digital delfunktion og ikke løse kredsløbs-diagramstumper.

En anden væsentlig faktor ved diagramtegningerne er, at de forskellige komponenter nemt kan lokaliseres geografisk på printkortmodulet. Dette kan f.eks. gøres ved at inddele printkortmodulet i felter, som vist på fig. 8.8, hvor det på diagramtegningen fremgår, at den anvendte komponent er en 2-input NANDkreds med Schmitt-triggerindgang. Den er geografisk placeret i feltet B3 på printkortet, og de to indgange og udgangen er henholdsvis ben 1, 2 og 3 på IC'eren.

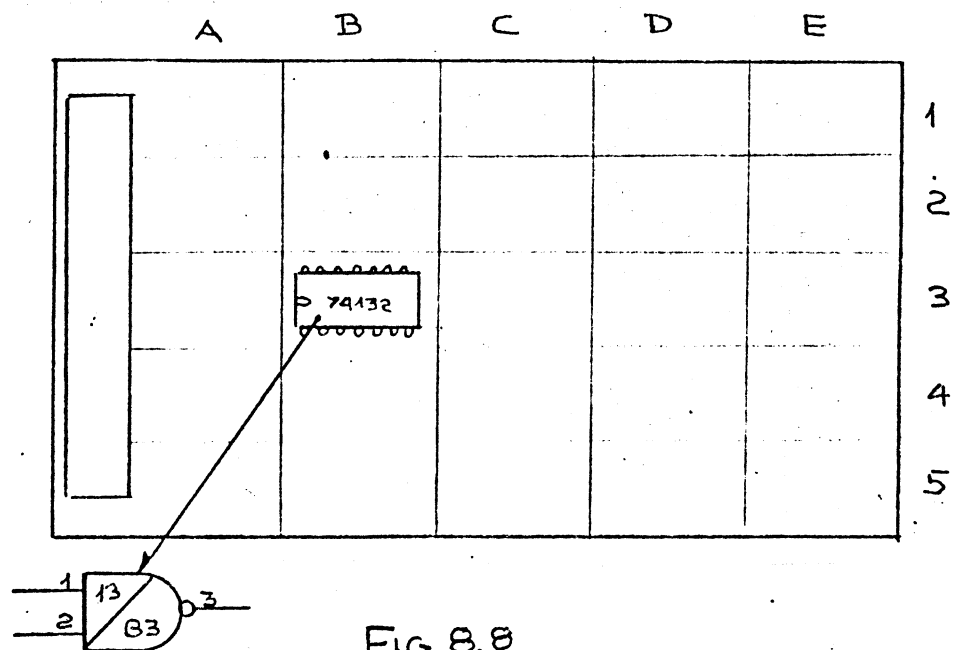


FIG. 8.8

En tredje væsentlig faktor ved diagramtegningerne er terminalerne på printkortmodulet. Disse terminaler er for det meste altid ført ud i højre eller venstre side af diagrammet, således at de er nemme at lokalisere på diagramtegningen. Terminalerne er forsynet med et nummer, der stemmer overens med den fysiske placering af terminalen eller printstikket på printkortmodulet.

Findes der flere kontaktrækker på samme printstik og yderligere flere printstik på samme printstik, må man anvende en hierarkisk opbygning af terminalens nummer, som vist i fig. 8.9.

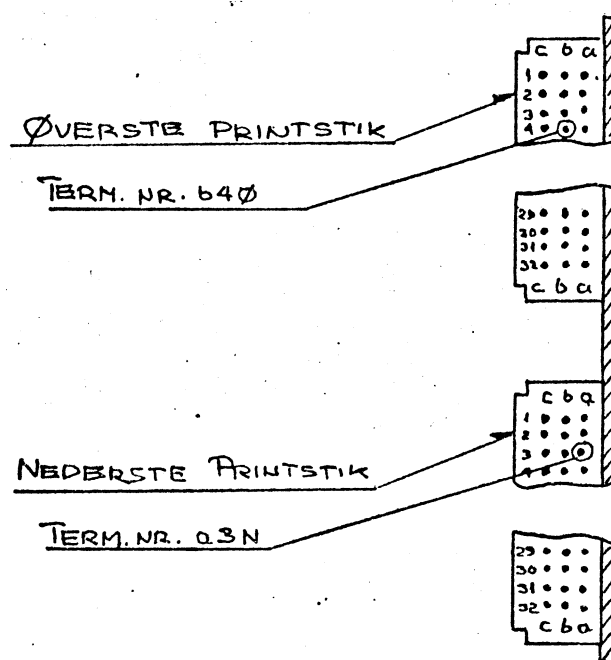


FIG. 8.9

Endvidere er terminalen forsynet med et signalnavn, der for det meste skrives mnemoteknisk i form af 3 eller 4 bogstaver (se fig. 8.6):

F.eks.:

STA: START
STP: STOP
RES: RESET
ENA: ENABLE
CSW1: SWITCH No. 1.

Det er væsentligt at disse mnemotekniske udtryk er forklaret i en symbolliste eller evt. på selve diagramtegningen.

Funktionsdiagram:

Funktionsdiagrammer eller tidsdiagrammer angiver tidsafhængigheden mellem forskellige signaler i en funktion eller delfunktion.

Eksempelvis er funktionsdiagrammet af lagerkomponenten i fig. 8.10 vist på fig. 8.11.

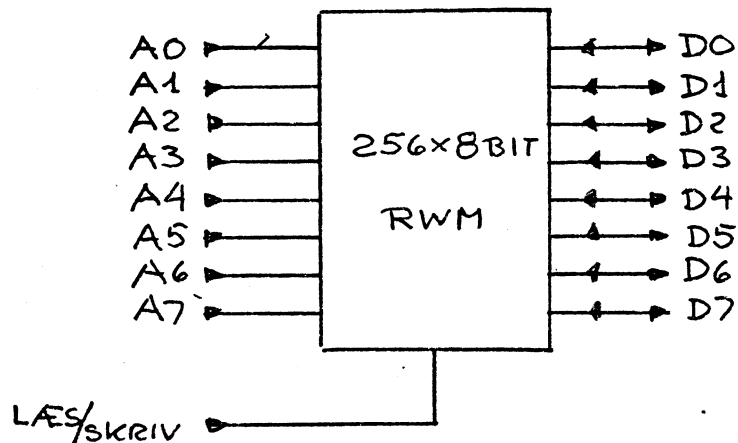
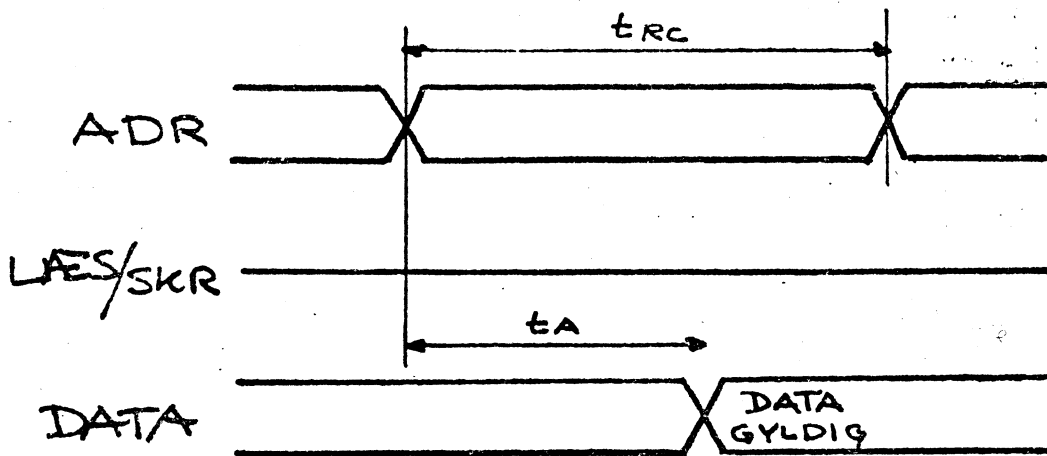


FIG. 8.10.

Funktionsdiagrammer udgør sammen med logik- og kredsløbsdiagrammer et udmærket dokumentationsgrundlag for fejlfinding..

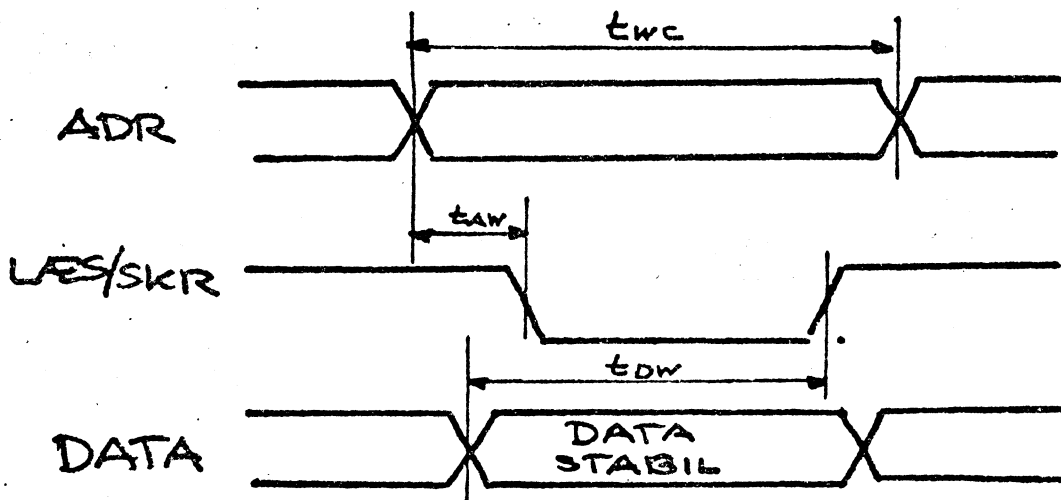
LÆSNING FRA LAGER:



t_{RC} = CYCLUS TID F. LÆS

t_{EA} = ACCESS TID (TILGANGSTID)

SKRIVNING TIL LAGER:



t_{WC} = CYCLUS TID F. SKRIV

t_{AW} = SET UP TID ADR/SKR

t_{DW} = SET UP TID DATA

Tilstandsdiagrammer:

I stedet for funktionsdiagrammer og logiske ligninger anvender man ofte tilstandstabeller og -diagrammer til at beskrive en funktion. En af fordelene ved at anvende tilstandsdiagrammer/-tabeller er at man gennemløber alle kombinationer af indgangssignalerne. Vi kan repræsentere et sekventielt netværk ved enten en tilstandstabel og et tilstandsdiagram.

Funktionstabellen i fig. 8.12 af en JK-flip-flop kan overføres til en tilstandstabel som vist i fig. 8.13.

J	K	Q_{n+1}
0	0	Q_n
1	0	1
0	1	0
1	1	\overline{Q}_n

Fig. 8.12

Nuv. Til- stand	Input J K			
	Næste tilstand		Output	
0	0	0	1	1
1	1	0	0	1

Fig. 8.13

og til et tilstandsdiagram som vist i fig. 8.14.

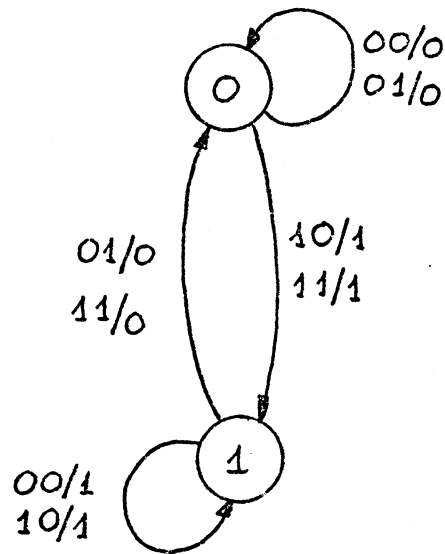


FIG. 8.14.

Hvor cirklerne betegner tilstande, og pilene mellem cirklerne betegnes tilstandsskift.

Inden vi forklarer tilstandsbeskrivelse og skiftebetingelse nærmere, vil vi se lidt på sammenhængen mellem netværksstruktur og tilstandsdiagram. På fig. 8.15 er netværksstrukturen for et synkront sekvensnetværk vist.

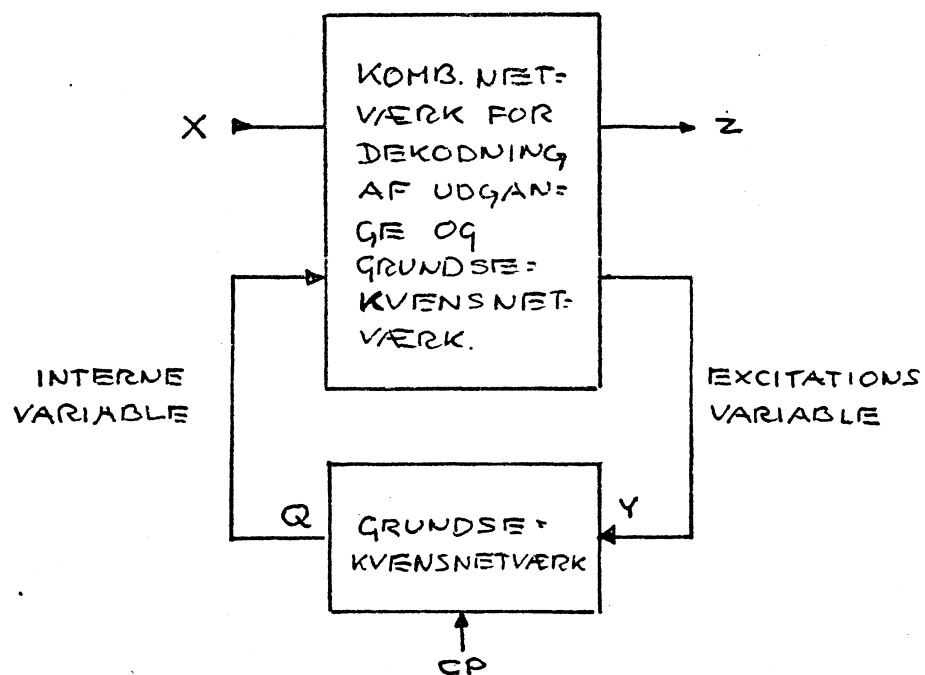


FIG. 8.15

For netværket i fig. 8.15 gælder:

$$Z = f_1(X, Q)$$

$$Y = f_2(X, Q)$$

og benævnes en Mealy-model, og kan beskrives med tilstandsdiagrammet i fig. 8.16.

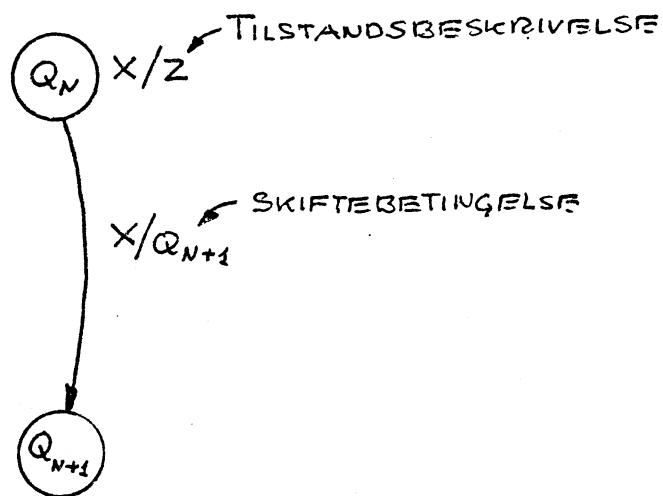


FIG. 8.16

Er udgangen Z kun afhængig af de interne variable fås:

$$Z = f_1(Q)$$

$$Y = f_2(X, Q)$$

Benævnes netværket en Moore-model og beskrives med tilstandsdiagrammet i fig. 8.17.

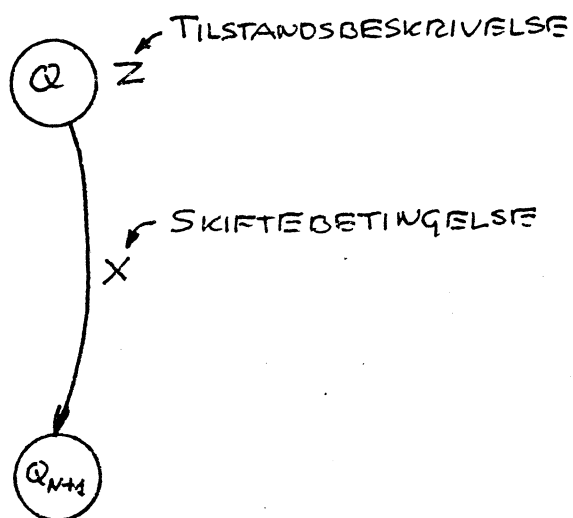


FIG. 8.17

For et netværk med N -indgangsterminaler skal der angives 2^N -tilstandsskift udgående fra alle tilstande i tilstandsdiagrammet. Hvis visse kombinationer af indgangssignalerne ikke kan forekomme i en tilstand er disse kombinationer "Don't care", da det så er ligegyldigt, hvad den næste tilstand bliver.

Programdokumentation:

I flere og flere systemer anvendes programmerbare funktioner i stedet for diskrete logikfunktioner. Dette medfører en ny dokumentationsform, nemlig programdokumentation. Fig. 8.18 viser et eksempel på et programmerbart sekvensnetværk realiseret ved hjælp af en Read Only Memory (ROM). Dokumentation af ROM'en er vist i fig. 8.19.

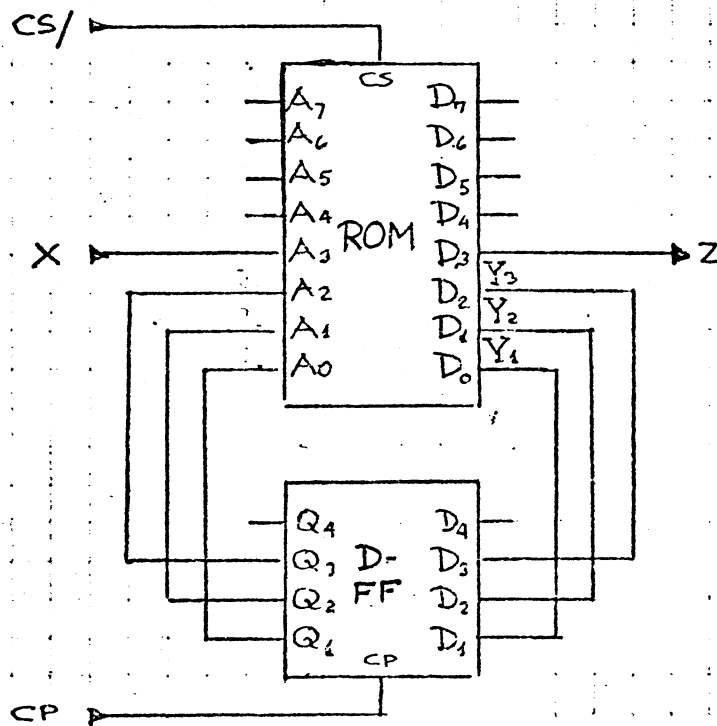


FIG. 8.18

BINAER								HEX. DEC.	
A ₃	A ₂	A ₁	A ₀	D ₃	D ₂	D ₁	D ₀	A	D
X	Q ₃	Q ₂	Q ₁	Z	Q ₃	Q ₂	Q ₁	ADR.	DATA
0	0	0	0	0	0	0	0	00	00
0	0	0	1	0	0	0	0	01	00
0	0	1	0	1	1	1	0	02	0E
0	0	1	1	0	0	0	0	03	00
0	1	0	0	0	0	0	0	04	00
0	1	0	1	0	0	0	0	05	00
0	1	1	0	1	0	0	0	06	08
0	1	1	1	0	0	0	0	07	00
1	0	0	0	0	0	0	1	08	01
1	0	0	1	0	0	1	1	09	03
1	0	1	0	1	0	1	0	0A	0A
1	0	1	1	0	0	1	0	0B	02
1	1	0	0	0	0	0	0	0C	00
1	1	0	1	0	0	0	0	0D	00
1	1	1	0	1	0	1	0	0E	0A
1	1	1	1	0	0	0	0	0F	00

FIG. 8.19.

8.1.3 Andre dokumentationsformer:

Trådningsplaner:

Trådningsplanen beskriver ledningsforbindelserne mellem de forskellige printstik og kabelstik. Der udfærdiges en trådningsplan for hver enkelt print- eller kabelstik i hele styresystemet, idet hvert stik nummereres i henhold til dets geografiske placering i den mekaniske opbygning af styresystemet. I fig. 8.20 er vist et eksempel på den geografiske inddeling af den mekaniske opbygning.

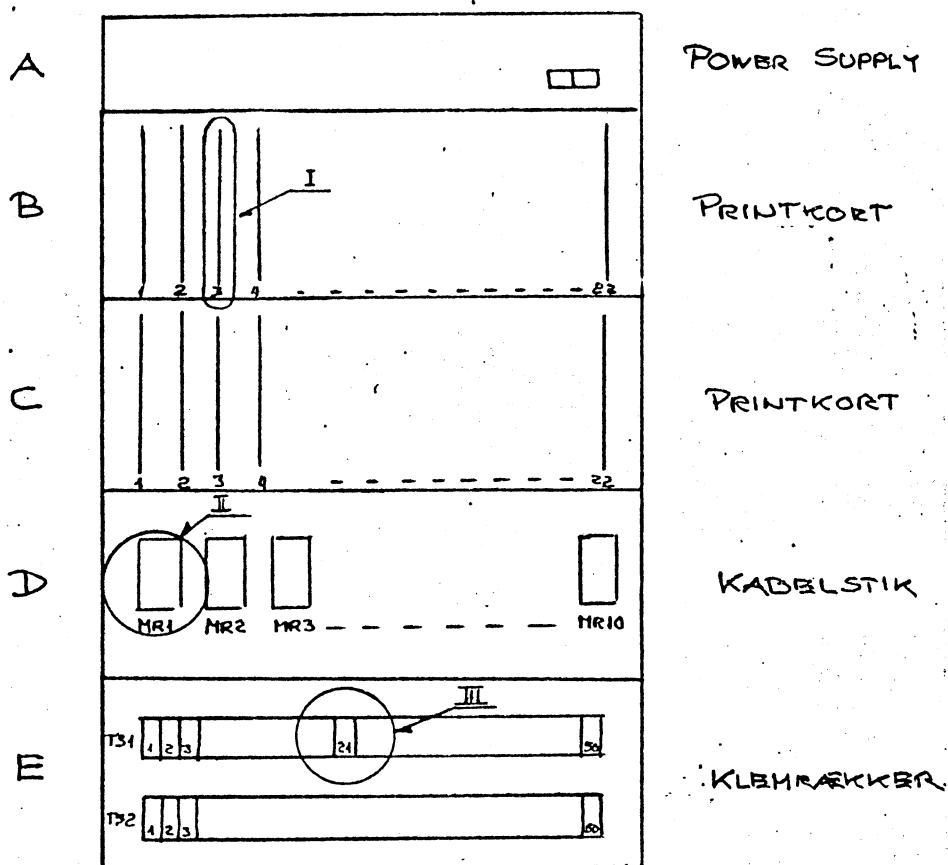


FIG. 8.20

De indkredsede stik/klemrækker i fig. 8.20 kan således positionsbestemmes som følger.

- I. Printkortstik, pos. ~~B4~~. B3,
- II. Kabelstik, pos. D-MR1.
- III. Klemme, pos. E-TS1-21.

Trådningsplanen kan være udført som vist i fig. 8.21.

NR	FORB. TIL	OG TIL	OG TIL	OG TIL	ledning nr / farve	FUNKTION, SPÆNDING, M.V.
1						
2						
3						
4						
5	B2N-5	B4N-5			BLANK	RES
6	D-MR1-CC				ROD/HVID	MAGN. VENTIL 16 UD
7						
8						

38						
39						
40						


 <p>AUTOMATISERINGSTEKNIK</p> <p>TEKNOLOGISK INSTITUT KØBENHAVN</p>	<p>TRÅDNINGSPPLAN</p> <p>POS. NR.: <u>B3N</u></p>		<p>Dato <u>081176</u></p>	
			<p>Kons./Tegn. af <u>JD</u></p>	
			<p>Tegn.nr. <u>151-3770-11</u></p>	
			<p>Blad <u>1</u> af <u>1</u></p>	

FIG. 8.21.

Den viste trådningsplan er gældende for pos. B3L, der, sammenholdt med fig. 8.20, er det nederste printstik på print no. 3 i sektion B. Fra terminal nr. 5 er der ledningsforbindelse til terminal nr. 5 på nederste printstik på henholdsvis print nr. 2 og 4 i sektion B. Fra terminal nr. 6 er der ledningsforbindelse til pin nr. CC på kabelstik MR1 i sektion D. Yderst til højre på trådningsplanen er terminalens signalnavn anført. På trådningsplanerne for pos. B2L, B4L og D-MR1 er de samme ledningsforbindelser beskrevet med adresse tilbage til pos. B3L.

Kabelplaner:

Kabelplanen beskriver ledningsforbindelserne mellem kabelstik/klemrækker og de til styresystemet tilkoblede elementer. Der udfærdiges en kabelplan for hvert enkelt kabelstik eller klemrækker, idet disse nummereres i henhold til deres geografiske placering i den mekaniske opbygning af styresystemet (jvf. eksemplet i fig. 8.20).

Kabelplanen kan være udført som vist i fig. 8.22.

FRA	TIL	LEDNING, NR, FARVE	FUNKTION, SPÆNDING M.V.
D-MP1-CC	MP32-16	BRUN	MAGN. VENTIL 16 UD


AUTOMATISERINGSTEKNIK  TEKNOLOGISK INSTITUT KØBENHAVN		KABELPLAN KABEL-NR.: <u>9.</u>	Dato <u>081176</u>
			Kons./Tegn. af <u>JD</u>
			Tegn.nr. <u>151-3770-12</u>
			Blad <u>3</u> af <u>3</u>

FIG. 8.22.

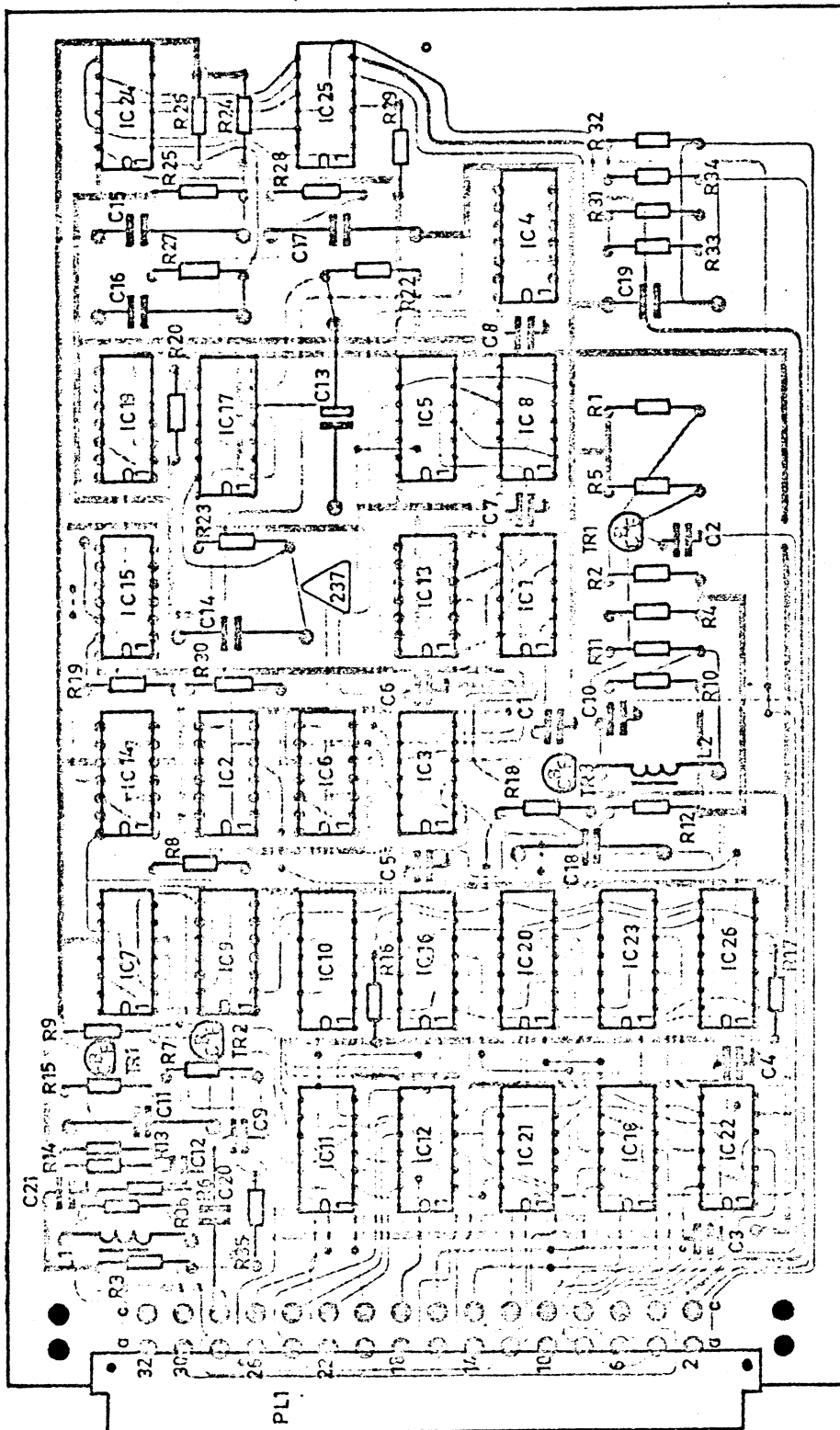
Den viste kabelplan er gældende for kabel nr. 9. Det viste eksempel dokumenterer, at den brune ledning i kabel nr. 9 er forbundet til pin CC på multistik MP1 i sektion D i den ene ende og til pin 16 i multistik 32. På en supplerende tegning må det så dokumenteres, hvor multistik 32 geografisk hører hjemme. Ofte er kabelplanerne suppleret med tilhørende installationstegninger.


Komponentplan:

Komponentplanen har til formål at beskrive en komponents placering på printkortmodulet.

Det skal her bemærkes, at den under afsnittet om diagrammer beskrevne måde at lokalisere en komponent rent geografisk ikke skal opfattes som en komponentplan, idet flere komponenter kan ligge i samme geografiske område.

Komponenterne angives med et bogstav efterfulgt af et eller flere cifre, hvor bogstavet betegner komponentens art, og de efterfølgende cifre blot angiver en fortløbende nummerering.



<p>AUTOMATISERINGSTEKNIK</p>  <p>TEKNOLOGISK INSTITUT KØBENHAVN</p>		<p>KOMPONENTPLAN</p> <p>POS.NR.: C3</p>	<p>Dato 081176</p> <p>Kons./Tegn. af JD</p> <p>Tegn.nr. 151-3770-13</p> <p>Blad 1 af 1</p>
--	--	---	--

Bogstaverne kan f.eks. være:

R der symboliserer en modstand

C der symboliserer en kondensator

CR eller D der symboliserer en diode

Q der symboliserer en transistor

IC der symboliserer en integreret kreds

Et eksempel på udformningen af en komponentplan er vist i fig. 8.23. Komponentplanen påtegnes ligesom diagrammer og trådningsplaner med et pos. nr., der angiver modulets geografiske placering.

Stykliste:

Styklisten har til formål at beskrive de anvendte komponenter samt redegøre for, hvor man kan få den pågældende komponent evt. med angivelse af en alternativ leverandør (Second source).

Stykliste og komponentplan hører nøje sammen og er ofte slået sammen på én tegning.

Det er derfor en betingelse, at den betegnelse komponenten har på komponentplanen også anvendes i styklisten (i kolonnen mrk. "pos.nr." på den i fig. 8.24 viste stykliste).

	STYKLISTE	Dato 10-11-76
	KOMP. PLAN	Kons./Tegn. af JD
	REF.: <u>Pos Nr 63</u>	Tegn.nr. 151-3770-14
		Blad 3 af 5

8.2 Fejlfinderens hjælpemidler:

Med hensyn til hjælpemidler er fejlfinderen idag, såfremt der er tale om moderne elektroniske systemer, særdeles godt udrustet.

I afsnit 8.1 omtalte vi dokumentationen som hjælpemiddel. I dette afsnit vil vi omtale de mere fejlindikerende hjælpemidler.

Der er en væsentlig forskel m.h.t. hjælpemidler om fejlfindingen sker på systemniveau eller den også sker på funktionsniveau. Vi vil derfor se på disse to niveauer hver for sig.

8.2.1 Hjælpemidler på systemniveau:

Ved fejlfinding på systemniveau har fejlfinderen i dag ofte et "gratis" hjælpemiddel til rådighed, nemlig selve det elektroniske system. Dette er ofte forsynet med (fejl)indikerende lamper, der ved hjælp af dokumentationen, hurtigt leder fejlfinderen hen til det fejlramte modul.

Som supplement eller erstatning for indikerende lamper anvender man ofte servicemoduler, der kan tilsluttes de enkelte delsystemer via et service-stik.

Ved at anbringe indikerende lamper på selve det elektroniske system opnår man en række umiddelbare fordele:

- de daglige brugere af systemet har i fejlsituationer mulighed for, såfremt fejlen er en "standard fejl", ved hjælp af en særlig fejlfindingsbeskrivelse for brugere, at finde den fejlramte funktion.
- De daglige brugere har, når den fejlramte funktion er lokaliseret, selv mulighed for at udskifte denne og bagefter kontrollere om fejlen er udbedret.
- Er det elektroniske system tilsluttet en proces, har man endvidere mulighed for at lokalisere fejl på proceselementer.

Ved tilslutningsmulighed for servicemodul opnår man også visse fordele.

- Fejl i systemets interne variable lokaliseres hurtigere ved brug af servicemoduler, idet de interne variable, der er målbare, er ført ud på servicestikket.
- Fejl i systemets interne variable er ofte af så kompleks karakter, at kun uddannede fejlfindere kan betjene servicemodulet og lokalisere fejl ved hjælp af dette. Det er derfor ikke nødvendigt at påføre brugeren merudgiften for at have et servicemodul indbygget i systemet.
- Servicemodulet og det enkelte delsystem er ofte udformet således, at det samme servicemodul kan anvendes ved fejlfinding på flere eller alle delsystemer.

Af sidstnævnte fordel kan man udlede, at planlægning af service og vedligeholdelse er en del af udviklingsfasen.

Ved programmerbare systemer og i særdeleshed ved datamater lokaliseres fejl ofte ved hjælp af testprogrammer, de såkaldte diagnosticprogrammer.

Det er da også muligt at programmere datamaten til at udføre afprøvning af sit eget materiel.

Ved afprøvning af datamatens kredsløbsfunktioner kan man lave et lille testprogram, der er i stand til at udføre netop den delfunktion, der ønskes undersøgt; f.eks. om datamaten kan læse et ord korrekt ind i og ud af lageret.

Specielt ved fejlfinding kan det være værdifuldt at benytte små testprogrammer, der sætter teknikeren

i stand til netop at frembringe den sekvens, der er nødvendig for at afprøve den enkelte kredsløbsfunktion; f.eks. at sætte og resætte et register.

I forbindelse med kontrol af datamatens tidssignaler vil det være relevant at lave programmer, der bevirker, at de ønskede tidssignaler gentages med en bestemt sekvens.

Afprøvning og fejlfinding kan gøres langt lettere ved at benytte allerede udarbejdede programmer.

Disse programmer - der normalt leveres af maskinleverandøren - vil ofte være opbygget, således at de foruden selve afprøvningsfunktionen også er i stand til at indikere hvilken funktion eller delkredsløb, der er fejlramt, samt angive hvori fejlen består. Deraf navnet diagnostiseringsprogrammer.

8.2.2-----Hjælpemidler på funktionsniveau:

Ved fejlfinding på funktionsniveau forstår vi fejlfinding på printkortniveau. D.v.s., at har vi lokaliseret fejlen på systemniveau, har vi lokaliseret det fejlramte printkort eller printkortgruppe.

Hjælpemidler til at lokalisere fejlen på printkortniveau er typisk:

- Oscilloscope
- Current Tracer
- Universal instrument.

Disse instrumenter er normalt tilstrækkelige, medmindre printkortet indeholder specielle komplekse komponenter (LSI - komponenter), der kræver specielle instrumenter.

Men spørgsmålet er mere, om man ikke blot skal lokalisere det fejlramte printkort, og dernæst udbedre

fejlen ved at isætte et reservekort. Man kan naturligvis reparere ved at udskifte komponenter; men erfaringen viser, at efterhånden som komponenterne bliver mere komplekse og efterhånden som pålideligheden af elektronisk udstyr stiger, er det mere og mere vanskeligt for fejlfinderne at opretholde en ordentlig træning i fejlfinding og reparation. Med anvendelse af LSI-komponenter er kompleksiteten steget og fejlhyppigheden faldet, hvilket fremhæver problematikken yderligere. Udbedring af fejl, når de først er lokaliseret, bør være en simpel proces. Desuden stilles der i højere grad krav om kort reparationstid. Konklusionen må derfor være, at reparation bør baseres på udskiftning af printkort, som derefter repareres på værksted.

En detaljeret beskrivelse af hjælpemidler til brug ved fejlfinding på printkortniveau findes i afsn. 4.

Man kunne til slut stille spørgsmålet om man til fejlfinding på printkortniveau behøver at være udstyret med mere end de førnævnte 3 måleinstrumenter. Flere argumenter taler imod:

- Man får en blind tro på, at jo flere instrumenter man har til fejlfinding jo hurtigere findes den fejlramte komponent.
- Den faldende fejlhyppighed medfører, at når man endelig engang skal bruge et specialinstrument, kan man ikke huske, hvorledes instrumentet betjenes. Problembyrden vokser, idet man har tilført sig selv et nyt problem.

Ovenstående må ikke tages bogstaveligt, idet der selvfølgelig vil være fejlfindingssituationer, hvor specielle instrumenter er berettiget.

8.3 Fejlfinderens rolle:

8.3.1 Hvor skal man starte:

Når et elektronisk system skal fejlfindes, vil fejlfinderens altid starte med at stille sig selv spørgsmålet "hvor skal jeg starte". Er fejlen en "standardfejl" og er dokumentationen slagkraftig nok volder det ikke vanskeligheder at besvare spørgsmålet. Men i langt de fleste tilfælde af fejl er der ikke tale om en "standardfejl" og som nævnt i afsnit 8.1 er dokumentationen ofte af svingende kvalitet.

Lad os forestille os sidstnævnte situation og lad os se på nogle udsagn, der ofte hjælper os til at starte det rigtige sted.

- Erfaringen siger mig at (for en veluddannet og rutineret fejlfinder ofte den hurtigste fejlfindingsprocedure).
- Har fejlen været der før ? (En systematisk procedure, der giver erfaring).
- Har jeg tolket brugerens fejlformulering korrekt ?
 - kan den vildlede; det sker ikke sjældent at brugeren formulerer fejlen mangelfuldt eller ukorrekt.
 - Brugerens adfærd omkring systemet lige før fejlen indtraf. Brugeren kan selv have forårsaget fejlen (men han indrømmer det sjældent !!!).
- Hvor er fejlhyppigheden størst ?

Fejlhyppigheden er størst i grænsefladerne mellem del-funktioner, mellem funktioner og delsystemer og mellem delsystemer.
- Har systemet indikatorer, der kan fortælle mig noget om fejlen ?

- Indikation af externe ind- og udgange.
- Indikation af interne variable, der eksempelvis fortæller hvilket sekvenstrin systemet er fejlet i.
- Hvis fejlen er periodisk eller aperiodisk, kan jeg da registrere systematik i fejlfrekvensen. (Denne procedure leder ofte frem til fejlkilden (støjkilden)). Periodiske eller aperiodiske fejl stammer ofte fra eksterne støjkilder, hvorfor fejlkilden må findes udenfor det egentlige elektroniske system.
- Er forsyningsnettet (220 V AC) i orden.
 - I Danmark er det næsten en dårlig undskyldning at give forsyningsnettet skylden. Forsyningsnettet herhjemme fejler sjældent.
 - I udlandet specielt i mindre civiliserede lande (østlandene og syd for alperne) opstår der tit fejl på forsyningsnettet.

Ud af ovenstående kan vi postulere:

"Der findes ingen systematisk procedure der i sig selv vil lede frem til alle forekomne fejl, thi det ville kræve uendelig information".

8.3.2 Fejlfindingssituationer:

I afsnit 8.3.1 så vi at de fleste fejltyper ligger udenfor kategorien "STANDARDFEJL". Vi har også tidligere nævnt at betingelsen for rationel fejlfinding er:

- at være bekendt med systemet,
- at der foreligger dokumentation.

BEKENDT MED DOKU= SYSTE= MENTA= MET TION FORE= LIGGER		JA	NEJ
		JA	NEJ
JA	+	(+)	
NEJ	(+)	-	

+ ≡ GUNSTIG SITUATION

- ≡ UGUNSTIG SITUATION

FIG. 8.25

Af matrixen i fig. 8.25 ses, at man ved fejlfinding kan stå i en mere eller mindre gunstig situation, der desværre i mange tilfælde ikke er så atypisk.

Man kan sige at jo mere ugunstig ens situation er jo mere "fræk" må man være, hvorved man ofte tvinges til at bruge "beskidte trick" ("skidtet skal jo køre"). Disse "beskidte trick" gør det absolut ikke lettere næste gang et sådant system skal fejlfindes.

Yderligere 2 parametre kan forværre fejlfinderens situation:

- at systemet kun er produceret i 1 stk. (evt. få stk),
- at systemet befinder sig i en indkøringsfase, d.v.s. at man befinder sig i en fase hvor fejlfrekvensen endnu ikke er konstant.

Dette medfører at fejlfinderen nu bliver sat i en slags "konstruktør" rolle, idet der nu kan opstå tvivl om systemet i det hele taget kan udføre sin funktion (systemfejl).

Lad os konkludere:

Ideal situation:

- "standard fejl"
- bekendt med systemet
- dokumentation foreligger
- systemet produceret i rimeligt stykantal
- systemet befinder sig i brugsperioden. Fejlfrekvensen konstant.
- Systemet skal rettes tilbage til den oprindelige tilstand.
- Komponentfejl, som følge af forudsigelig bratfejl.

Dårligste situation:

- aperiodisk, ikke "standardfejl"
- ikke bekendt med systemet
- kun produceret i 1 stk.
- systemet befinder sig udenfor brugsperioden, fejlhyppigheden ikke konstant.
- man er i tvivl om fejlen i systemet skyldes komponentfejl eller systemfejl.

8.4 Profilen af en fejlfinder:

Det må siges at være utopi idag at tro at man kan finde en uddannet fejlfinder. Der er derfor forskellige opfattelser af hvilke nødvendige forudsætninger der skal til for at få den rigtige fejlfinder.

Mange forslag har været fremme:

- professor i dit og dat med bred håndværksmæssig baggrund (idealet)
- udlært smed og radioamatør i fritiden (stræber-idealet).

Erfaringen har vist at profilen af en god fejlfinder er karakteriseret ved:

Nødvendige forudsætninger for en fejlfinder:

- at have en bred baggrundsviden inden for den eller de teknologier, der er anvendt i det eller de pågældende systemer, hvorpå der skal fejlfindes,
- at kunne tænke logisk og selvstændigt,
- at kunne arbejde systematisk og omhyggeligt.
- at være flexibel. (ikke 8-10 4 job)

Til gengæld må fejlfinderen tilbydes uddannelse og faciliteter, der gør vedkommende til en effektiv fejlfinder:

- Grundig træning i hvordan systemet, hvorpå der skal fejlfindes, fungerer.
- Grundig træning i hjælpemidler, der kan lokalisere fejlen (det fejlramte modul):
 - dokumentation
 - test- eller servicemoduler.
- Grundig træning i hjælpemidler, der kan udbedre fejlen (lokalisere og udskifte det fejlramte printkort eller den fejlramte komponent)
 - dokumentation
 - instrumenter
 - håndværktøj.

GRUPPEOPGAVE 8.1.

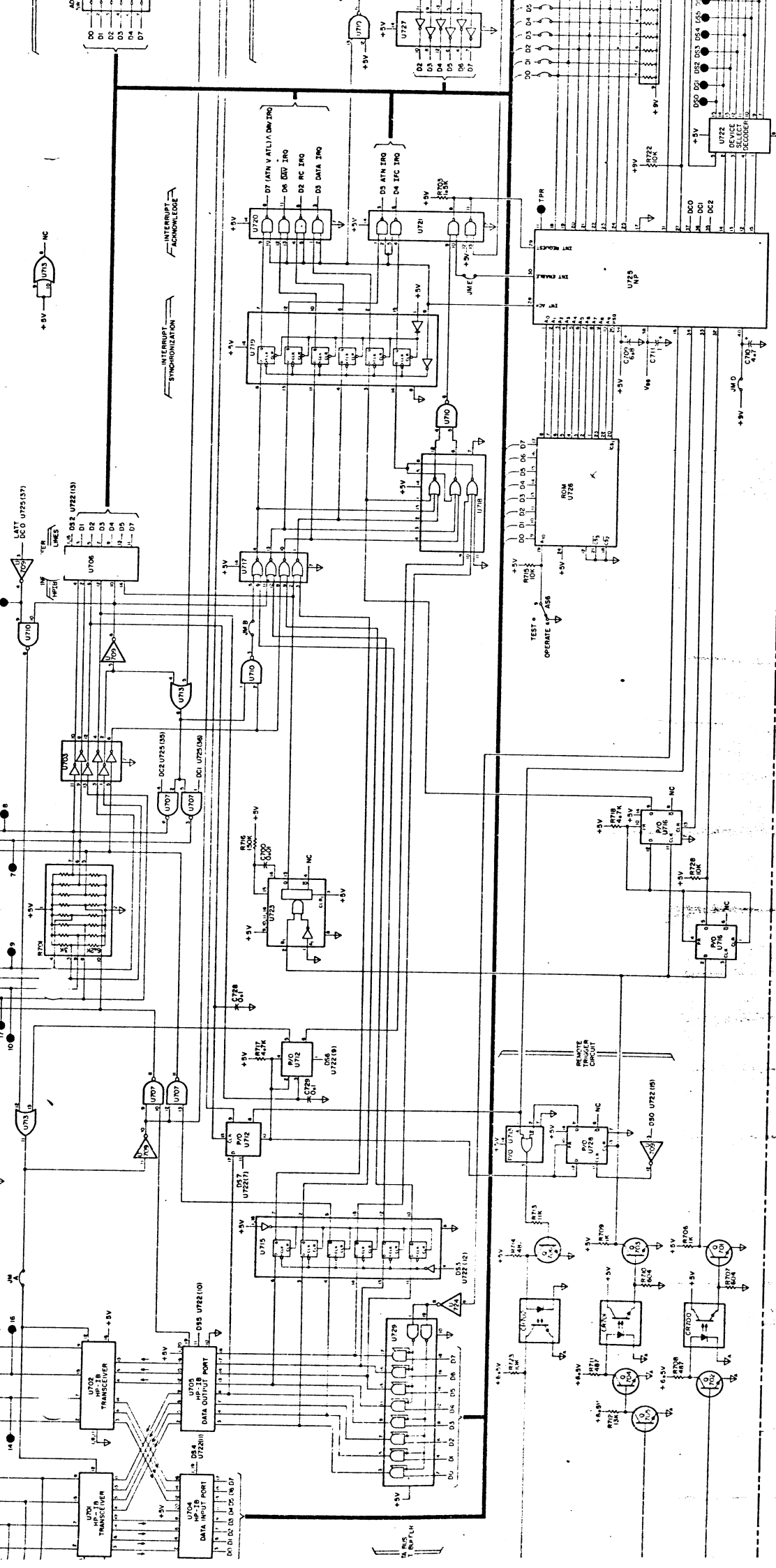
Ud fra medflg. dokumentation

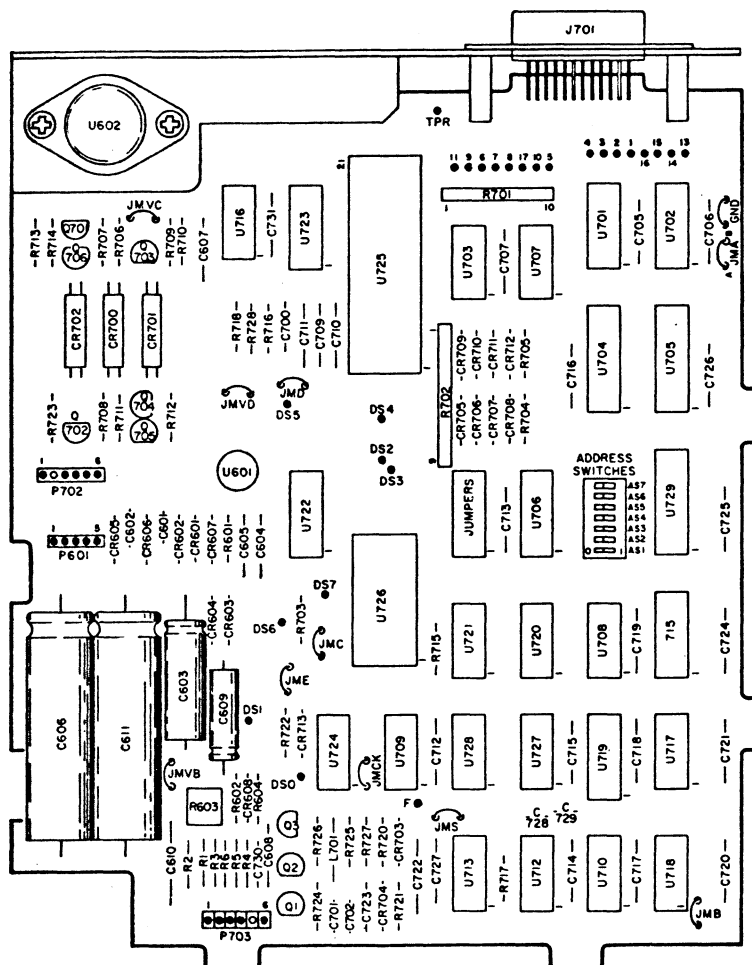
- apparatskitse (1 stk.),
- funktionsdiagrammer (3 stk.),
- logik- og kredsløbsdiagrammer (5 stk.).

ønskes udarbejdet et blokdiagram på systemniveau.

Af hensyn til senere fejlfinding på systemet vil det være hensigtsmæssigt at opdele signalerne efter funktioner; f. eks.

- signaler, der indeholder DATA,
- signaler, der indeholder ADRESSER,
- signaler, der indeholder KONTROL-funktioner.





A3
03438-66503

HP-IB LOGIC TROUBLESHOOTING

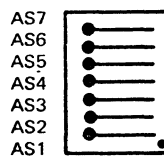
NOTES

Y = YES OR OK
N = NO OR BAD
SA = SIGNATURE ANALYZER

IF THE GATE ON THE SIGNATURE ANALYZER FAILS TO TRIGGER, TROUBLESHOOT THE DEVICES (THE IC'S) TO WHICH START, STOP, AND CLOCK ARE ATTACHED.

SIG. SET = SA SIGNATURES FOR PARTICULAR DEVICE. REFER TO APRON PAGE.

ADDRESS SWITCHES:



SIGNATURE SETS (SIGNATURE ANALYZER DISPLAY INDICATION)

①

U726

Pin	9	98U7
	10	A39U
	11	U890
	13	06FH
	14	3869
	15	9FF8
	16	C5C5
	17	8667

②

U725

Pin	1	C21A
	2	HA07
	3	H0AA
	4	P030
	5	4442
	6	4U2A
	7	0772
	8	9635
	9	1734
	10	8P54
	26	7A70

③

U726

Pin	9	P82C
	10	0H72
	11	A52H
	13	042H
	14	15PF
	15	F497
	16	234F
	17	U8P3

④

U729

Pin	2	0H26
	4	C487
	6	3U46
	8	9C2H
	12	55A8
	14	9314
	16	42A6
	18	A4FU

⑤

U729

Pin	2	52C9
	4	PC18
	6	60H9
	8	F4C2
	12	0A37
	14	9314
	16	42A6
	18	UC50

⑥

U722

Pin	1	4566
	2	1AU9
	3	1AU9
	4	1AU9
	5	0000

⑦

U729

Pin	3	0H02
	5*	A026 07A7
	7	838U 240P
	9	9817 3U96
	11	144F C3FH
	13	H550 72H1
	15	0661
	17	6FF2 FC43

⑧

U729

Pin	2	0H02
	4	07A7
	6	240P
	8	3U96
	12	C3FH
	14	H550
	16	0661
	18	FC43

⑨

U722

Pin	1	C0C2
	2	9111
	3	APUF
	4	APUF
	5	0000

⑩

U715

Pin	2	155C
	7	2UA0
	10	CH88
	12	FHA8

* Pin 5 may be unstable.

⑪

U705

Pin	2	8556
	5	84H2
	6	91U1
	9	F9AA

⑫

U722

Pin	1	407A
	2	6800
	3	C2PC
	4	8PH0
	5	0000

⑬

U705

Pin	12	8CP8
	15	AU62
	16	736A

⑭

U725

Pin	12	CP32
	13	6949
	14	6966
	15	28F5
	31	U4F5
	32	0000 or U4F5
	33	H987
	34	U4F5
	35	UUPF
	36	4652
	37	HHCA

⑮

U705

Pin	2	8556
	5	84H2
	6	91U1
	9	F9AA
	12	8CP8
	15	AU62
	16	736A
	19	4UA1

* Pin 5 may be unstable.

(5)

U729

Pin	2	52C9
	4	PC18
	6	60H9
	8	F4C2
	12	0A37
	14	9314
	16	42A6
	18	UC50

(10)

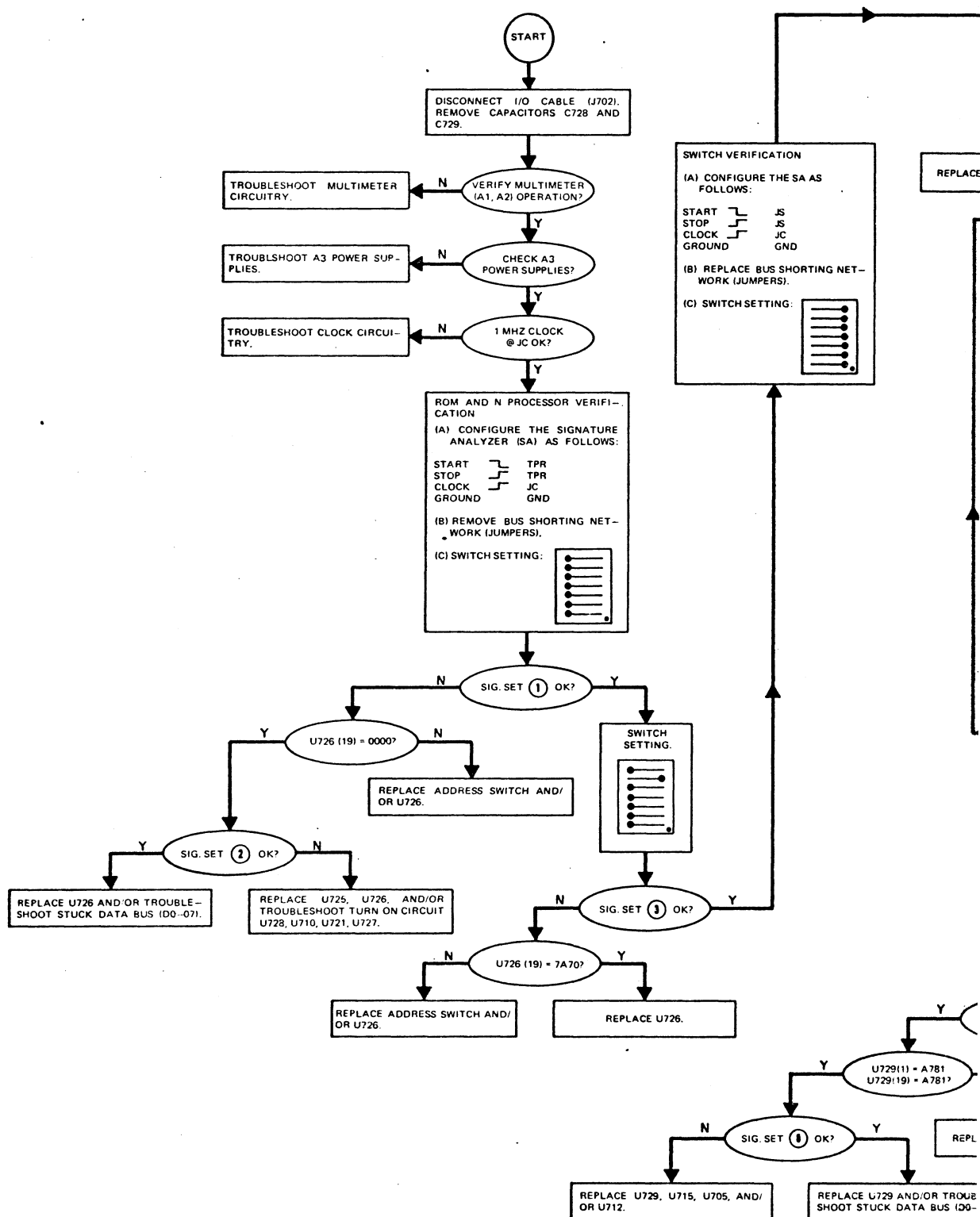
U715

Pin	2	155C
	7	2UA0
	10	CH88
	12	FHA8

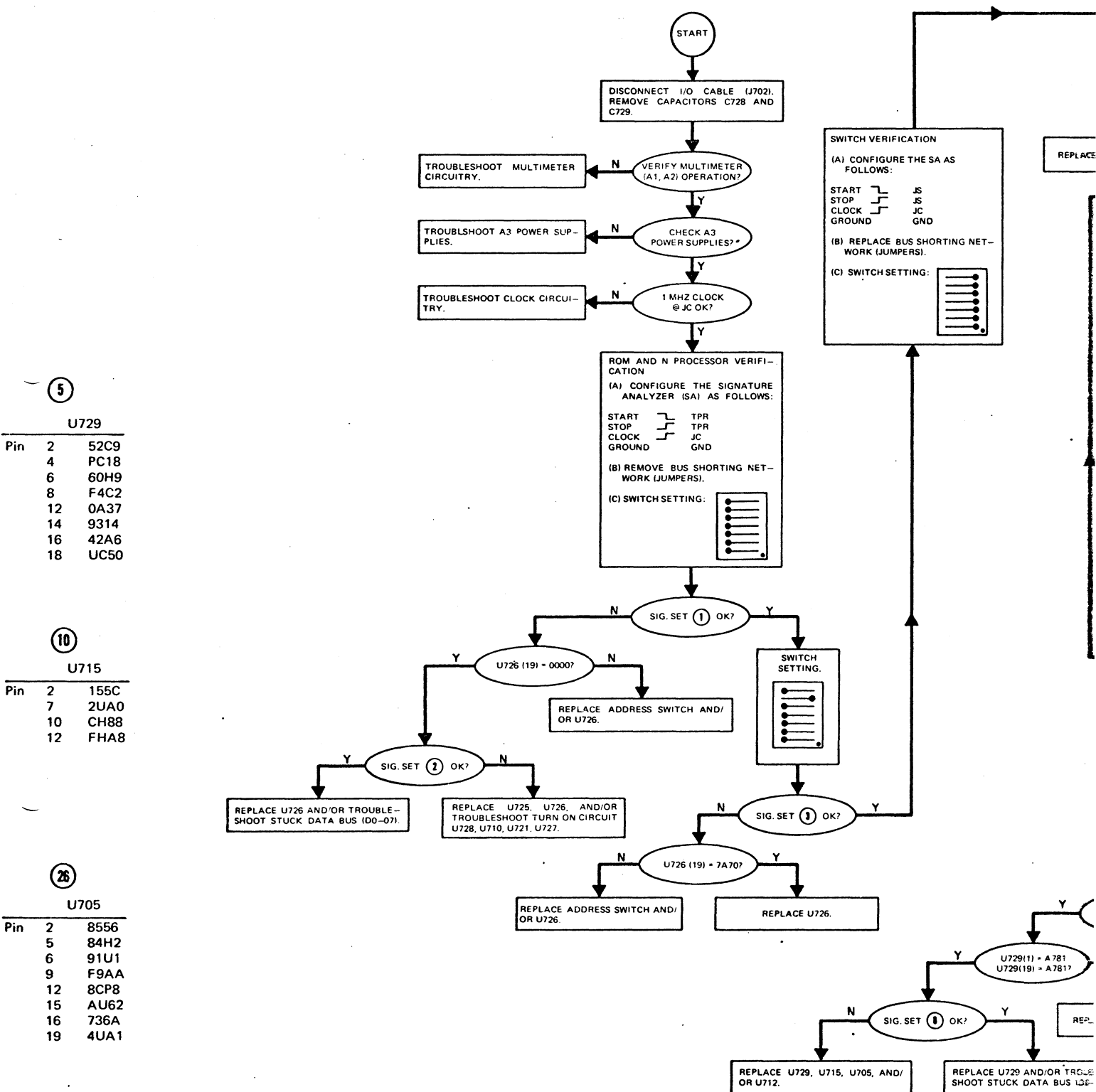
(26)

U705

Pin	2	8556
	5	84H2
	6	91U1
	9	F9AA
	12	8CP8
	15	AU62
	16	736A
	19	4UA1



S
E.
E.



5

U729

Pin		
2	52C9	
4	PC18	
6	60H9	
8	F4C2	
12	0A37	
14	9314	
16	42A6	
18	UC50	

10

U715

Pin		
2	155C	
7	2UA0	
10	CH88	
12	FHA8	

26

U705

Pin		
2	8556	
5	84H2	
6	91U1	
9	F9AA	
12	8CP8	
15	AU62	
16	736A	
19	4UA1	

9. Andre hjælpemidler:

I en fejlsøgningssituation, er det en stor hjælp, hvis man anvender det helt rigtige instrument, i en given situation. Dette er dog ikke altid praktisk muligt, da det vil kræve anskaffelse af en langt række specielle instrumenter, som man måske kun anvender 1-2 gange årligt.

Det er derfor vigtigt at lære at udnytte de instrumenter man har til sin rådighed ved fejlsøgning. I kap.4 blev der omtalt en række hjælpemidler som for de flestes vedkommende egner sig bedst til fejlsøgning på komponentniveau.

Ved fejlsøgning på systemniveau kan det være nødvendigt at anvende lidt mere avanceret hjælpemidler, for at lokalisere fejlen, da der som regel er flere hændelsesforløb der skal sammenholdes/sammenlignes i en sådan situation. Det kan også være måden data er repræsenteret på f.eks. parallel, serie, synkrone el. asynkront, der (stiller krav om) har indflydelse på anvendelse af mere specielle hjælpemidler, ved fejlsøgning på systemniveau.

9.1 Valg af hjælpemidler:

Der er i de senere år udviklet en del specialt måleudstyr til måling i digitale systemer, som eksempel kan nævnes:

- logic time analyzer
- logic state analyzer
- trigger expander
- signatur analysator *serier* *digital multimeter*
- serie/parallel convertere
- "monitor" enheder.

Karakteristisk for disse instrumenter er, at de alle er udviklet med henblik på en speciel anvendelse som supplement til de traditionelle instrumenter som:

- oscilloskope
- multimeter
- universalinstrument.

Ved måling i digitale systemer, er det de data vi ønsker at måle, der stiller krav til vores måleinstrument.

Oscilloskopet er et "gammelt" kendt værktøj ved måling af digitale signaler. Det kan anvendes til måling af såvel synkrone som asynkrone data, og vi kan måle med een eller flere kanaler. Det problem vi som regel har ved anvendelse af oscilloskopet er trigning, nemlig spørgsmålet om de data vi måler er repræsentative for situationen, er de tidsmæssigt korrekt m.m. For at afhjælpe dette kan man sammen med oscilloskopet anvende en triggerexpander, som beskrevet i kap. 4.

Tænker man sig at vi sammenbyggede oscilloskopet og triggerexpanderen, så har vi principielt et logic time analysator, som kan anvendes til måling af synkrone og asynkrone data, 8 eller 16 kanaler ad gangen.

Ved anvendelse af logic time analysatoren får vi de enkelte signaler vist som funktionen af tiden. Skal vi fejlsøge på et ROM-lager med en L.T.A. vil vi selv skulle omsætte tidssignalerne til logisk datarepræsentation "data domaine", og dette kan give fejlmuligheder.

Anvendes en logic state analyzer i stedet, vil vi få data vist i "data domaine" på skærmen. Dette instrument har dog den begrænsning at det kun kan anvendes til måling af synkrone paralleldata. Logic state analysatoren omtales i kap. 9.3.

Måling på seriedata kan være forbundet med de samme problemer med gyldigheden af de målte data.

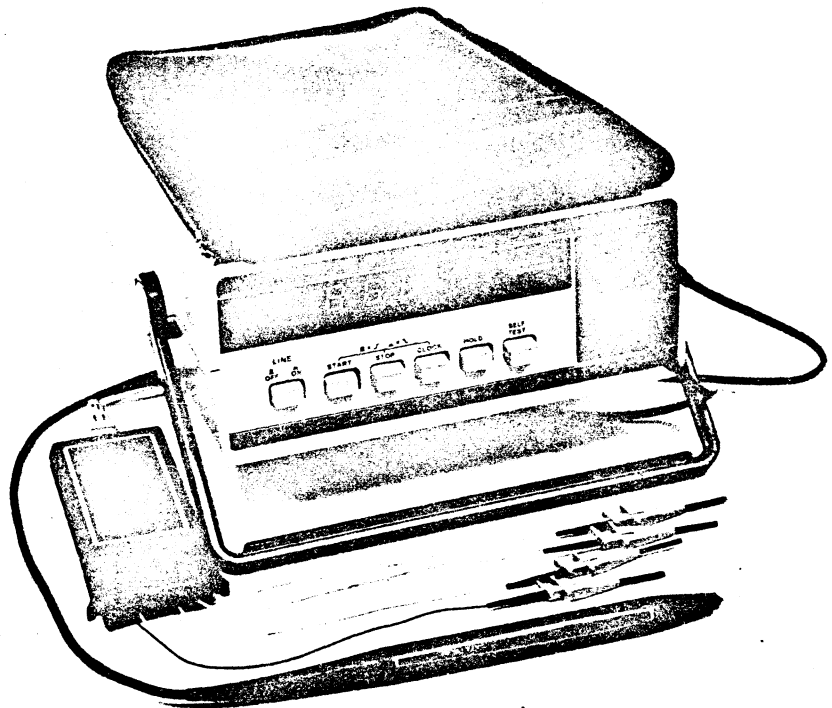
Der findes nogle typer af speciel udstyr til måling af seriedata, som vil blive omtalt i kap. 9.4. I nogle tilfælde vil det være nemmere at lave en speciel enhed selv, der passer til ens behov, f.eks. realiserede med skifteregister eller en UART som serie/parallel konvertere.

Anvendelse af UART lignende enhed er især anbefalelsesværdig hvis der er tale om måling på seriedata som følger et fast format, f.eks. ASCII og hvor datatransmissionen foregår asynkront.

Signaturanalysatoren, som vil blive omtalt i kap. 9.2, er udviklet specielt til fejlsøgning og kan anvendes på digitale kredsløb på samme måde, som multimeteren anvendes på analoge kredsløb, d.v.s. at en måling i et målepunkt sammenholdt med referencen for punktet fortæller om kredsløbet er ok, eller ikke.

9.2 Signaturanalysator:

Signatur analysatoren er et instrument af nyere dato, som er specielt udviklet med henblik på fejlfinding i digitale anlæg, til komponent-niveau. Instrumentet er nemt at anvende, idet fejlsøgningen sker ved reference-målinger, ifølge en i forvejen fastlagt procedure, således at det er en "go", "no go" test der udføres.



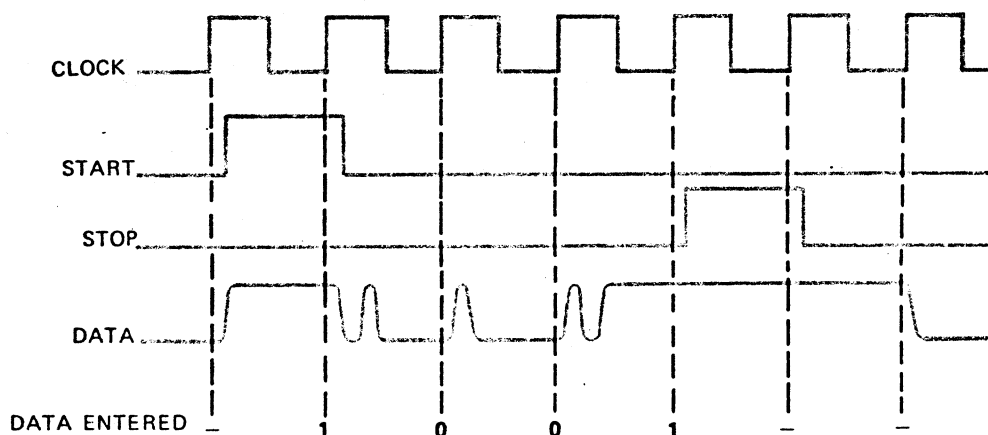
SIGNATURE ANALYZER MODEL 5004A

9.2.1 Signaturanalysatorens virkemåde:

Signaturanalysatoren viser på et display et tal som er repræsentativt for den datainformation, der er i et punkt, d.v.s. på en indgang eller udgang i et digitalt kredsløb.

Anvendelsen af signaturanalysatoren forudsætter at man samtidig med måling af datainformationen har to signaler "start/stop måling", til rådighed samt et clock signal. Anvendelsen af signaturanalysatoren til fejlfinding kræver at kredsløbet selv genererer ovennævnte signaler samt indeholder en intern stimuli.

Måleprincippet for signaturanalysatoren er baseret på "vindues-test" princippet. Dette betyder at tilføres signaturanalysatoren en start impuls, startes indlæsning af data, synkront med clock-signalet, indtil måleperioden afsluttes med en stop impuls. Et eksempel på en målesekvens er vist i fig. 9.2.1.a.

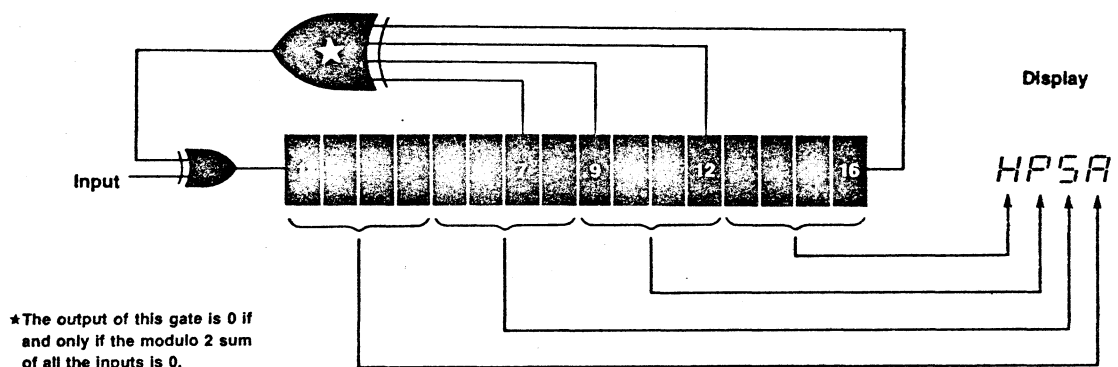


EKSEMPEL PÅ MÅLESEKVENNS
Fig. 9.2.1.a

Som det ses af figuren resulterer det viste tidsforløb i at 4 databit indlæses af signaturanalyatoren, idet det er det antal skift clockpulsen foretager inden for en start/stop periode.

Ved at variere tiden mellem start/stop, eller clockfrekvensen, er det muligt at ændre antallet af indlæste databit. Det er derfor vigtigt at forholdet mellem start/stop pulserne og clockpulserne er ens på de enheder, hvorimellem der udføres referencemålinger med signaturanalyatoren, da ændringer af disse signaler kan få indflydelse på den målte signatur.

De indlæste data er inputdata til et 16-bits skif-
teregister som vist i fig. 9.2.1.b.



16-BITS PRBS-GENERATOR

Fig. 9.2.1.b.

Skifregisteret er koblet som Pseudorandom Binary Sequens generator (PRBS generator). Datarepræsentationen i skifregisteret dekodes efter den i fig. 9.2.1.c viste sandhedstabel, og vises på et 4-cifferet, 7-segment display på apparatets frontplade.

Last In →	A	B	C	D ← First In	Display
	0	0	0	0	0
	1	0	0	0	1
	0	1	0	0	2
	1	1	0	0	3
	0	0	1	0	4
	1	0	1	0	5
	0	1	1	0	6
	1	1	1	0	7
	0	0	0	1	8
	1	0	0	1	9
	0	1	0	1	A
	1	1	0	1	B
	0	0	1	1	C
	1	0	1	1	D
	0	1	1	1	E
	1	1	1	1	F

DATA-DECODE TABEL

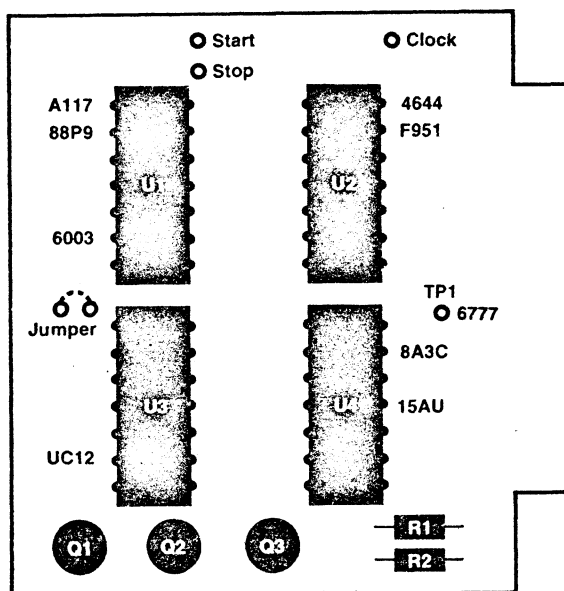
Fig. 9.2.1.c

9.2.2 _____ Anvendelse af signaturanalysatoren:

Signaturanalysatoren kan anvendes til fejlsøgning på såvel printkortniveau, som på komponentniveau, når kredsløbet er forberedt til anvendelse af signaturanalysator, d.v.s. at kredsløbet selv genererer start/stop, clockpulser og stimuli.

Anvendes signaturanalysatoren til fejlsøgning på printkortniveau, behøver fejlfinderens ikke at have noget specielt kendskab til det udstyr der fejlsøges på, da der i udstyrets dokumentation kan være anført målepunkter for tilslutning af clock, start og stop, og ligeledes vist målepunkterne og deres signatur. Et eksempel herpå er vist i fig. 9.2.2.a.

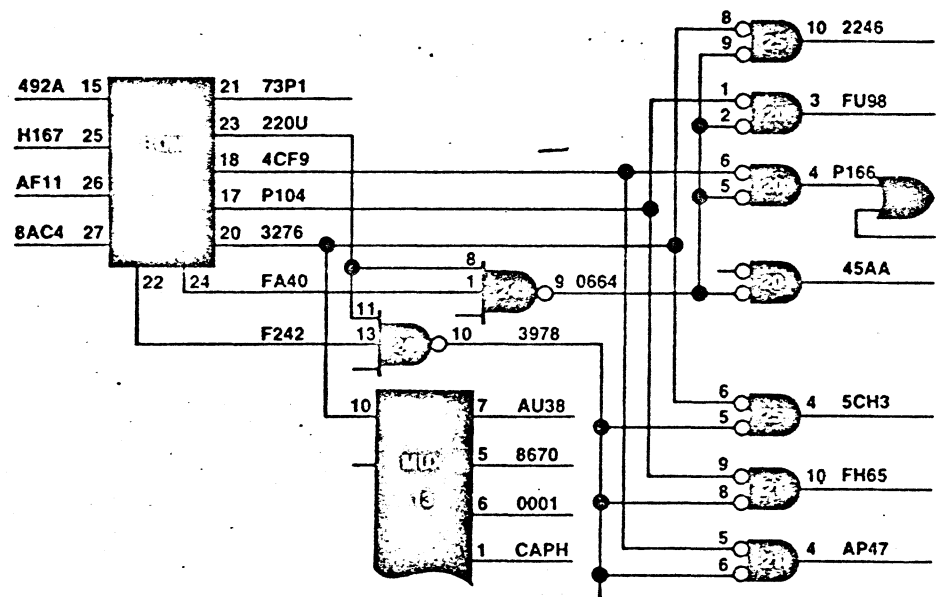
Fig. 9.2.2.a



Eks. PÅ MÅLEPUNKTS ANGIVELSE VED
ANVENDELSE AF SIGNATURE ANALYZER.

Fejlsøgningen vil i dette tilfælde blive en "go",
"no go" test for printkortet.

Anvendes signaturanalysatoren til fejlsøgning på komponentniveau, kræver det et kendskab til de logiske signalveje for at kunne udnytte signaturanalysatoren effektivt. Ved fejlsøgning på komponentniveau, må der i dokumentationen være oplysninger om signaturen på de enkelte IC-terminaler i kredsløbet, som f.eks. vist i fig. 9.2.2.b.



EKS. PÅ SIGNATUR - REFERANCIER PÅ DIAGRAM

Fig. 9.2.2.b.

Ved fejlsøgning måles først signaturene på udgange-
ne og derefter måles, baglæns i kredsløbet, d.v.s.
signaturen for det delkredsløb hvor signaturen på
udgangen er forkert. Idet forkert signatur er lig
fejlfunction. Der kan være andre måder arbejdsgrund-
laget ved fejlsøgning er repræsenteret i dokumenta-
tionen. Eksempler herpå er vist i det efterfølgende.

KOMPONENTPLAN TIL BRUG VED SIGNATUR ANALYZER TROUBLESHOOTING.

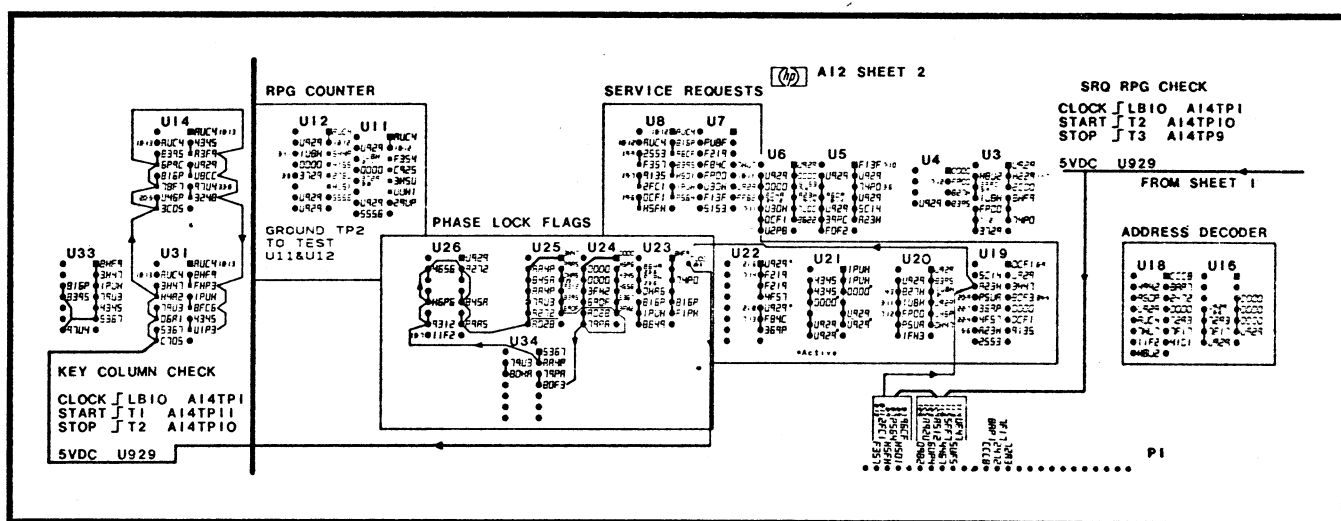
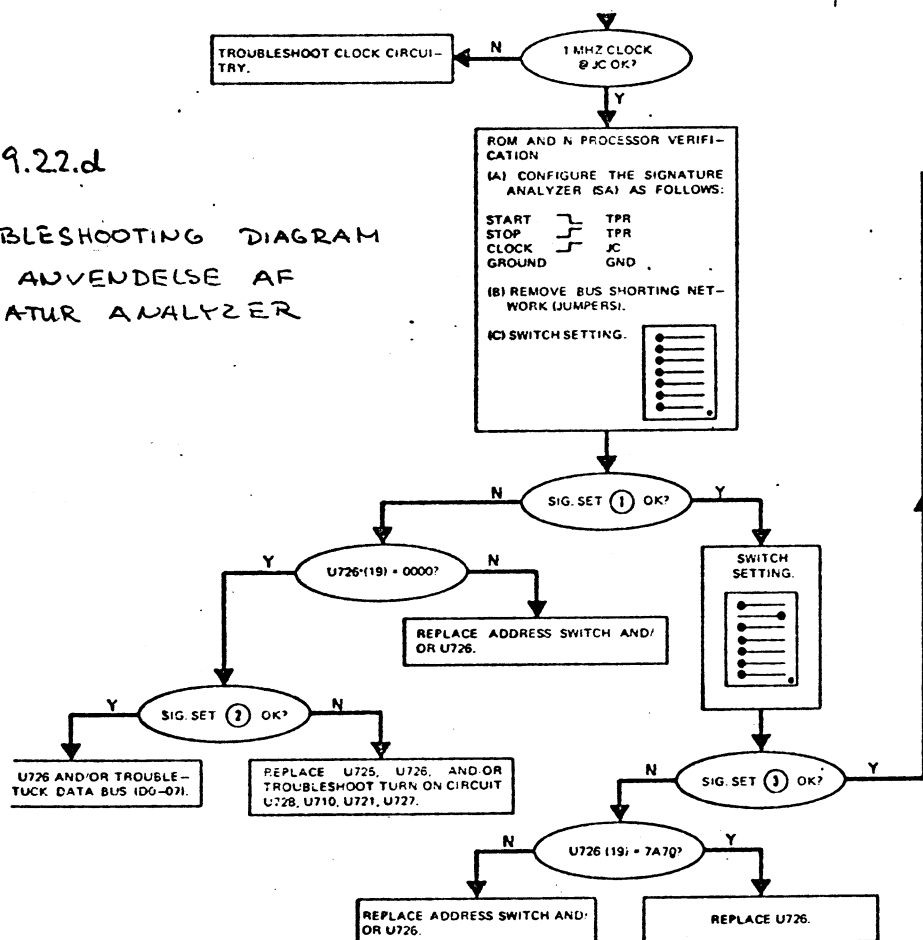


Fig. 9.2.2.c

I fig. 9.2.2.c er vist eksempel, hvor de enkelte kredse er afbildet svarende til deres fysiske placering på printkortet. De enkelte kredses signatur er vist ved IC-terminalerne, og der er vist et "fejlsøgningsrute" med pile.

Fig. 9.22.d

TROUBLESHOOTING DIAGRAM VED ANVENDELSE AF SIGNATUR ANALYZER



SIGNATURE SETS
(SIGNATURE ANALYZER DISPLAY INDICATION)

①			②			③			④		
U726			U725			U726			U729		
Pin	9	98U7	Pin	1	C21A	Pin	9	P82C	Pin	2	0H26
	10	A39U		2	HA07		10	0H72		4	C487
	11	U890		3	H0AA		11	A52H		6	3U46
	13	06FH		4	P030		13	042H		8	9C2H
	14	3869		5	4442		14	15PF		12	55A8
	15	9FF8		6	4U2A		15	F497		14	9314
	16	C5C5		7	0772		16	234F		16	42A6
	17	8667		8	9635		17	U8P3		18	A4FU
				9	1734						
				10	8P54						
				26	7A70						

I fig. 9.2,2.d er vist et eksempel, hvor de enkelte kredses signatur er listet i en tabel, og hvor fejlsøgningen udføres ved brug af et "Trouble-shooting diagram" som angiver næste signaturmåling,

9.3 Logic state analyzer:

Logic state analyzeren er et instrument, der er specielt udviklet til måling på digitale kredsløb og som repræsenterer (viser) de målte data på en oscilloskopskærm i tabelform, "data domaine", som vist i fig. 9.3.

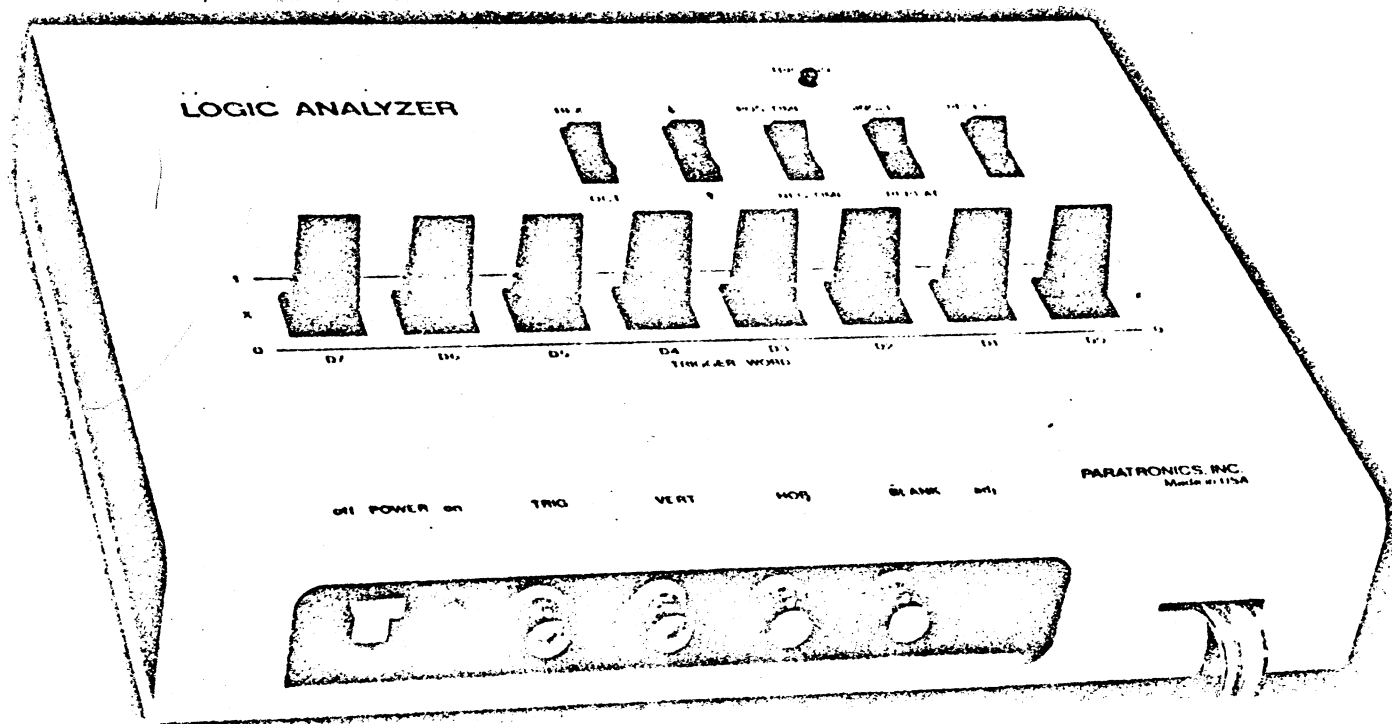
Fig. 9.3

0010	0001
0010	0010
0010	0011
0010	0100
0010	0101
0010	0110
0011	0111
0011	0010
0011	0011
0011	0100
0011	0101
0011	0110

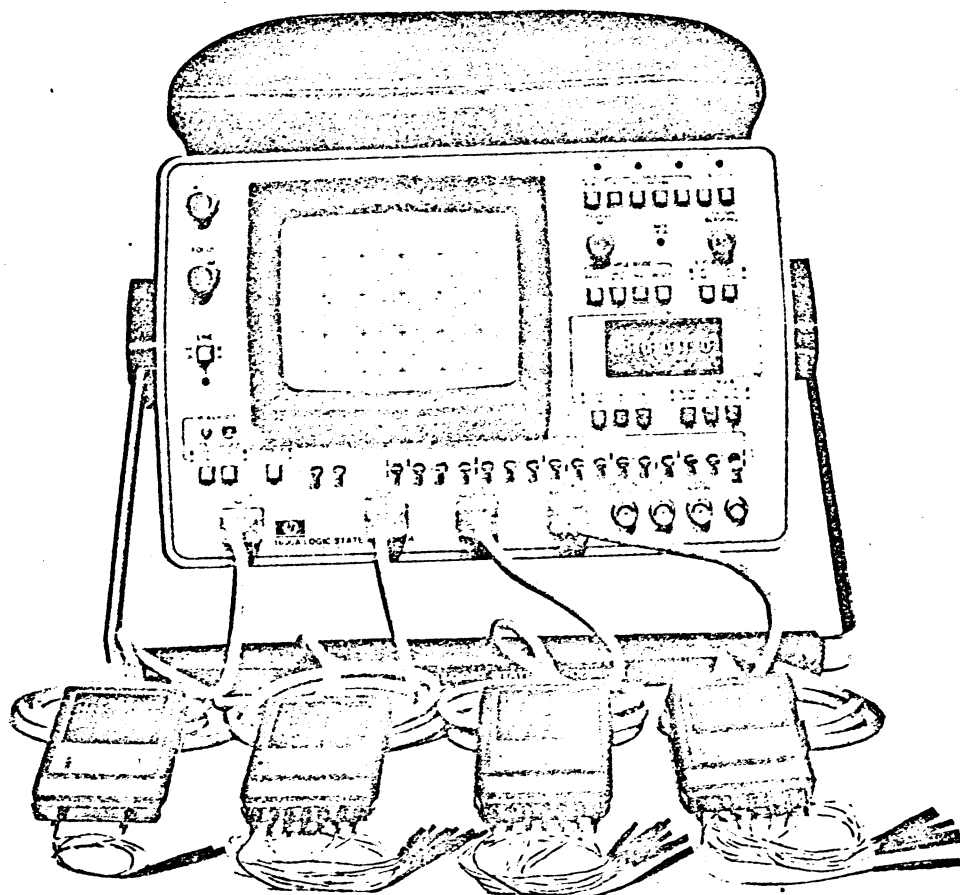
SANHEDSTABEL FRA "LOGIC STATE ANALYZER"

Der er i de senere år kommet forskellige typer af logic state analyzere på markedet, som stort set kan deles op i to grupper:

- 1) Logic state analyzer, som forsats til et almindeligt oscilloskop. Denne type egner sig som almindeligt serviceinstrument da det er relativt prisbilligt og nemt at anvende. Som eksempel på denne type vil vi bruge Paratronics Logic state analyzer model 100 A.
- 2) Logic state analyzeren, som special instrument. En type der er noget dyrere og som derfor nok vil være mere almindeligt som laboratorie instrument. Instrumentet har almindeligvis også nogle flere faciliteter. Som eksempel på denne type vil vi bruge HP's Logic state analyzer model 1600 A.



LOGIC STATE ANALYZER MODEL 100A, PARATRONICS, INC.



LOGIC STATE ANALYZER MODEL 1600 A, HP.

9.3.1 Logic State analyserens virkemåde:

Ved anvendelse af Logic state analyseren er det dennes triggerfunktion, der bestemmer hvilke data der vises på oscilloskopskærmen.

Af triggerfunktioner for Paratronics model 100 A kan nævnes:

1. Triggerord: Triggerordet for Logic state analyseren, d.v.s. den første datainformation som ønskes vist på skærmen, kan opsættes som et referenceord, hvor de enkelte bit i ordet kan vælges enten som logisk 1, 0 eller "dont care", således at enkelte bit ingen indflydelse har i triggerordet. Stilles alle bit i stillingen "dont care" vil vi løbende på skærmen få vist al datarepræsentation på indgangene på oscilloskopskærmen i tabelform.

2. Single/repeat select: Hermed vælges om data, som kun ønskes vist een gang. "Frosset" efter at triggerordet har været repræsenteret som data, eller om data skal vises hver gang (random) triggerordet forekommer som data.

3. Reset: Kan anvendes sammen med "single", idet reset sletter indlæste data i single-mode, således at data igen først vises når triggerordet igen er repræsenteret som data på indgangene af logic state analyseren.

4. Clock edge select: Da indlæsning af data i logic state analyseren foregår synkront med clocksignalet, kan man ved valg af clock trigger (clock edge) bestemme om data skal indlæses på stigende flanke eller faldende flanke af clockpulsen, og dermed bestemme hvilke data der er gyldige for logic state analyseren.

5. Pos/Neg time select: Med denne switch bestemmes om det er de data, der følger efter triggerordet pos. time, der vises, fig. 9.3.1.a eller om det er de data, der optræder før (neg. time) fig. 9.3.1.b, der vises på oscilloskop skærmen. På denne måde er det muligt at registrere datarepræsentationen såvel før som efter triggerordet.

Fig. 9.3.1.a

0000	0000	← TRIGGER-ORD
0001	0001	
0010	0010	
0011	0011	
0100	0100	
0101	0101	
0110	0110	
0111	0111	
1110	1110	
1111	1111	

EKS. PÅ POSITIVE TIME SELECT
DISPLAY: HEXADECIMALT FORMAT

Fig. 9.3.1.b

00	111	010
10	000	000
00	000	000
01	010	101
01	000	111
00	111	010
10	000	010
00	000	000
11	000	011
00	000	001 ← TRIGGER-ORD

EKS. PÅ NEGATIV TIME SELECT
DISPLAY: OKTAL FORMAT

I visse situationer kan man have brug for at udvide sit triggeroed, eller indføre et delay, således at man for vist data som optræder på et senere tidspunkt i forhold til triggeroedet. Det er muligt at udvide Paratronics logic state analyzer model 100 A, med Paratronics trigger analyzer model 10 A som er omtalt i kap. 4.7. Herved får vi også en qualifyer og delay funktion til vores rådighed.

6. Delayclock: Ved at vælge et delayclock, delay = n, er det muligt at få vist den datarepræsentation der er på indgangene, n clock perioder efter at triggerordet har været repræsenteret som data.

7. Delay trig: Anvendes delay trig, delay = n, vises data på skærmen først når triggerordet har været repræsenteret n, antal gange som data, hvorefter det er dataforløbet efter det sidst dedekterede triggerord, der vises på skærmen.

8. Qualify Q₀ trig: Muliggør en udvidelse af triggerordet med een bit, denne vises dog ikke på skærmen.

9. Qualify Q₁ clock: Muliggør at enable indlæsningen af data, d.v.s. ved at vælge 's. Q₁ clock til logisk 1, indlæses data kun hvis Q₁ er "1" samtidig med clockpulsen indlæser data.

Mapping:

HP's Logic state analyzen, typ. 1600 A, som er et specielt instrument, har udover de for Paratronics omtalte anvendelsesmuligheder, en facilitet, der giver mulighed for at vise datarepræsentationen i Map-mode.

I Map-mode vises alle forekommende indgangsdata på oscilloskopeskærmen, som lysende prikker som vist i fig. 9.3.1.d, hvor hver prik repræsenterer et 16-bits data ord, vist i et koordinatsystem, hvor x-aksen repræsenterer bit 8-15 og y-aksen repræsenterer bit 7-0.

Fig 9.3.1.e

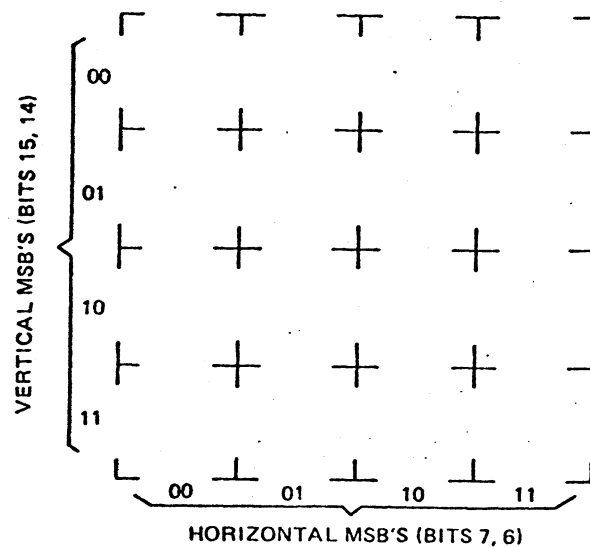
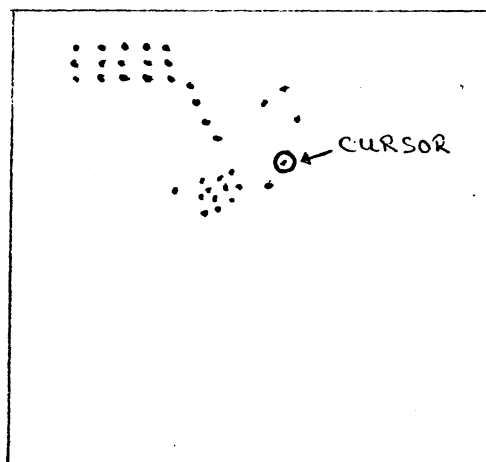


Fig 9.3.1.d



I MAP-mode er det ligeledes muligt at søge efter en bestemt bit-kombination v.h.a. en "cursor" (en lysende ring på skærmen).

"Cursoren" kan ligeledes bruges til at identificere hvilke data den lysende plet på skærmen repræsenterer. "Cursorens" position bestemmes af maplocato (triggeroedet).

9.3.2 -----Anvendelse af Logic state analyzer:

Logic state analyzeren kan kun anvendes til måling på kredsløb og i systemer hvor data er repræsenteret sekventielt.

Når logic state analyzeren skal tilkobles et kredsløb, vil det være hensigtsmæssigt på forhånd at bestemme triggerbetingelserne - og som følge deraf hvilke data, man burde måle, således at brugen af logic state analyzeren bliver systematisk og ikke tilfældig.

Som det fremgår af det tidligere beskrevne er der mange muligheder ved anvendelse af logic state analyzeren, og anvendelse af den kræver et godt kendskab til det kredsløb logic state analyzeren anvendes på for at kunne udnytte såvel logic state analyzeren, som måleresultaterne optimalt.

9.4 Specielle hjælpemidler:

9.4.1 Måling af seriedata:

Måling af seriedata kan deles op i:

- Måling på synkrone seriedata.
- Måling på asynkrone seriedata.

Måling af synkrone seriedata kan i de fleste tilfælde gøres ved anvendelse af oscilloskope, idet vi her har et clocksignal vi kan sammenligne vores seriedata med. Dog skal man huske at ved måling af datainformation med oscilloskop måler vi i forhold til tiden.

Ved måling af asynkrone data er der forskellige forhold at tage hensyn til:

- Transmissionshastighed.
- Transmissionsformat.

Med hensyntagen til disse to faktorer kan det være vanskeligt at anvende oscilloskopet ved fejlsøgning. Problemet bliver at skille informationen ud fra hinanden, idet triggerpunktet vil skifte i forhold til transmissionsformatet, og dernæst kalibrering af oscilloskopet, så vi direkte på skærmen kan aflæse datainformationen.

Det vil i en fejlsøgningssituation nok være hensigtsmæssigt i disse tilfælde at lave en lille "monitor" box, hvor man laver en serie til parallelconverter, enten med en multiplexkreds, et skifteregister eller en UART-lignende enhed.

Der findes også på markedet specielle enheder, som kan anvendes sammen med logic state analyseren, d.v.s. lave konverteringen af seriedata til paralleldata.

De parallelle data bruges da som input data til logic state analyseren og dennes triggerfunktion kan da også benyttes. Dette har den fordel at data vises i "data domaine" på logic state analyserens skærm.

9.4.2 Måling på RS232 interface:

Til måling på RS232 interface, som er en standard interface flade, har IDS, International DATA SCIENCES IPC. udviklet en speciel EIA interface Monitor, som også er velegnet til fejlsøgning, idet boxen kan kobles ind på kommunikationslinien mellem to enheder.

På denne måde er det muligt at få et overblik af signalerne mellem enhederne, idet lysdioder indikerer om en datalinie er "1" eller "0". Hvis der sker en kontinuerlig ændring af data på datalinien blinker lysdioden.

Fig. 9.4.2 viser et blokdiagram hvor EIA boxen er indkoblet.

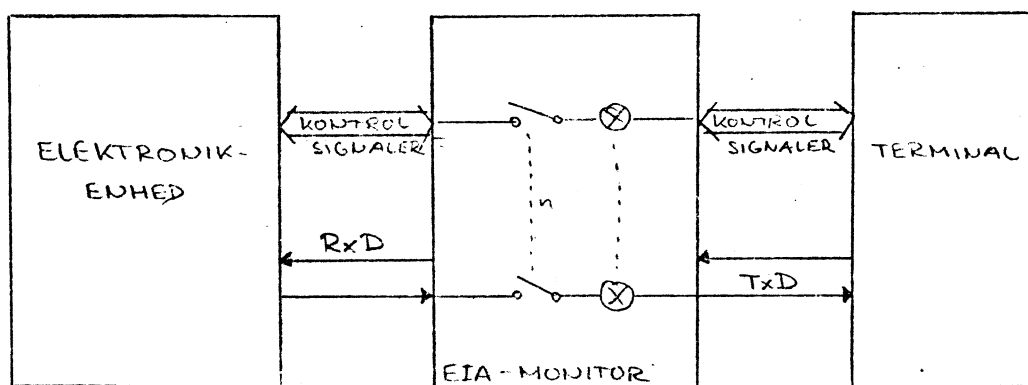


Fig. 9.4.2

EIA INTERFACE Monitoren giver også mulighed for at åbne en transmissionslinie med en indbygget switch.

TABLE XIII - L Mnemonics

<u>Messages:</u> _ _ _ _ _	<u>Interface States:</u> _ _ _ _ _
pon - power on	LIDS - LISTENER IDLE STATE
ltn - listen	LADS - LISTENER ADDRESSED STATE
lun - local unlisten	LACS - LISTENER ACTIVE STATE
lon - listen only	<u>(ACDS)</u> - ACCEPT DATA STATE (AH FUNCTION)
IFC - INTERFACE CLEAR	<u>(CACS)</u> - CONTROLLER ACTIVE STATE (C FUNCTION)
ATN - ATTENTION	
UNL - UNLISTEN	
MLA - MY LISTEN ADDRESS	
MTA - MY TALK ADDRESS	

L or LE STATE	Remote Messages Sent	Device Function Interaction
LIDS LADS LACS	} None	Device not addressed to receive " " " " " Device Function can receive one device dependent message byte each time ACDS state is active

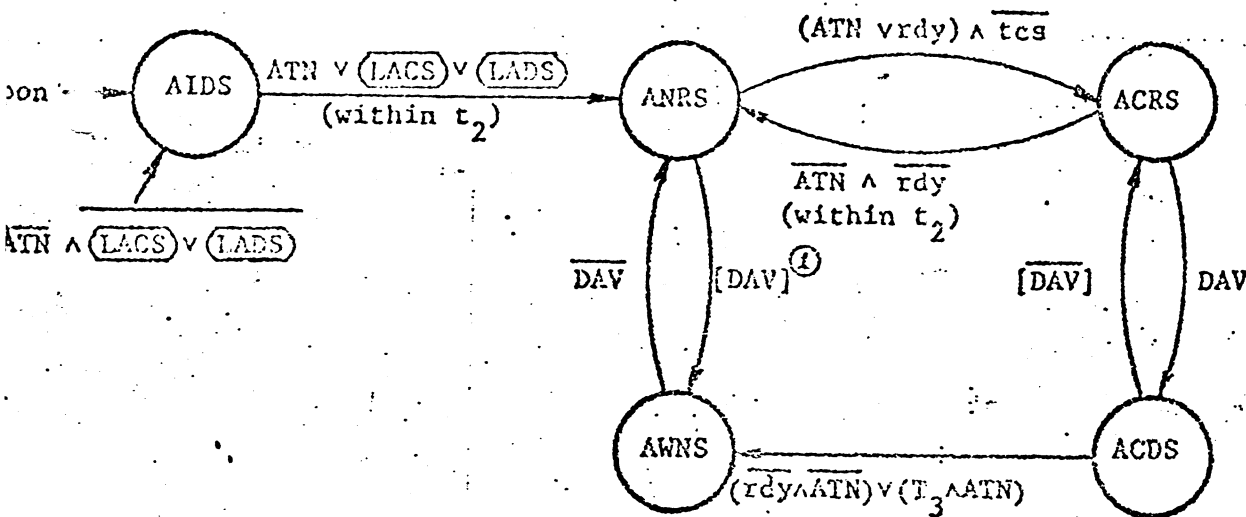


Figure 4 - Acceptor Handshake State Diagram

TABLE V - AH Mnemonics

Messages: _____	Interface States: _____
pon - power on	AIDS - ACCEPTOR IDLE STATE
rdy - ready for next message	ANRS - ACCEPTOR NOT READY STATE
tcs - take control synchronously 2	ACRS - ACCEPTOR READY STATE
ATN - ATTENTION	ACDS - ACCEPT DATA STATE
DAV - DATA VALID	AWNS - ACCEPTOR WAIT FOR NEW CYCLE STATE
	(LADS) - LISTENER ADDRESSED STATE (L FUNCTION)
	(LACS) - LISTENER ACTIVE STATE (L FUNCTION)

TABLE VI - AH Message Outputs

AH STATE	Remote Message Sent		Device Function Interaction
	RFD	DAC	
AIDS	(T)	(T)	Device Function cannot receive remote multiline messages
ANRS	F	F	" " " " " " " "
ACRS	(T)	F	" " " " " " " "
AWNS	F	(T)	" " " " " " " "
ACDS	F	F	Device Function can receive remote multiline messages if LACS is active.

Note - 1 This transition will never occur under normal interface operation, however it may be implemented to simplify the interface function design.

Note - 2 See Sub-clause 15.3.7.1



Signalerne LACS og LADS er signaler (State Linkages), der angiver om apparatet er adresseret som LYTTER.

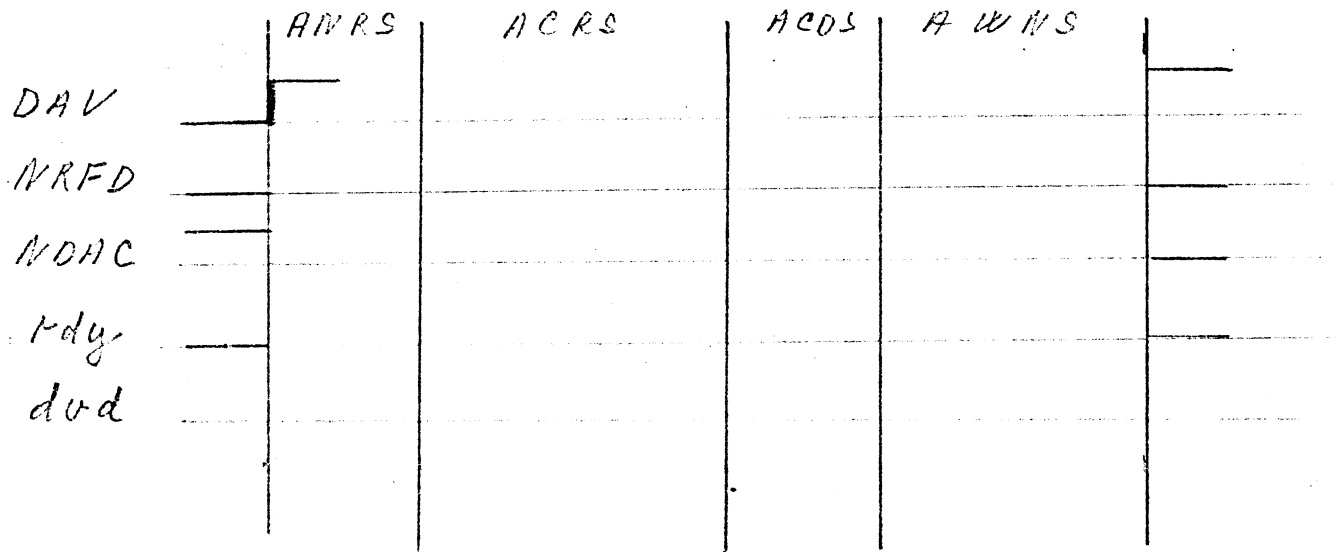
AH-funktionen skal formidle IEC-bussens handshake signaler til Instrument-funktionen, men kun hvis apparatet på forhånd er "stillet" som LYTTER.



4. Vedr. AH-funktionen.

For en AH-funktion, der er aktiveret, d.v.s. ude af Idle State AIDS, bedes følgende timingdiagram færdiggøres.

HUSH! Bus-signaler er "Sande" ved logisk 0, hvorimod Local Messages er sande ved logisk 1.



5. Foreslå hvilke(n) state(s), der bør benyttes til at danne handshake signalet dcd (data valid).



OPGAVE:

1. Vedr. AH-funktion (Bilag B).

I hvilke tilfælde skal AH-funktionen reagere på IEC-bussens handshake signaler ?

2. Vedr. L-funktion (Bilag A).

Hvilke muligheder er der for at aktivere en LYTTER, som ikke sidder i et apparat, der samtidig er CONTROLLER ?

3. Vedr. AH-funktion og L-funktion.

For at aktivere AH-funktionen skal L-funktionen være adresseret eller aktiv. (Bilag B).

For at aktivere L-funktionen skal AH-funktionen være i state ACDS, d.v.s. være aktiv.

Det ser umiddelbart ud til, at den ene funktion kun kan aktiveres, hvis den anden på forhånd er aktiveret - og omvendt.

Hvorledes hænger dette sammen ?



ME TRIN 7

Fejlfinding på digitale systemer

Gruppeopgave 8.2SystemanalyseTilstandsdiagrammer

OPLÆG:

Bilag A viser IEC-standardens grafiske beskrivelse af Interface Funktionen LISTEN (L).

Når et apparat er aktiv lytter befinder L-funktionen sig i state LACS.

Bilag B viser IEC-standardens grafiske beskrivelse af Interface Funktionen ACCEPTOR HANDSHAKE (AH).

AH-funktionens output til IEC-bussen er signalerne NRFD og NDAC.

AH-funktionens input fra IEC-bussen er signalet DAV.

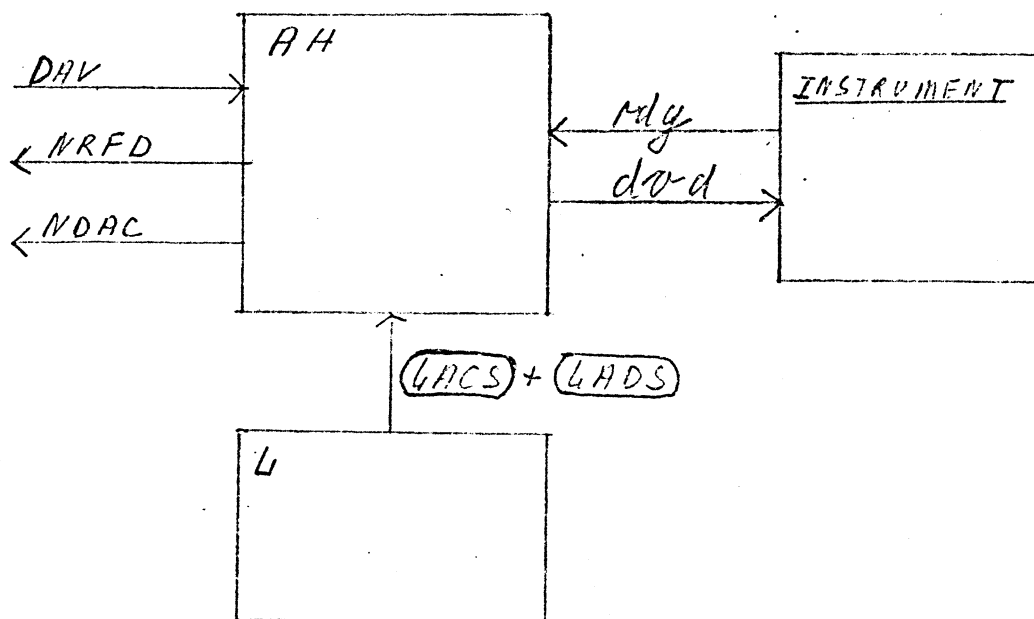
Endvidere arbejder AH-funktionen med følgende Local Messages:

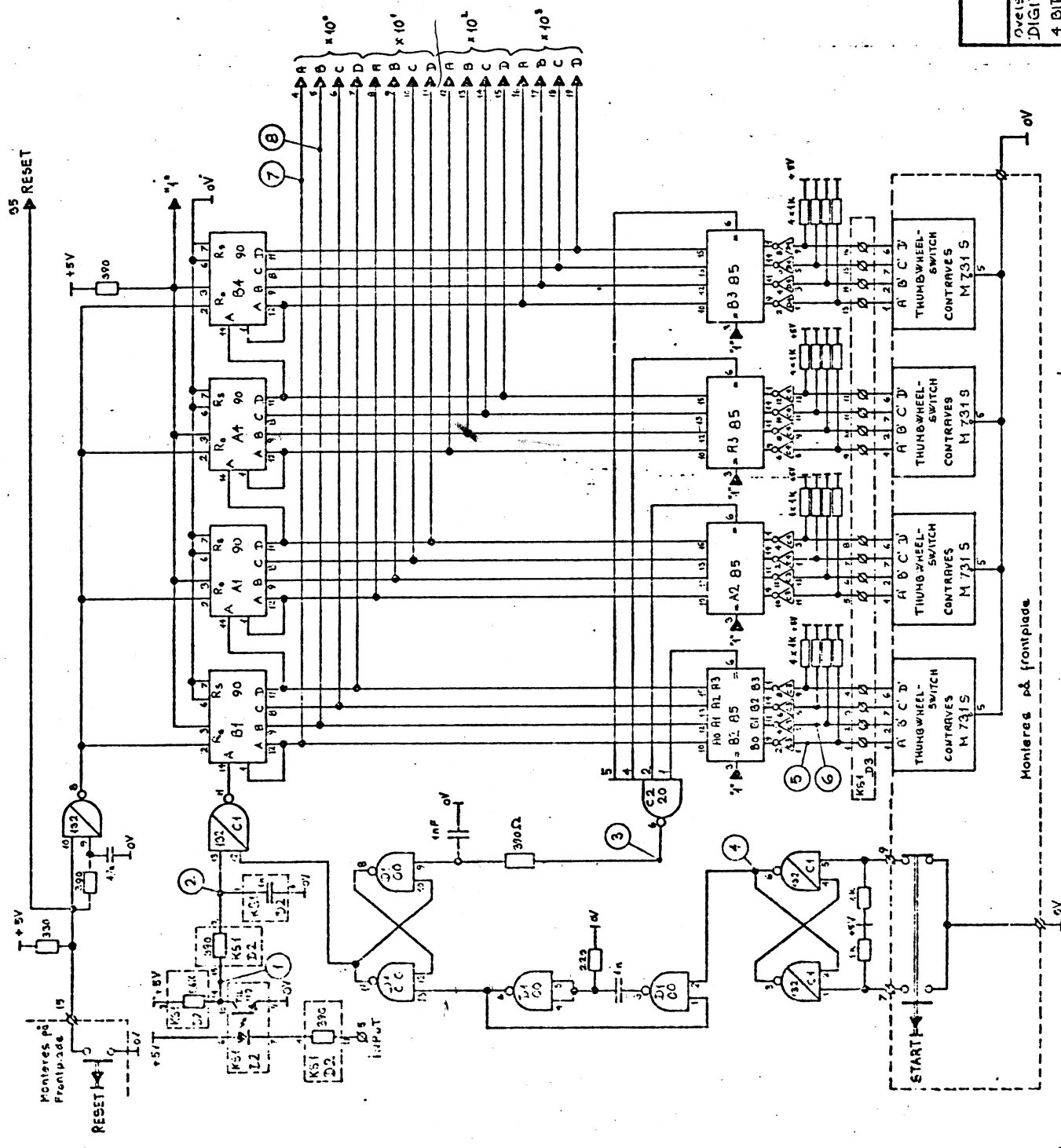
rdy (ready)
dvd (data valid)

rdy er handshake input fra Instrument Funktionen (Standardiseret input).

dvd er handshake output til Instrument Funktionen. (Er ikke standardiseret).

Følgende blokdiagram kan tegnes for AH-funktionen:





SPENDINGER:
 +5V: PIN 1
 +12V: - 2
 0V: - 37

PIN 3 og 36 må ikke bruges
 PIN 20: KODEPIN

► Terminal på kantkonnektor
 Ø Terminal til forplade
 ○ Målepunkt

Pin no 1: +5V
 --- 2: +15V
 --- 3: 0V ($\pm 15V$)
 --- 20: Reserved
 --- 35: RESET
 --- 36: -15V
 --- 37: 0V (+5V)

Spændinger på IC:

151: Vcc: Pin: 16, GND: Pin: 8
 93: --- 5, --- 14
 øvrige: --- 14, --- 7

- ▶ Terminal på Kantskærm
- Terminal til forplade
- Målepunkt

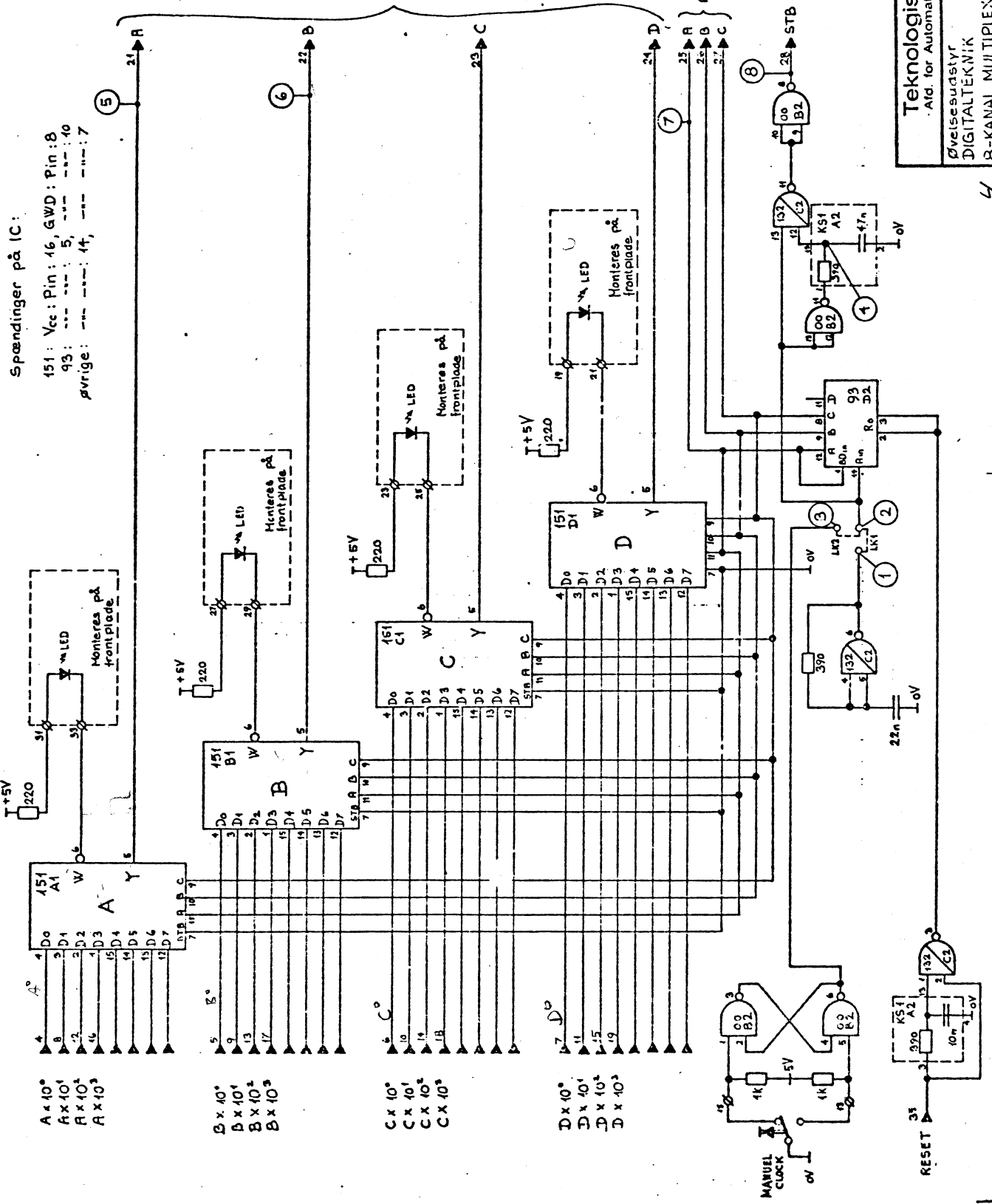
DATA LINES

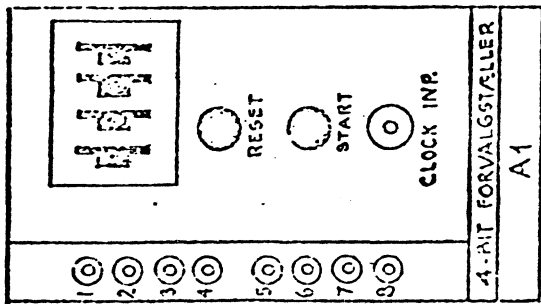
ADDR. LINES

Teknologisk Institut
 Afd. for Automatiseringsteknik

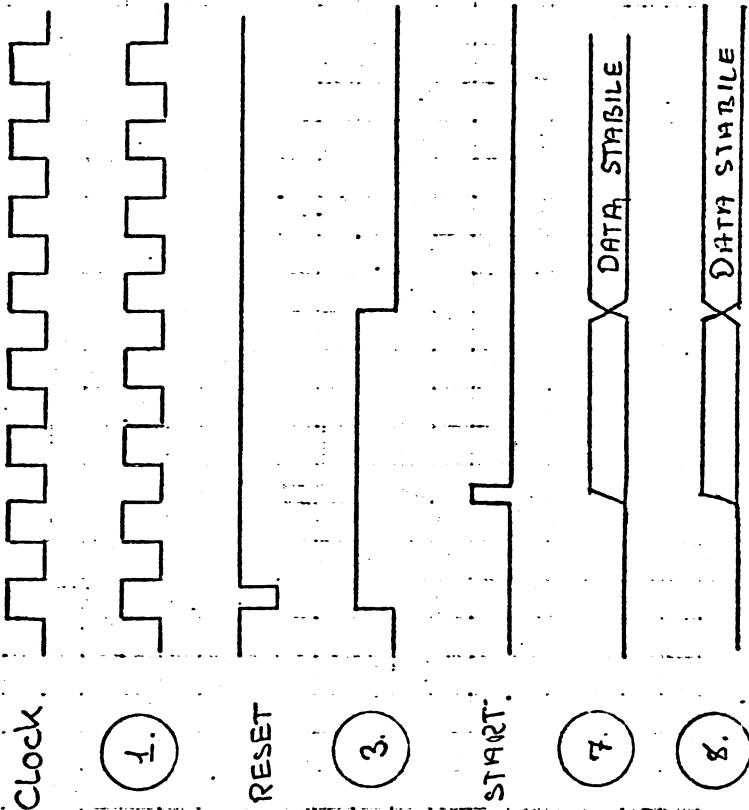
Øvelsesudstyr
 DIGITALTEKNIK

B-KANAL MULTIPLEXER 151 35 0002

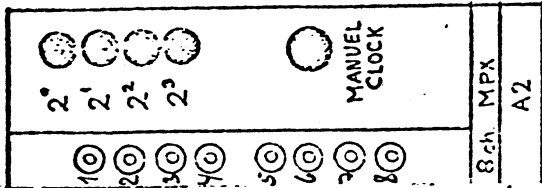




TIDSDIAGRAM FOR 4-BIT FORVALGSTÆLLER



48



TIME DIAGRAM FOR 8-KANALS MULTIPLEXER

4.



5.



6.



7.

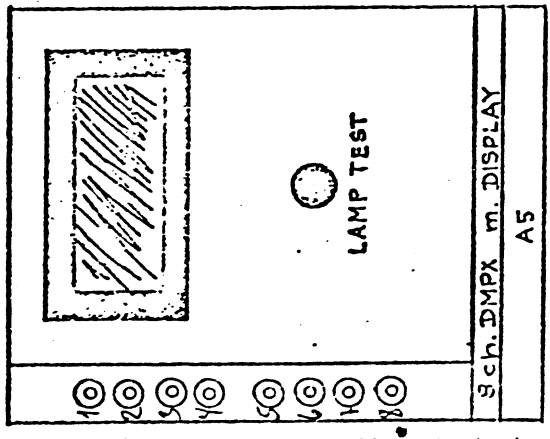


8.

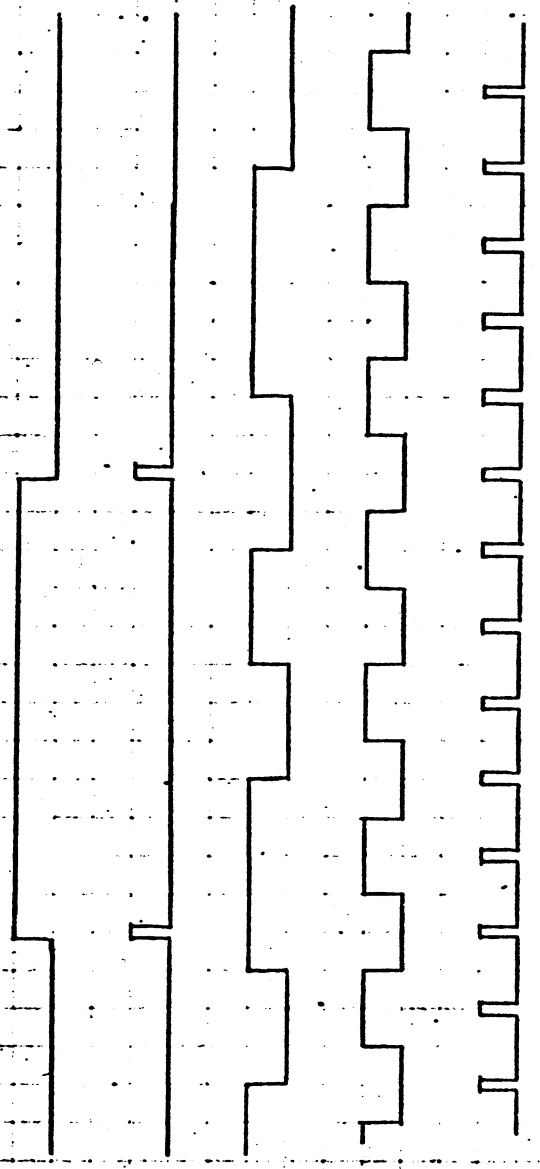


LB

TIMING DIAGRAM FOR 8-CHANNEL DEMULTIPLEXER



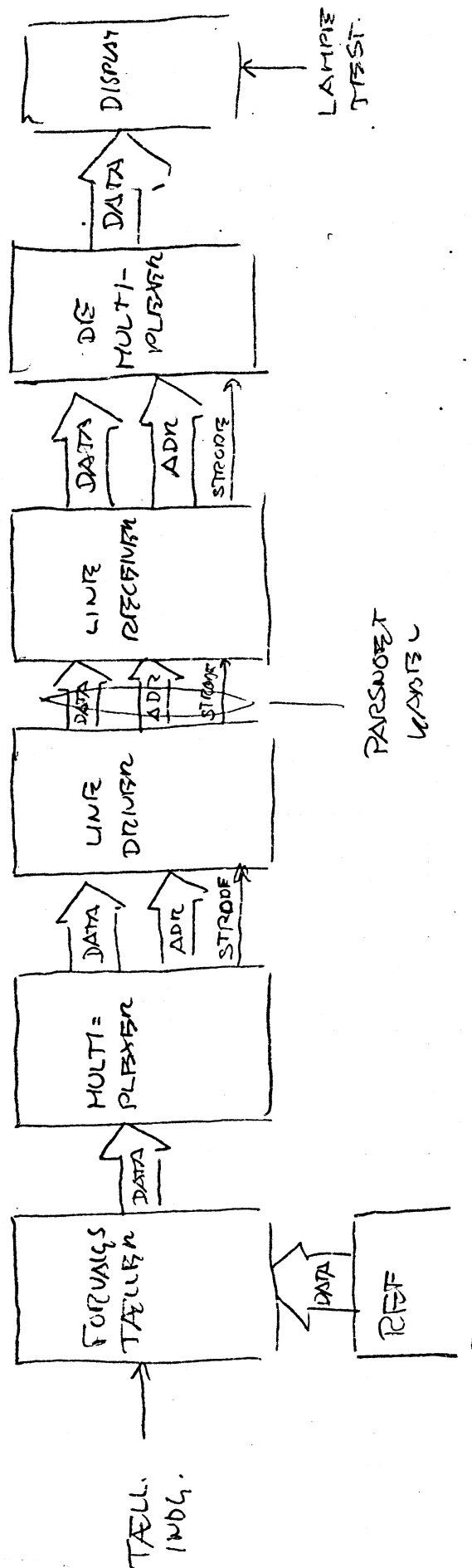
- 1.
- 3.
- 5.
- 7.
- 8.

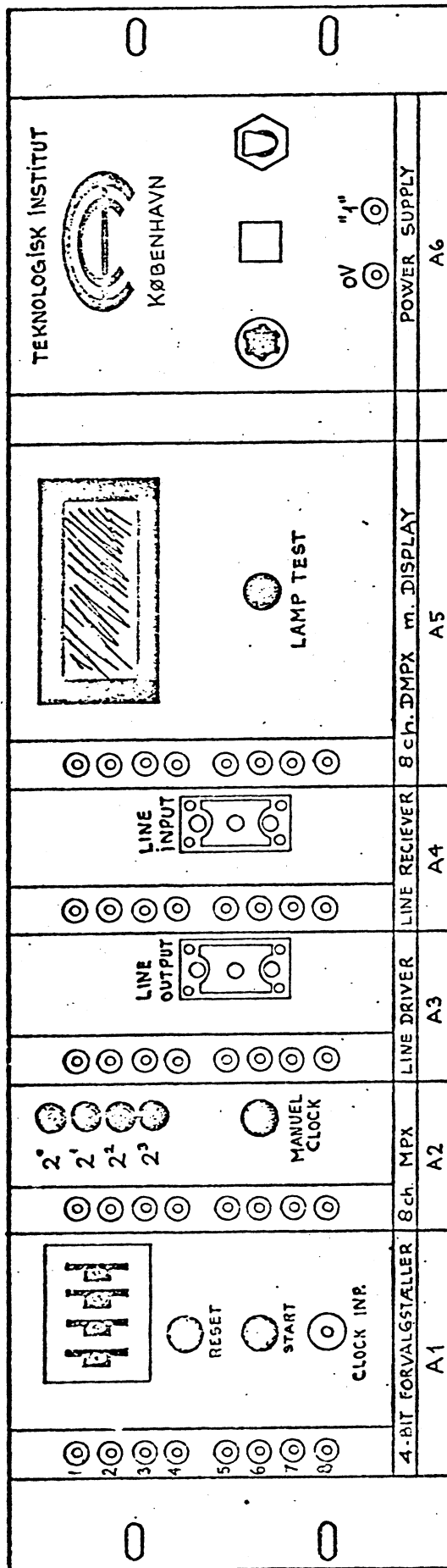


↑ ADR 0

↑ ADR 0

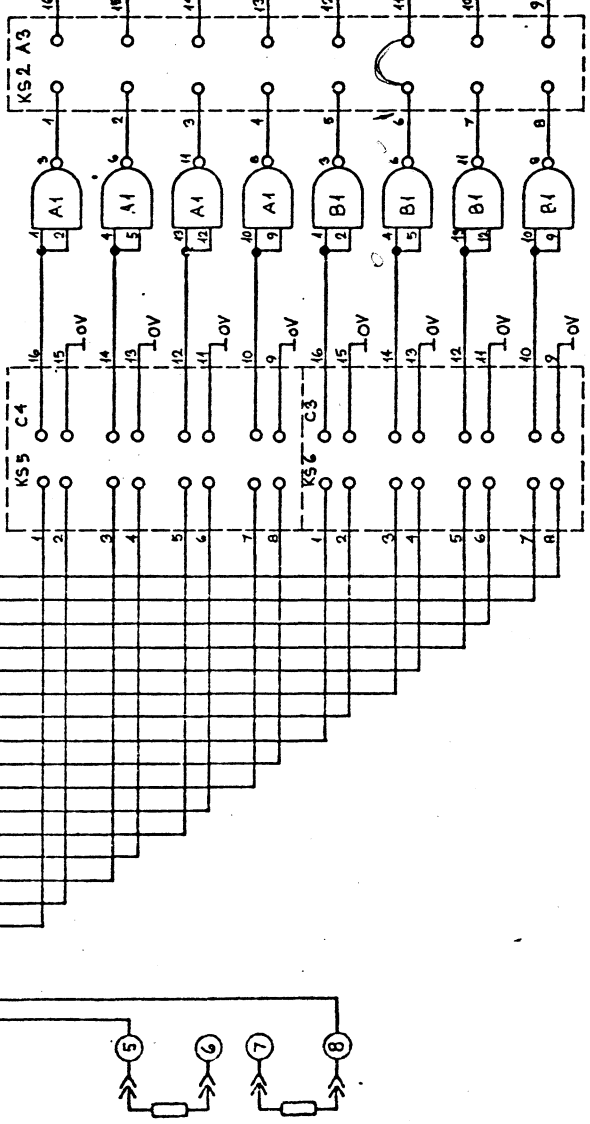
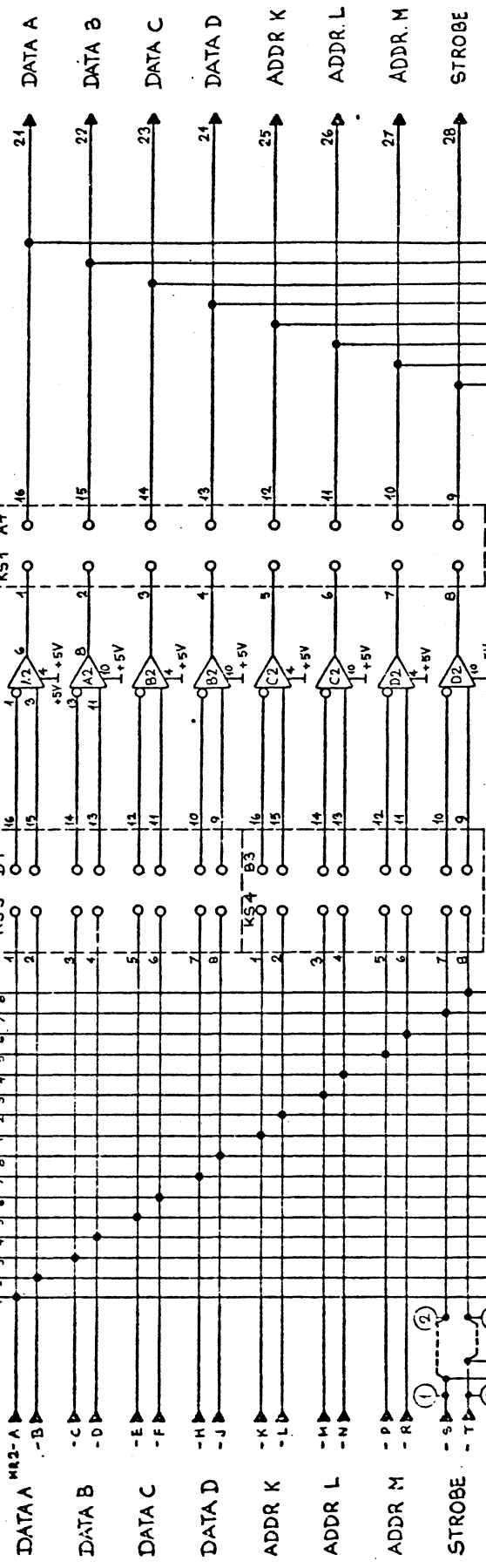
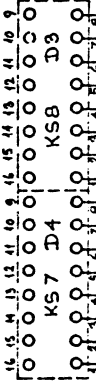
LB





© T.P.

4stk. 75182 (T1)
 11.8320A (NS)

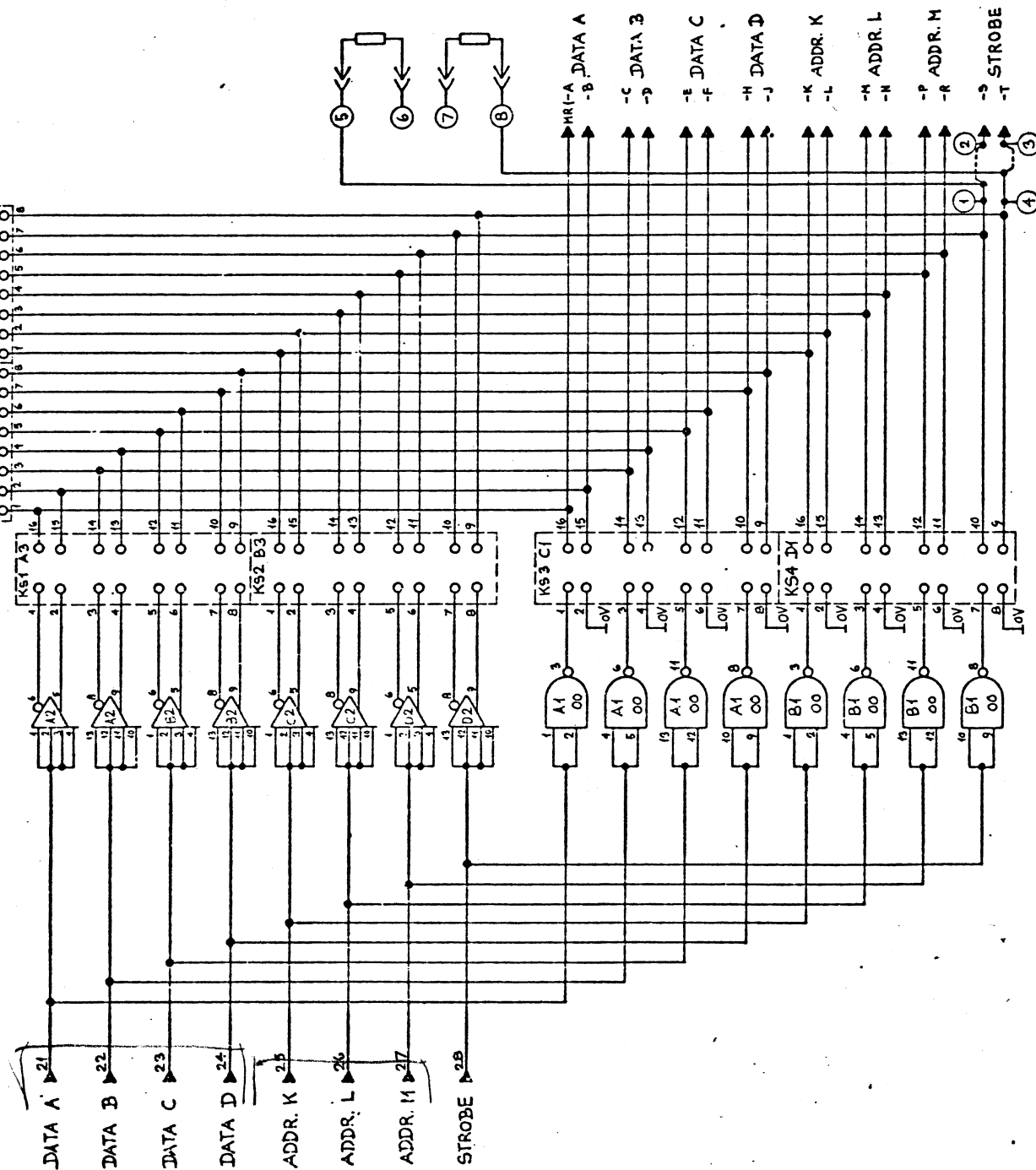


Teknologisk Institut
 Afd. for Automatiseringsteknik

Øvelsesudstyr
 DIGITALTEKNIK
 LINE RECEIVER Pos. A4

151 35 0004

KS 5 C3



**Øvelseødstyr
DIGITALTEKNIK**

DIGITALTECHNIK
LINE DRIVER Pos. A3

151 35 0003

241

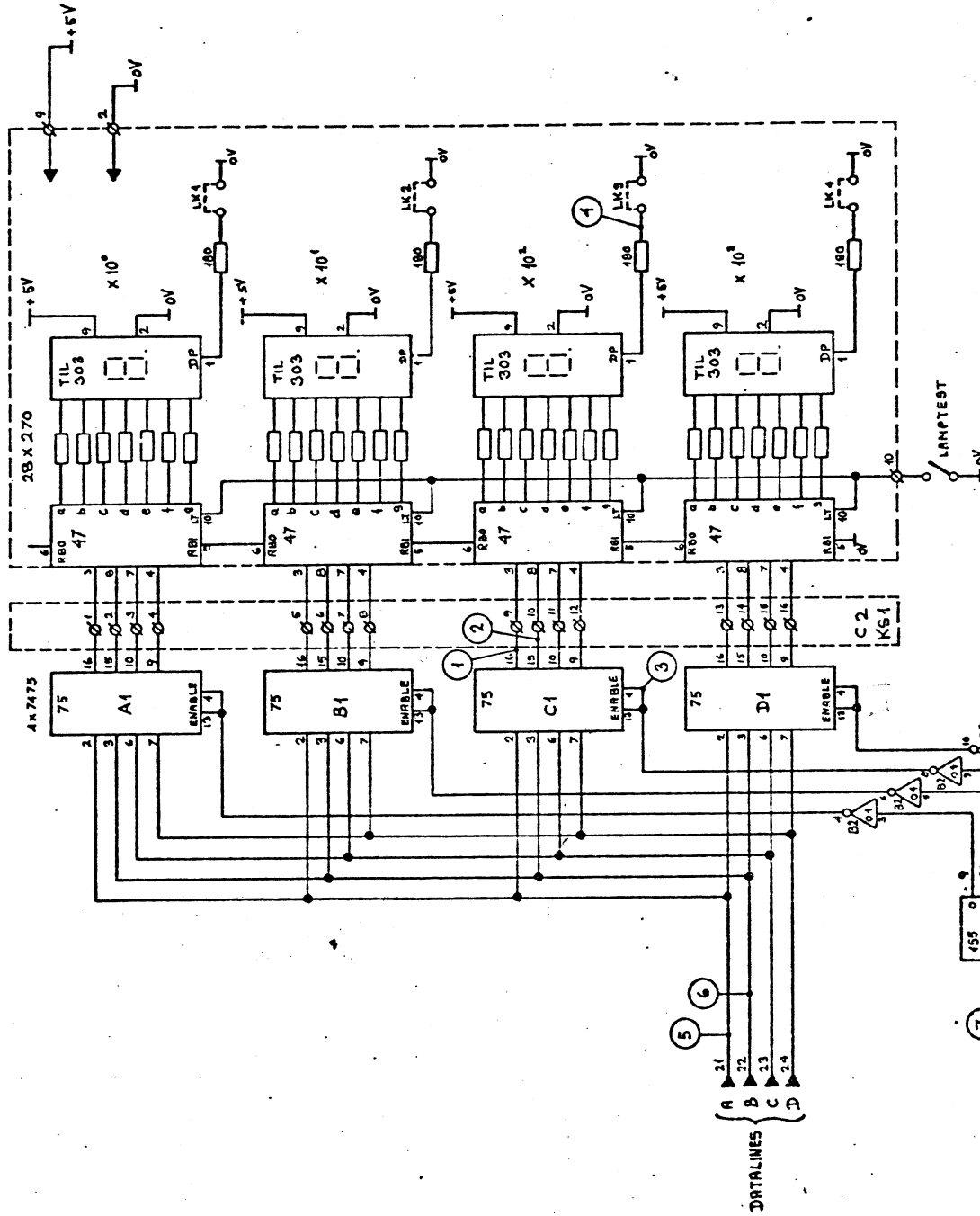
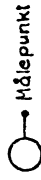
SPÆNDINGER PÅ IC

75, 155: V_{cc} PIN 16; GND PIN 8
04: -----14, -----7

- PIN No. 1 +5V
 " 2 +15V
 " 3 0V (3.15V)
 " 20 Reserveret
 " 35 RESET
 " 36 -15V
 " 37 0V (+5V)

▶ Terminal på kontaktkonjektor

Ø Terminal til forplade



Display:
 GENNEMG. PIN 9 (+5V)
 PIN 2 (0V)
 PIN 10 (LT)

Teknologisk Institut

Aid. for Automatiseringsteknik

U/M	151	35	0005
D/No	151	35	0005
Proj. No.	151	35	0005
Rev.	151	35	0005

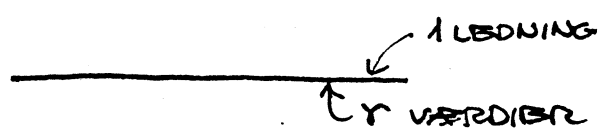
DIGITALTEKNIK
 8-KANAL DEMULTIPLEXER
 m. DISPLAY-UDLÆSNING A3

OVERFØRING AF INFORMATION

OVERFØRING AF INFORMATION KAN SKE BÅDE ANALOGT OG DIGITALT.

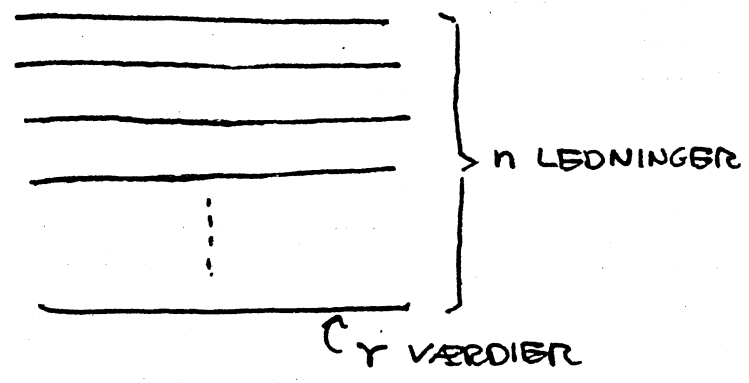
I DET FLG. ER VIST NOGLE PRINCIPPER FOR SIGNALOVERFØRING, HVOR VI VIL SE PÅ REPRÆSENTATIONSNØJAGTIGHEDEN (N) SOM FUNKTION AF ANTAL TRANSMISSIONSKANALER (n) OG DET ANTAL VÆRDIER (Y) DEN ENKELTE KANAL KAN ANTAGE, SAMT AF TRANSMISSIONSTIDEN (T).

a)



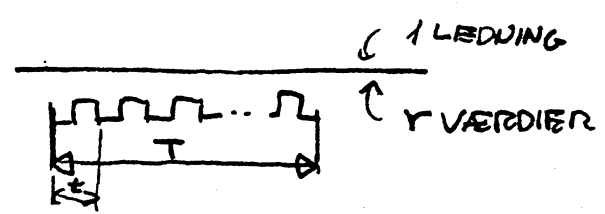
$$N = Y$$

b)



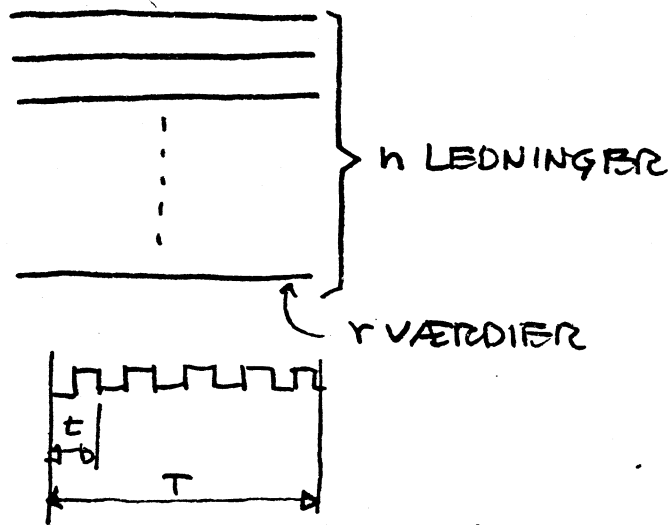
$$N = Y^n$$

c)



$$N = Y \frac{T}{t}$$

d)



$$N = r n \frac{T}{t}$$

DET SES AF a), b), c) OG d) AT REPRÆSENTATIONSNØGTHEDEN KAN UDTRYKKESSOM

$$N = r n \frac{T}{t}$$

FOR ANALOGESIGNALER KAN r ANTAGE
 ALLE VÆRDIER

$$-\infty < r < +\infty$$

MEDELS r FOR DIGITALE SIGNALER KUN
 KAN ANTAGE 2 VÆRDIER (0 OG 1).

ANVENDT I PRAKSIS UDGØR

a)

ANALOG TRANSMISSION

b)

PARALLEL DIGITAL TRANSMISSION

c)

SERIEL DIGITAL TRANSMISSION

d)

DIGITALE TIDSMULTIPLEX TRANSMISSION.